



MINISTÉRIO DA CIÊNCIA, TECNOLOGIA E INOVAÇÕES
INSTITUTO NACIONAL DE PESQUISAS ESPACIAIS

sid.inpe.br/mtc-m21d/2022/02.22.17.59-TDI

**MODELAGEM, PROJETO E SIMULAÇÃO DO
CONTROLE DE UM CONVERSOR DC/DC
BIDIRECIONAL PARA APLICAÇÃO EM SATÉLITES
ARTIFICIAIS EM ÓRBITAS LEO**

Gabriella Carneiro Junqueira

Dissertação de Mestrado do Curso de Pós-Graduação em Engenharia e Tecnologia Espaciais/Engenharia e Gerenciamento de Sistemas Espaciais, orientada pelo Dr. Marcelo Lopes de Oliveira e Souza, aprovada em 15 de março de 2022.

URL do documento original:

<<http://urlib.net/8JMKD3MGP3W34T/46DDTEP>>

INPE
São José dos Campos
2022

PUBLICADO POR:

Instituto Nacional de Pesquisas Espaciais - INPE
Coordenação de Ensino, Pesquisa e Extensão (COEPE)
Divisão de Biblioteca (DIBIB)
CEP 12.227-010
São José dos Campos - SP - Brasil
Tel.:(012) 3208-6923/7348
E-mail: pubtc@inpe.br

CONSELHO DE EDITORAÇÃO E PRESERVAÇÃO DA PRODUÇÃO INTELLECTUAL DO INPE - CEPPII (PORTARIA Nº 176/2018/SEI-INPE):

Presidente:

Dra. Marley Cavalcante de Lima Moscati - Coordenação-Geral de Ciências da Terra (CGCT)

Membros:

Dra. Ieda Del Arco Sanches - Conselho de Pós-Graduação (CPG)
Dr. Evandro Marconi Rocco - Coordenação-Geral de Engenharia, Tecnologia e Ciência Espaciais (CGCE)
Dr. Rafael Duarte Coelho dos Santos - Coordenação-Geral de Infraestrutura e Pesquisas Aplicadas (CGIP)
Simone Angélica Del Ducca Barbedo - Divisão de Biblioteca (DIBIB)

BIBLIOTECA DIGITAL:

Dr. Gerald Jean Francis Banon
Clayton Martins Pereira - Divisão de Biblioteca (DIBIB)

REVISÃO E NORMALIZAÇÃO DOCUMENTÁRIA:

Simone Angélica Del Ducca Barbedo - Divisão de Biblioteca (DIBIB)
André Luis Dias Fernandes - Divisão de Biblioteca (DIBIB)

EDITORAÇÃO ELETRÔNICA:

Ivone Martins - Divisão de Biblioteca (DIBIB)
André Luis Dias Fernandes - Divisão de Biblioteca (DIBIB)



MINISTÉRIO DA CIÊNCIA, TECNOLOGIA E INOVAÇÕES
INSTITUTO NACIONAL DE PESQUISAS ESPACIAIS

sid.inpe.br/mtc-m21d/2022/02.22.17.59-TDI

**MODELAGEM, PROJETO E SIMULAÇÃO DO
CONTROLE DE UM CONVERSOR DC/DC
BIDIRECIONAL PARA APLICAÇÃO EM SATÉLITES
ARTIFICIAIS EM ÓRBITAS LEO**

Gabriella Carneiro Junqueira

Dissertação de Mestrado do Curso de Pós-Graduação em Engenharia e Tecnologia Espaciais/Engenharia e Gerenciamento de Sistemas Espaciais, orientada pelo Dr. Marcelo Lopes de Oliveira e Souza, aprovada em 15 de março de 2022.

URL do documento original:

<<http://urlib.net/8JMKD3MGP3W34T/46DDTEP>>

INPE
São José dos Campos
2022

Dados Internacionais de Catalogação na Publicação (CIP)

Junqueira, Gabriella Carneiro.

J968m Modelagem, projeto e simulação do controle de um conversor DC/DC bidirecional para aplicação em satélites artificiais em órbitas LEO / Gabriella Carneiro Junqueira. – São José dos Campos : INPE, 2022.

xxiv + 146 p. ; (sid.inpe.br/mtc-m21d/2022/02.22.17.59-TDI)

Dissertação (Mestrado em Engenharia e Tecnologia Espaciais/Engenharia e Gerenciamento de Sistemas Espaciais) – Instituto Nacional de Pesquisas Espaciais, São José dos Campos, 2022.

Orientador : Dr. Marcelo Lopes de Oliveira e Souza.

1. Subsistema de suprimento de energia. 2. Conversor DC/DC. 3. Modelagem, simulação e controle de sistemas. 4. Satélites artificiais. 5. Órbitas LEO. I.Título.

CDU 629.78:621.316



Esta obra foi licenciada sob uma Licença [Creative Commons Atribuição-NãoComercial 3.0 Não Adaptada](https://creativecommons.org/licenses/by-nc/3.0/).

This work is licensed under a [Creative Commons Attribution-NonCommercial 3.0 Unported License](https://creativecommons.org/licenses/by-nc/3.0/).

MINISTÉRIO DA
CIÊNCIA, TECNOLOGIA
E INOVAÇÕES

INSTITUTO NACIONAL DE PESQUISAS ESPACIAIS
Serviço de Pós-Graduação - SEPGR

DEFESA FINAL DE DISSERTAÇÃO DE GABRIELLA CARNEIRO JUNQUEIRA
BANCA Nº 035/2022, REG 143677/2019.

No dia 15 de março de 2022, às 15h00min, por teleconferência, o(a) aluno(a) mencionado(a) acima defendeu seu trabalho final (apresentação oral seguida de arguição) perante uma Banca Examinadora, cujos membros estão listados abaixo. O(A) aluno(a) foi APROVADO(A) pela Banca Examinadora, por unanimidade, em cumprimento ao requisito exigido para obtenção do Título de Mestre em Engenharia e Tecnologia Espaciais/Engenharia e Gerenciamento de Sistemas Espaciais. O trabalho precisa da incorporação das correções sugeridas pela Banca Examinadora e revisão final pelo(s) orientador(es).

Título: “MODELAGEM, PROJETO E SIMULAÇÃO DO CONTROLE DE UM CONVERSOR DC/DC BIDIRECIONAL PARA APLICAÇÃO EM SATÉLITES ARTIFICIAIS EM ÓRBITAS LEO.”

Membros da Banca:

Dr. Walter Abrahão dos Santos - Presidente - INPE

Dr. Marcelo Lopes de Oliveira e Souza - Orientador - INPE

Dra. Ana Paula de Sá Santos Rabello – Membro Interno – INPE

Dr. Willer Gomes dos Santos - Membro Externo - ITA



Documento assinado eletronicamente por **Ana Paula de Sá Santos Rabello, Tecnologista**, em 16/03/2022, às 10:21 (horário oficial de Brasília), com fundamento no § 3º do art. 4º do [Decreto nº 10.543, de 13 de novembro de 2020](#).



Documento assinado eletronicamente por **Walter Abrahão dos Santos, Tecnologista em Ciência e Tecnologia**, em 16/03/2022, às 10:26 (horário oficial de Brasília), com fundamento no § 3º do art. 4º do [Decreto nº 10.543, de 13 de novembro de 2020](#).



Documento assinado eletronicamente por **marcelo lopes de oliveira e souza (E), Usuário Externo**, em 16/03/2022, às 16:12 (horário oficial de Brasília), com fundamento no § 3º do art. 4º do [Decreto nº 10.543, de 13 de novembro de 2020](#).



Documento assinado eletronicamente por **Willer Gomes dos santos (E), Usuário Externo**, em 16/03/2022, às 17:45 (horário oficial de Brasília), com fundamento no § 3º do art. 4º do [Decreto nº 10.543, de 13 de novembro de 2020](#).



A autenticidade deste documento pode ser conferida no site <http://sei.mctic.gov.br/verifica.html>, informando o código verificador **9494882** e o código CRC **7BBB454E**.

AGRADECIMENTOS

Ao INPE, pela oportunidade oferecida, por meio do Curso de Pós-Graduação em ETE/CSE, de formar profissionais mais qualificados e capacitados para a sociedade brasileira.

À CAPES pelo apoio financeiro, possibilitando o desenvolvimento e conclusão do mestrado.

Ao Prof. Dr. Renato Oliveira de Magalhães, pelo incentivo constante, conhecimentos compartilhados, orientação e exemplo.

Ao Prof. Dr. Marcelo Lopes pela orientação e conhecimentos compartilhados.

Aos membros da Banca Examinadora.

Aos professores do Curso ETE/CSE do INPE, pelos conhecimentos, orientações e paciências ao longo do Curso de Mestrado, e a todos os demais profissionais do INPE que, direta ou indiretamente, colaboraram para a realização deste trabalho.

A minha família, em especial os meus pais Wilson e Magda, pelo apoio constante à minha formação como profissional e ser humano, e ao meu irmão Bruno, pelo companheirismo e amizade.

Ao meu namorado Vinícius Deggeroni pelo apoio e incentivo.

A todos os amigos que fiz no mestrado.

A todas as pessoas que, direta ou indiretamente, contribuíram para a realização desta Dissertação.

O meu Muito Obrigada!

RESUMO

O estudo e a implementação para o aprimoramento do Subsistema de Suprimento de Energia (*Power Supply Subsystem – PSS*) deve acompanhar o desenvolvimento das missões espaciais, lidando com a necessidade de a plataforma do satélite fornecer cada vez mais potência à carga útil, o que ocasiona um aumento de massa e, conseqüentemente, um aumento do custo da missão. O PSS inclui o Gerador Solar (*Solar Array Generator – SAG*), a Bateria (*Battery – BAT*), a Unidade de Condicionamento de Energia (*Power Conditioning Unit – PCU*), e a Unidade de Distribuição de Energia (*Power Distribution Unit – PDU*). Ambas podem ser fundidas na Unidade de Condicionamento e Distribuição de Energia (*Power Conditioning and Distribution Unit – PCDU*). Todas incluem o Conversor DC/DC. Para órbitas LEO (*Low Earth Orbits*), a topologia totalmente regulada, utilizando um conversor DC/DC bidirecional, pode ser considerada ideal considerando a massa e o volume, onde o curto tempo de luz solar incidente implica em uma recarga rápida da bateria, sendo necessária uma corrente de carga mais alta, exigindo maior potência para o carregador. Assim, este trabalho apresenta a modelagem, projeto e simulação do controle de um conversor DC/DC bidirecional para aplicação em satélites artificiais em órbitas LEO. Isto é feito através de um estudo bibliográfico e a modelagem, projeto e simulação do controle do conversor. Para isto, o trabalho apresenta: 1) uma revisão bibliográfica de conversores DC/DC chaveados, suas técnicas de controle (*Voltage Mode Control* e *Current Mode Control*) e as topologias mais utilizadas; 2) um modelo matemático do conversor DC/DC bidirecional; 3) as funções de transferência para auxiliar o projeto das malhas de controle; 4) o controle da malha interna de corrente; e 5) uma simulação do conversor operando em malha fechada. Este trabalho faz parte de um projeto em andamento no INPE, buscando projetar uma nova geração de PCDUs para os satélites brasileiros. Esta pesquisa pretende estabelecer a melhor topologia do conversor DC/DC levando em consideração a quantidade de componentes e a técnica de controle mais eficiente, possibilitando a fabricação de um protótipo para implementação futura.

Palavras-chave: Subsistema de Suprimento de Energia. Conversor DC/DC. Modelagem, Simulação e Controle de Sistemas. Satélites Artificiais. Órbitas LEO.

MODELING, DESIGN AND SIMULATION OF THE CONTROL FOR A BIDIRECTIONAL DC / DC CONVERTER FOR APPLICATION IN ARTIFICIAL SATELLITES AT LEO ORBITS

ABSTRACT

The study and implementation for the improvement of the Power Supply Subsystem (PSS) must accompany the development of space missions, dealing with the need for the satellite platform to provide more and more power to the payload, which causes an increase in mass and, consequently, an increase in the cost of the mission. The PSS includes the Solar Generator (SAG), the Battery (BAT), the Power Conditioning Unit (PCU), and the Power Distribution Unit (PDU). Both may be merged in the Power Conditioning and Distribution Unit (PCDU). All include the DC/DC Converter. For LEO orbits (Low Earth Orbits), the fully regulated topology, using a bidirectional DC/DC converter, can be considered ideal, considering the mass and volume, where the short time of incident sunlight implies a fast battery recharge, a higher charging current being necessary, requiring more power for the charger. Thus, this work presents the modeling, design and simulation of the control of a bidirectional DC/DC converter for application in artificial satellites in LEO orbits. This is done through a bibliographic study and the modeling, design and simulation of the converter control. For this, the work presents: 1) a bibliographic review of switched DC/DC converters, their control techniques (Voltage Mode Control and Current Mode Control) and the most used topologies; 2) a mathematical model of the bidirectional DC/DC converter; 3) the transfer functions to assist in the design of control loops; 4) the control of the internal current loop; and 5) a simulation of the converter operating in closed loop. This work is part of an ongoing project at INPE, seeking to design a new generation of PCDUs for Brazilian satellites. This research intends to establish the best topology of the DC/DC converter taking into account the quantity of components and the most efficient control technique, enabling the fabrication of a prototype for future implementation.

Keywords: Power Supply Subsystem. DC/DC Converter. Modeling, Simulation and Control of Systems. Artificial Satellites. LEO orbits.

LISTA DE FIGURAS

	<u>Pág.</u>
Figura 2.1 - Diagrama de um Subsistema de Suprimento de Energia.	9
Figura 2.2 – Efeito Fotovoltaico.....	12
Figura 2.3 - Controle por PWM.....	14
Figura 2.4 – Topologia <i>Buck</i>	16
Figura 2.5 – Formas de onda típicas do conversor <i>Buck</i>	17
Figura 2.6 – Topologia <i>Boost</i>	18
Figura 2.7 – Formas de onda típicas do conversor <i>Boost</i>	19
Figura 2.8 – Topologia <i>Half-Bridge</i>	20
Figura 2.9 - Canal Shunt S3R.	24
Figura 2.10 – Diagrama de blocos das topologias do PSS.	26
Figura 2.11 – Topologia com barramento Totalmente Regulado.	29
Figura 2.12 - Topologia Híbrida.....	30
Figura 2.13 - Topologia <i>Fully Regulated</i>	33
Figura 2.14 – Controle de três domínios.	34
Figura 3.1 - Topologia <i>Half-bridge</i> não isolada.....	37
Figura 3.2 - Forma de onda da tensão na chave T_1	38
Figura 3.3 - Forma de onda de saída.	39
Figura 3.4 - Circuito com a chave T_1 ligada e a chave T_2 desligada.....	40
Figura 3.5 - Circuito com a Chave T_1 desligada e a chave T_2 ligada.	41
Figura 3.6 - Formas de ondas da tensão e corrente no indutor em regime permanente.	42
Figura 3.7 - Forma de onda da corrente no indutor em regime transitório.	43
Figura 3.8 - Princípio do equilíbrio volts-segundos do indutor: em estado estacionário, a tensão média sobre o indutor é nula.	44
Figura 3.9 – Conversor <i>Half-Bridge</i> com chaves ideais.	46
Figura 3.10 - Tensão no indutor conforme a variação no <i>duty cycle</i> d	48
Figura 3.11 - Corrente no indutor para um <i>duty cycle</i> d maior que o de equilíbrio D_0 . Bateria no modo descarga.	49

Figura 3.12 - Corrente no indutor para um <i>duty cycle</i> d menor que o de equilíbrio D_0 . Bateria no modo carga.....	49
Figura 3.13 – Topologia <i>Half-Bridge</i> com capacitores.....	50
Figura 3.14 – Corrente no indutor com variação no <i>duty cycle</i>	51
Figura 3.15 - Relação entre o <i>Duty Cycle</i> d e a corrente média no indutor I_L ..	52
Figura 3.16 – Conversor com chave de tensão zero (ZVS).	53
Figura 3.17 - Formas de onda de tensão fixa ZVS.....	55
Figura 3.18 – Circuito equivalente no início do período <i>Blanking Time</i>	55
Figura 3.19 – Dependência de carga $\frac{dv}{dt}$ da chave durante o <i>blanking time</i>	56
Figura 3.20 - Etapas de funcionamento do conversor.....	58
Figura 4.1 - Estágio de Potência do Sistema.	60
Figura 4.2 - Diagrama de blocos para o controle PWM.....	61
Figura 4.3 – Método de controle <i>Average Current Mode Control</i>	62
Figura 4.4 - Diagrama de Blocos no controle por <i>feedback</i>	63
Figura 4.5 - Célula de chaveamento.	64
Figura 4.6 - Corrente de entrada da célula de chaveamento.	65
Figura 4.7 - Modelo <i>Averaging</i> de célula de chaveamento.	66
Figura 4.8 - Modelo <i>Averaging</i> do Conversor <i>Half-Bridge</i>	66
Figura 4.9 - Planta do estágio de Potência do Sistema.....	67
Figura 4.10 - Estado 1 (T_1 ON, T_2 OFF)	69
Figura 4.11 - Estado 2 (T_1 OFF, T_2 ON)	70
Figura 4.12 - Modelo de média do conversor <i>Half-Bridge</i>	73
Figura 4.13 - Controle PWM.....	76
Figura 4.14 - Sensor de corrente INA170.....	77
Figura 4.15 - Compensador Proporcional-Integral.	79
Figura 5.1 – Perfil de potência.....	81
Figura 5.2 - Etapas de operação: (a) primeira etapa e (b) segunda etapa.	83
Figura 5.3 - Forma de onda da corrente no Indutor.....	84
Figura 5.4 - Corrente na Chave.....	87
Figura 5.5 - Representação dos terminais do Transistor MOSFET.....	88
Figura 5.6 - Sistema em malha fechada não compensado.	89
Figura 5.7 - Sistema em malha fechada compensado.	89

Figura 5.8 - Sistema Linear e invariante no tempo.....	90
Figura 5.9 - Diagramas de Bode da $F_{NC}(s)$	93
Figura 5.10 – Considerações de estabilidade de sinal para o controle de corrente média.	96
Figura 5.11 - Diagrama de Blocos do Controle PWM.....	97
Figura 5.12 - Compensador C_A	98
Figura 5.13 – Esboços dos Diagramas de Bode do Compensador.....	99
Figura 5.14 - Diagramas de Bode do Compensador.	101
Figura 5.15 – Diagramas de Bode da $F_C(s)$	102
Figura 5.16 - Resposta transitória a uma entrada em degrau unitário.	103
Figura 6.1 – Esquema do controle do sistema em malha fechada.....	107
Figura 6.2 – Diagrama de blocos do 1º Simulador no ambiente MATLAB/ <i>Simulink</i>	107
Figura 6.3 – Resultados da 1ª Simulação.	109
Figura 6.4 – Esquema do controle do subsistema PSS em malha fechada...	110
Figura 6.5 – Diagrama de blocos do 2º simulador no ambiente MATLAB/ <i>Simulink</i>	112
Figura 6.6 – Resultados da 2ª simulação: corrente na carga e corrente no BCDR.	113
Figura 6.7 – Resultados da 2ª simulação: Tensão no MEA, Corrente na Bateria e Tensão na Bateria.	114
Figura 6.8 – Resultados da 3ª simulação: corrente na carga e corrente no BCDR.	115
Figura 6.9 – Resultados da 3ª simulação: Tensão no MEA, Corrente na Bateria e Tensão na Bateria.	115
Figura 6.10 – <i>Layout</i> da placa de circuito impresso do Conversor.....	116
Figura 6.11 - Módulo do Conversor <i>Half-Bridge</i>	117
Figura 6.12 – Esquema do Conversor <i>Half-Bridge</i> ZVS Multifásico.....	118
Figura A.1 - Diagrama em blocos do <i>design</i> da PCDU para a topologia Fully Regulated Bidirecional.	152
Figura A.2 - Módulo S3R desenvolvido pelo INPE.	153
Figura A.3 - Módulo MEA desenvolvido pelo INPE.	153

Figura A.4 - Circuito compensador MEA utilizado nas simulações.	154
Figura A.5 - Função de controle PID no MATLAB e parâmetros utilizados para o controlador MEA.	155

LISTA DE TABELAS

	<u>Pág.</u>
Tabela 5.1 – Parâmetros da simulação.....	92
Tabela 5.2 – Parâmetros do Sistema.....	102
Tabela 6.1 – Simulações realizadas.....	105
Tabela 6.2 - Parâmetros usados na 1ª simulação.....	108
Tabela 6.3 – Parâmetros usados no 2º modelo do controle do PSS.....	111

LISTA DE SIGLAS E ABREVIATURAS

BCR - Battery Charge Regulator

BDR - Battery Discharge Regulator

CBERS - China Brazil Earth Resources Sattelite

DC - Direct Current

EMC - Eletromagnetic Compatibility

EMI - Electromagnetic Interference

ESA - European Space Agency

GEO - Geostationary Orbit

INPE - Instituto Nacional de Pesquisas Espaciais

LEO - Low Earth Orbit

Li-Ion - Baterias de Íons de Lítio

MCC - Modo de Condução Contínua

MCD - Modo de Condução Descontínua

MEA - Main Error Amplifier

MPPT - Máximum Power Point Tracker

MOSFET - Metal-Oxide-Semiconductor Field Effect Transistor

NiCd - Níquel e Cádmió

NiH2 - Níquel e Hidrogênio

PCDU - Power Control/ Conditioning and Distribution Unit

PCU - Power Control/Conditioning Unit

PDU - Power Distribution Unit

PI - Compensador Proporcional Integral

PSS - Power Supply Subsystem

PWM - Pulse Width Modulation

SAG - Solar Array Generator

S3R - Sequential Switching SHUNT Regulator

S4R - Serial Sequential Switching SHUNT Regulator

SMT - Surface Mount Technology

LISTA DE SÍMBOLOS

C_A – Controlador do *loop* interno de corrente

C_2 – Controlador da tensão na bateria

d – *Duty cycle*

D_0 – *Duty cycle* de equilíbrio

f_B – Frequência de largura de banda

f_C – Frequência de cruzamento de ganho

F_C – Função de transferência de malha aberta compensada

F_{NC} – Função de transferência de malha aberta não compensada

f_S – Frequência de chaveamento

$G_{C_{AMáx}}$ – Ganho máximo do compensador C_A

H_1 – Sensor de corrente

H_2 – Sensor de tensão do barramento principal

H_3 – Sensor de tensão da bateria

i_{BCDR} – Corrente do equipamento BCDR

i_C – Corrente de carga da bateria

i_D – Corrente de descarga da bateria

i_L – Corrente no indutor

i_{Load} – Corrente consumida pela carga

i_S – Corrente do barramento principal

i_{SAG} – Corrente do painel solar

i_{S3R} – Corrente do equipamento S3R

K_{PWM} – Ganho do modulador

L – Indutor/Indutância

P_O – Potência de saída

R_O – Resistência da carga

V_{Bat} – Tensão na bateria

V_{Bus} – Tensão no barramento principal

v_C – Tensão no banco de capacitores

V_{C_A} – Tensão do controlador C_A

V_{E_oC} – Tensão de fim de carga da bateria

V_P – Tensão de pico da onda dente de serra do PWM

V_R – Tensão de referência para o *loop* interno de corrente

V_{RMEA} – Tensão de referência do controlador MEA

V_S – Tensão da onda dente de serra do PWM

V_{SW} – Tensão sobre a chave T_2

t_{on} – Tempo da chave ligada

T_S – Período de chaveamento

T_{Sun} – Período de *sunlight*

SUMÁRIO

	<u>Pág.</u>
1 INTRODUÇÃO.....	1
1.1 Motivação.....	3
1.2 Objetivo do trabalho.....	4
1.3 Generalidade e utilidade.....	5
1.4 Metodologia.....	5
1.5 Estrutura da dissertação.....	6
2 CONCEITOS BÁSICOS E REVISÃO BIBLIOGRÁFICA.....	8
2.1 Subsistema de Suprimento de Energia.....	8
2.2 Detalhamento dos equipamentos que compõem um PSS.....	11
2.2.1 Painéis solares.....	11
2.2.2 Baterias.....	13
2.2.3 Conversores DC/DC.....	13
2.2.3.2 Conversor <i>Buck</i>	15
2.2.3.3 Conversor <i>Boost</i>	17
2.2.3.4 Conversor DC/DC <i>Half-Bridge</i>	20
2.2.4 Regulador de descarga da bateria - BDR.....	21
2.2.5 Regulador de carga da bateria - BCR.....	21
2.2.6 Regulador de carga e descarga da bateria – BCDR.....	22
2.2.7 Regulador SHUNT.....	23
2.3 Topologias de PSS.....	25
2.3.1 Barramento regulado x barramento não regulado.....	26
2.3.2 Barramento de potência totalmente regulado.....	28
2.3.3 Barramento de potência híbrido.....	29
2.3.4 Topologia <i>fully regulated</i> bidirecional.....	30
3 ANÁLISE DETALHADA DO CONVERSOR DC/DC BIDIRECIONAL.....	36
3.1 Análise do conversor DC-DC bidirecional <i>Half-Bridge</i>	36
3.2 Princípio da bidirecionalidade do conversor.....	45
3.3 Topologia ZVS <i>Half-Bridge</i>	52
4 MODELAGEM DO SISTEMA.....	59

4.1 Modelo <i>Averaging</i> do conversor	64
4.2 Modelagem do estágio de potência.....	67
4.2.1 Descrição no espaço de estados	68
4.2.2 Característica dinâmica do conversor	69
4.2.3 Média de espaço de estados.....	71
4.2.4 Perturbação em torno de um ponto de equilíbrio	73
4.2.5 Linearização e modelo AC de pequenos sinais.....	74
4.3 Modelagem do modulador	75
4.4 Modelagem do sensor de corrente	76
4.5 Modelagem do Compensador.....	78
5 PROJETO E CONTROLE DO SISTEMA.....	80
5.1 Requisitos de projeto.....	80
5.2 Dimensionamento dos componentes	82
5.2.1 Dimensionamento do indutor.....	82
5.2.2 Dimensionamento dos semicondutores de Potência.....	85
5.3 Controle do <i>loop</i> interno de corrente do sistema	88
5.3.1 Resposta em frequência.....	90
5.3.2 Diagramas de Bode da $F_{NC}(s)$	91
5.3.3 Critérios de estabilidade	95
5.3.4 Projeto do compensador	95
5.3.4.1 Inclinação do sinal de V_{CA}	95
5.3.4.2 Ganho máximo do compensador	98
5.3.5 Diagramas de Bode da $F_C(s)$	101
5.3.6 Resposta transitória a uma entrada em degrau unitário.....	103
6 SIMULAÇÕES E ANÁLISES DOS RESULTADOS.....	105
6.1 Modelo e simulação do controle da malha interna de corrente do subsistema PSS	106
6.2 Modelo e simulação do controle do subsistema PSS	110
6.3 Proposta para o protótipo	116
7 CONCLUSÃO	119
7.1 Dificuldades encontradas	120
7.2 Sugestões para trabalhos futuros.....	120

REFERÊNCIAS BIBLIOGRÁFICAS	122
APÊNDICE A – MÓDULOS DA PCDU	128
A.1 Configuração da PCDU.....	128
ANEXO A – DATASHEET DO SENSOR DE CORRENTE INA170.....	132
ANEXO B – DATASHEET DO CONTROLADOR PWM UC1823.....	140

1 INTRODUÇÃO

O Subsistema de Suprimento de Energia (*Power Supply Subsystem – PSS*) é considerado um dos principais **Subsistemas** dentre os que compõem um satélite, sendo suas funções gerar, armazenar, controlar/regular e distribuir a energia requerida pelos diversos componentes e demais subsistemas do satélite (FREIRE, 2009). Aproximadamente 25 a 40% da massa total de um satélite, desconsiderando a massa líquida, é determinada pelo subsistema de suprimento de energia (CAPEL; SULLIVAN, 1985; CAPEL; SULLIVAN; MARPINARD, 1988; LACORE, 1989; CAPEL, 1998; MUKUND, 2005; PATEL, 2005). Outro ponto que deve ser considerado é que o custo de um lançamento, para uma determinada órbita, é avaliado levando-se em conta a relação US\$/kg de carga útil, o qual varia de lançador para lançador. Por exemplo, o satélite CBERS 04A, lançado em dezembro de 2019, teve o custo de lançamento de US\$ 15.151,52/kg para uma Órbita Baixa da Terra (*Low Earth Orbit – LEO*) (INPE, 2019).

Com o desenvolvimento das missões espaciais, acompanhado pelo aumento da complexidade e sofisticação dos sistemas, houve a necessidade de a plataforma do satélite fornecer cada vez mais potência à carga útil, o que ocasionou um aumento de massa e, conseqüentemente, um aumento do custo da missão (FORTESCUE, 2011). Neste contexto, é muito importante a implementação e o estudo para a otimização do Subsistema de Suprimento de Energia (*Power Supply Subsystem – PSS*).

Dentre as **Unidades** que compõem um Subsistema de Suprimento de Energia, a Unidade de Controle/Condicionamento de Potência (*Power Control/Conditioning Unit – PCU*) é responsável por controlar a potência gerada pelos painéis solares e controlar a carga e a descarga das baterias. E a Unidade de Distribuição de Potência (*Power Distribution Unit– PDU*) é responsável por distribuir a potência gerada ou armazenada às cargas. Pode-se juntá-las na PCDU (*Power Control and Distribution Units*).

Dentre os **Equipamentos** que compõem um Subsistema de Suprimento de Energia, temos os painéis solares, as baterias, e os conversores DC/DC.

Como tanto o painel solar quanto a bateria apresentam variações na tensão de saída, para operar com barramento regulado o sistema pode utilizar-se de reguladores para o painel solar e para carga e descarga das baterias. Estes podem incluir conversores DC/DC, cuja função principal é transformar um determinado nível de tensão contínua em um outro nível de tensão também contínua e com a maior eficiência elétrica possível, organizados em topologias.

Dentre as **Topologias** que organizam um Subsistema de Suprimento de Energia, em Órbitas Geossíncronas da Terra (*Geosynchronous Earth Orbits – GEO*), normalmente se utiliza a topologia *Fully Regulated*. Nela, um regulador é ligado diretamente ao painel solar; e, na conexão com a bateria, são utilizados dois outros reguladores: um Regulador de Carga da Bateria (*Battery Charger Regulator – BCR*) e outro Regulador de Descarga da Bateria (*Battery Discharger Regulator – BDR*), garantindo a regulação da tensão entregue à carga, independente de quem está alimentando-a, desde que as fontes de energia estejam dentro de suas condições normais de operação (MAGALHÃES; MOREIRA JÚNIOR, 2019).

Dentre as topologias que organizam um Subsistema de Suprimento de Energia, em Órbitas LEO, a topologia totalmente regulada utilizando um conversor DC/DC bidirecional é ideal em termos de massa e volume, onde o menor tempo de luz solar para recarregar a bateria exige maior potência para o conversor; ou seja, o curto tempo de luz incidente implica uma recarga rápida da bateria, sendo necessária uma corrente de carga mais alta (MAGALHÃES; MOREIRA JÚNIOR, 2019).

Nesse contexto, este trabalho apresenta o estudo bibliográfico e a modelagem, o projeto e a simulação do controle da malha interna de corrente de um conversor DC/DC bidirecional para satélites artificiais em órbitas LEO, podendo dessa forma, contribuir para o desenvolvimento das missões espaciais no INPE, possibilitando uma redução da massa e volume necessários aos satélites que ainda serão construídos.

1.1 Motivação

A escolha da topologia a ser empregada em um PSS é um desafio para o projeto do sistema, não somente relacionado à capacidade de processamento de energia ou a duração da missão, mas também com as novas exigências de massa, volume e eficiência impostas ao sistema.

Os satélites de orbitas geoestacionárias apresentam um período de eclipse curto se comparados aos satélites de orbitas baixas, que apresentam um percentual de 30% de eclipse durante uma órbita. Nesse contexto, O'Sullivan (1989) apresenta a topologia Híbrida como a ideal para órbitas baixas, e a topologia Completamente Regulada (*Fully Regulated*) recomendada para órbitas geoestacionárias.

No entanto, com o avanço tecnológico e o surgimento de novos controladores na indústria, com aplicação em conversores DC/DC bidirecionais, as funções de controle de carga e descarga das baterias puderam ser condensadas em um único equipamento, possibilitando que alguns aspectos de cada topologia fossem superados.

No contexto do Programa Espacial Brasileiro, em 2005, o projeto CBERS atingiu sua segunda geração de satélites, culminando na produção do CBERS 3&4 (INPE, 2018). Considerando uma tendência do aumento da potência elétrica da missão CBERS, tornou-se necessária a revisão da atual solução técnica empregada na PCDU do subsistema, sendo importante o desenvolvimento técnico para melhor atender aos novos níveis de potência previstos para as futuras missões.

Os satélites para órbitas LEO desenvolvidos, atualmente, pelo INPE utilizam a topologia Híbrida para o subsistema de potência. Desta forma, a topologia de PSS utilizando um conversor DC/DC bidirecional, apresentado neste trabalho pode ser utilizada em qualquer satélite LEO a ser desenvolvido pelo programa espacial brasileiro, incluindo também satélites GEO.

Desta forma, este trabalho se insere no contexto da Pesquisa e Desenvolvimento (P&D) de uma nova geração de PCDU's (*Power Control and Distribution Units*), realizada pelo Grupo de Suprimento de Energia da Divisão de Eletrônica

Espacial e Computação do INPE. O trabalho de Magalhães e Moreira Júnior (2019) já estabeleceu os requisitos principais da arquitetura ótima a ser adotada no subsistema: a topologia *Fully Regulated*, com uso de um conversor bidirecional, considerada ideal, tendo como critérios a massa, eficiência e custo do sistema (MAGALHÃES; MOREIRA JÚNIOR, 2019). Aquele trabalho deixou como trabalho futuro o desenvolvimento de um conversor DC/DC bidirecional, fazendo um estudo da topologia a ser utilizada para o conversor BCDR, componentes, método de chaveamento e modelagem do controle, possibilitando a utilização deste produto no cenário espacial brasileiro.

O conversor BCDR a ser empregado na topologia *Fully Regulated* é o regulador que gerencia os processos de carga e descarga da bateria, direcionando este trabalho ao campo da modelagem e do controle de sistemas.

1.2 Objetivo do trabalho

Tendo em vista a pesquisa e o desenvolvimento de uma nova geração de PCDU para o cenário espacial brasileiro, o objetivo desta dissertação é a modelagem, projeto e simulação do controle do loop interno de corrente de um conversor DC/DC bidirecional para aplicação em satélites artificiais em órbitas LEO. Isto visa a implementação do controle em malha fechada que regule o processo de carga e descarga da bateria e a tensão do barramento principal.

Para alcançar esse objetivo, optou-se por decompor o trabalho nos seguintes tópicos:

- I. Apresentar uma breve revisão dos conceitos básicos do Subsistema de Suprimento de Energia e as topologias que utilizam barramento regulado;
- II. Apresentar uma breve revisão bibliográfica das topologias de Conversores DC/DC mais utilizados;
- III. Apresentar uma revisão bibliográfica do conversor DC/DC Bidirecional (*Half-Bridge*) e suas técnicas de controle (*Current Mode Control*);

- IV. Apresentar um modelo matemático do Conversor DC/DC Bidirecional, obtendo-se as funções de transferências para auxiliar o projeto das malhas de controle;
- V. Apresentar uma simulação de funcionamento do conversor DC/DC bidirecional operando em malha fechada;
- VI. Validar, através de simulações, o funcionamento da topologia *Fully Regulated*, utilizando um conversor DC/DC bidirecional *Half-Bridge* com os parâmetros calculados ao longo do trabalho.

1.3 Generalidade e utilidade

A Generalidade deste trabalho consiste no fato de que o conversor proposto ao final dessa pesquisa poderá ser aplicado a diferentes tipos de órbitas e missões.

A utilidade deste trabalho relaciona-se com o programa espacial que o Instituto Nacional de Pesquisas Espaciais (INPE) desenvolve no Brasil, contribuindo para o estudo e a otimização do Subsistema de Suprimento de Energia e possibilitando a fabricação de satélites com a tecnologia desenvolvida no próprio INPE.

1.4 Metodologia

A primeira parte deste trabalho, contendo os conceitos básicos e uma revisão bibliográfica, utiliza pesquisas sobre o assunto abordado. A segunda etapa do trabalho consiste em aplicar os conhecimentos adquiridos para modelar o sistema e apresentar uma simulação de funcionamento do conversor bidirecional operando em malha fechada.

Seguem os passos mais detalhados para o desenvolvimento da pesquisa:

- Estudo e pesquisa dos conceitos básicos, que consistiu em abordar o Subsistema de Suprimento de Energia, os componentes que o constituem e as topologias clássicas com barramento regulado;

- Revisão bibliográfica direcionada às topologias utilizadas em conversores DC/DC, a topologia proposta para o conversor (*Half-Bridge*) e o método de chaveamento;
- Estudo e revisão bibliográfica, analisando as técnicas de controle (*Voltage Mode Control* e *Current Mode Control*) para aplicações em conversores na área espacial;
- Apresentar um modelo matemático das etapas de operação para estabelecer as funções de transferências do sistema;
- Realizar o Projeto do Estágio de Potência do Sistema;
- Analisar a estabilidade do sistema utilizando os Diagramas de Bode;
- Controle do sistema modelado, estabelecendo os parâmetros do controlador a ser utilizado no *loop* interno de corrente;
- Simulação e análises do funcionamento de sistema, observando o comportamento e eficácia do sistema proposto.

1.5 Estrutura da dissertação

O Capítulo 1 apresenta a Introdução da dissertação, apresentando a questão central que motivou a realização deste trabalho, os objetivos, e a metodologia utilizada e a estrutura do trabalho.

O Capítulo 2 apresenta os Conceitos Básicos e a Revisão Bibliográfica. Nos Conceitos Básicos, o assunto é contextualizado e os fundamentos do trabalho são entendidos, o Subsistema de Suprimento de Energia e as topologias do subsistema são descritas, focando na topologia utilizada no âmbito desse trabalho. Na Revisão Bibliográfica, os conceitos principais do assunto tratado nesta dissertação são apresentados, analisando trabalhos relacionados a topologias de conversores DC/DC e métodos de chaveamento.

O Capítulo 3 apresenta a análise detalhada do Conversor DC/DC Bidirecional, onde é apresentada a topologia aplicada ao sistema, o princípio da

bidirecionalidade e o método de chaveamento para o funcionamento do conversor.

O Capítulo 4 apresenta a Modelagem do Sistema, que aborda o estudo do modelo matemático para estabelecer as funções de transferência do sistema.

O Capítulo 5 aborda o Projeto e o Controle do sistema, estabelecendo os componentes do conversor, analisando a estabilidade do sistema utilizando os Diagramas de Bode e definindo o bloco compensador do sistema.

O Capítulo 6 apresenta as Análises e os Resultados do trabalho a partir de simulações do conversor DC/DC bidirecional operando em malha fechada.

O Capítulo 7 apresenta a Conclusão do trabalho, verificando se os objetivos gerais e específicos foram atingidos, resumo das contribuições, resumo das limitações e sugestões para trabalhos futuros.

2 CONCEITOS BÁSICOS E REVISÃO BIBLIOGRÁFICA

Neste capítulo apresentam-se os conceitos básicos abordados no presente trabalho e também a revisão bibliográfica, com a contextualização e definições para a dissertação.

2.1 Subsistema de Suprimento de Energia

O Subsistema de Suprimento de Energia – PSS deve fornecer a energia elétrica necessária para todos os equipamentos ativos que compõem os demais subsistemas e a carga útil, de forma que estes possam operar adequadamente durante a vida útil do satélite.

Neste sentido, o PSS é considerado um dos principais subsistemas, uma vez que ele está conectado fisicamente a todos os demais subsistemas. Dessa forma, um dos requisitos de projeto para este subsistema é a alta confiabilidade durante o tempo de vida do satélite, uma vez que qualquer falha neste subsistema pode ser catastrófica, colocando em risco a missão.

O aumento da complexidade das missões espaciais, juntamente com os avanços tecnológicos, demandou um aumento da potência elétrica nos satélites e despertou a atenção para a excelência do PSS, exigindo um desenvolvimento, principalmente no campo da otimização (FORTESCUE, 2011).

Nesse contexto, além das exigências de um bom desempenho elétrico, baixo custo, minimização de massa, alta confiabilidade e eficiência, o PSS também deve desempenhar as funções listadas a seguir (FREIRE, 2009):

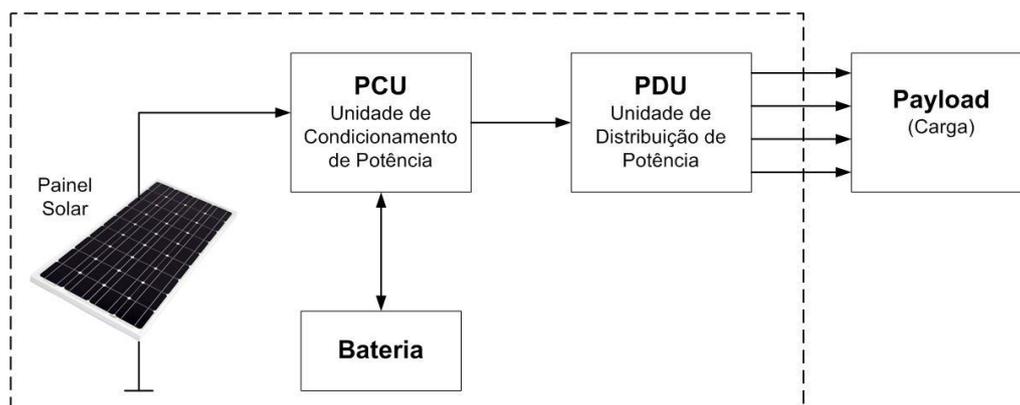
- Gerar a energia necessária para o satélite através de uma fonte de energia primária, sendo um exemplo a utilização de painéis fotovoltaicos;
- Armazenar em baterias a energia necessária para o funcionamento do sistema durante os períodos de eclipse;
- Controlar/Condicionar as baterias em termos de temperatura, condição de carga e de descarga;
- Condicionar e controlar o fluxo de energia e regular tensões;

- Distribuir a energia elétrica para os diversos subsistemas e equipamentos do satélite;
- Fornecer proteções para as linhas de distribuição de potência.

Normalmente, o Subsistema de Suprimento de Energia de um satélite é composto por uma fonte primária de energia, uma unidade eletrônica para controle/condicionamento de potência elétrica, um sistema de armazenamento de energia e um sistema responsável pela distribuição, controle/condicionamento e proteção da energia para as cargas.

Os **Painéis Solares** e as **Baterias** correspondem, respectivamente, à fonte primária de energia e ao sistema de armazenamento de energia do satélite. A unidade eletrônica responsável pelo controle/condicionamento de potência elétrica é definida como PCU (*Power Control/Conditioning Unit*) e a unidade eletrônica encarregada pela distribuição de potência elétrica é definida como PDU (*Power Distribution Unit*). Estas podem ser reunidas numa PCDU (*Power Control/Conditioning and Distribution Unit*). A Figura 2.1 ilustra um subsistema de suprimento de energia.

Figura 2.1 - Diagrama de um Subsistema de Suprimento de Energia.



Fonte: Junqueira e Magalhães (2020).

A geração de energia nos satélites, geralmente, é feita através de painéis solares, constituídos por células solares, que utilizam o efeito fotovoltaico de

forma a converter a incidência de fótons, provenientes do Sol na superfície do seu semiconductor, em corrente elétrica. Neste sentido, sua função é fornecer energia elétrica ao satélite durante o período de órbita quando há incidência dos raios solares sobre a superfície das células de forma a carregar a bateria e manter os outros subsistemas operacionais.

Considerando os períodos de eclipse da órbita, a armazenagem da energia em satélites é geralmente feita através de baterias, considerada como a fonte de energia secundária. Desta forma, a energia elétrica excedente, gerada pelos painéis solares durante o tempo em que há incidência de raios solares sobre a superfície das células, é armazenada em um banco de baterias a fim de que o satélite tenha autonomia de operação quando não há incidência direta de luz sobre os painéis.

A Unidade de Controle/Condicionamento de Energia – PCU é encarregada por uma ou mais das seguintes funções (FREIRE, 2009):

- Controlar/condicionar a potência gerada pelos painéis solares;
- Controlar/condicionar a carga e descarga das baterias;
- Controlar/condicionar a temperatura das baterias.

Para o controle/condicionamento de potência em satélites, é possível a utilização de diversas topologias para o subsistema. Entretanto, considerando o tipo da missão e órbita escolhida, um dos tópicos de grande importância e que subdivide em dois grandes grupos os sistemas de energia em satélites é o controle da tensão do barramento principal de potência (FREIRE, 2009). O controle da tensão pode ser do tipo tensão regulada, chamado **Barramento Regulado**, ou do tipo tensão restrita a uma faixa de valores, conhecido como **Barramento Não Regulado**.

Desta forma, a composição da PCU de um determinado PSS depende principalmente da topologia e do tipo de barramento escolhidos. Normalmente, a PCU contém, pelo menos, um dos seguintes equipamentos: SHUNT, BDR e BCR.

Neste trabalho será utilizado um subsistema com Barramento Regulado, direcionando este projeto ao campo da modelagem, do controle e da análise de estabilidade da tensão do Barramento.

A Unidade de Distribuição de Energia – PDU é responsável pela distribuição da energia elétrica, sendo composta por um ou mais equipamentos eletrônicos, os quais devem gerar linhas de distribuição de energia derivadas eletricamente do barramento principal de potência para os diversos usuários (FREIRE, 2009). Estas linhas devem ser protegidas contra sobrecorrente e/ou sobretensão/subtensão. Além disto, a PDU pode também conter conversores DC/DC com a função de adaptar a tensão do barramento às necessidades dos demais subsistemas e *payload*, de uma forma eletricamente eficiente.

No escopo desse trabalho, a PCU e a PDU se fundem formando um sistema normalmente identificado como PCDU, conforme mencionado anteriormente.

Nesse contexto, os equipamentos que irão compor o PSS dependem essencialmente do tipo da missão e da topologia escolhida, levando em consideração se o barramento é ou não regulado.

2.2 Detalhamento dos equipamentos que compõem um PSS

A seguir, será apresentada a descrição dos equipamentos que compõem um Subsistema de Suprimento de Energia (PSS), uma breve revisão bibliográfica das topologias mais utilizadas em conversores DC/DC, bem como conceitos que norteiam os próximos tópicos desse trabalho.

2.2.1 Painéis solares

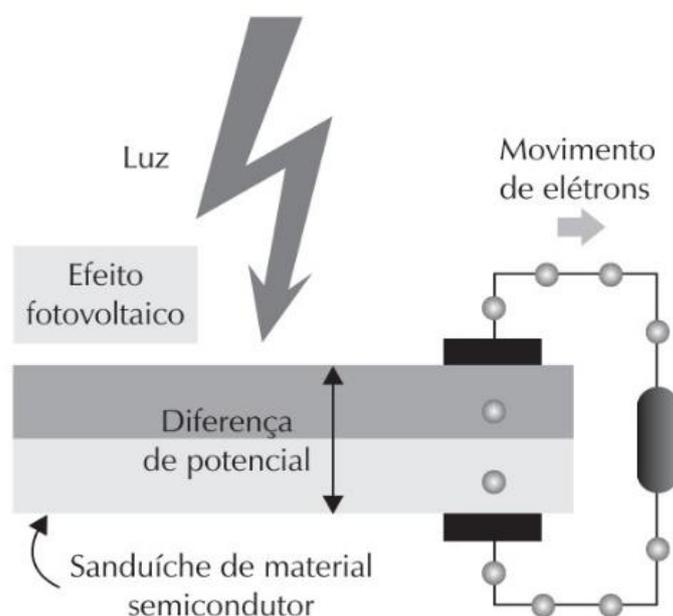
O painel solar é formado por células fotovoltaicas individuais interligadas e é o responsável por transformar a energia luminosa solar em corrente elétrica.

A geração de corrente elétrica na célula solar envolve dois processos chaves: O primeiro processo é a absorção da incidência de fótons para criar lacunas eletrônicas. O segundo processo é a recombinação usando as junções p e n para separar o elétron e a lacuna.

A célula fotovoltaica não acumula energia elétrica, apenas mantém o fluxo de elétrons enquanto houver incidência de raios solares. Apesar de ambos os materiais serem eletricamente neutros, o silício tipo n tem elétrons em excesso e o tipo p tem lacunas em excesso. O encontro destes materiais cria uma junção PN em sua interface, criando um campo elétrico (BOYLESTAD; NASHELSKY, 2004).

O efeito fotovoltaico, que é o fundamento da produção de eletricidade em um sistema fotovoltaico, consiste na transformação da radiação eletromagnética proveniente do Sol em energia elétrica pela geração de uma diferença de potencial, consequência do fluxo de elétrons e lacunas da união dos dois semicondutores, que passam a agir como uma bateria, conforme ilustrado na Figura 2.2.

Figura 2.2 – Efeito Fotovoltaico.



Fonte: Villalva e Gazoli (2012).

Com o arranjo das células fotovoltaicas compondo o painel, há a produção de tensão e corrente elétrica o bastante para o emprego prático do sistema.

2.2.2 Baterias

As baterias, conforme comentado anteriormente, representam uma fonte secundária de energia para o satélite. Basicamente, as baterias são conjuntos de acumuladores ligadas em série, ou seja, são dispositivos eletroquímicos nos quais ocorrem reações de óxido-redução, acumulando e depois produzindo uma corrente elétrica.

A bateria foi considerada por muito tempo um dos equipamentos mais pesados de um satélite (FREIRE, 2009). Existem três tipos principais de baterias para uso no espaço:

- Níquel Cádmio – NiCd;
- Níquel Hidrogênio - NiH₂;
- Lítio Íon – Li-Ion.

2.2.3 Conversores DC/DC

Existem diversas topologias de conversores DC/DC. A principal função do conversor é adequar a potência elétrica disponível em determinado ponto do sistema para uma outra forma estável desejada (ROSEMBACK, 2004). Utilizando uma estratégia de comando para abertura e fechamento de suas chaves semicondutoras de potência, os conversores são capazes de transformar um determinado nível de tensão ou de corrente contínua nos seus terminais de entrada em um outro nível de tensão ou de corrente também contínua nos terminais de saída, de acordo com as exigências do sistema e com a maior eficiência elétrica possível.

Os conversores podem operar nos modos tensão ou corrente. No **modo tensão**, a variável controlada é a tensão de saída, e o conversor opera como uma fonte de tensão. No **modo corrente**, a variável controlada é a corrente de saída e o conversor opera como uma fonte de corrente equivalente.

No âmbito deste trabalho, o Conversor Bidirecional é o dispositivo responsável pelo processo de carga e de descarga das baterias, ou seja, ele é o Controlador de Carga da Bateria do sistema.

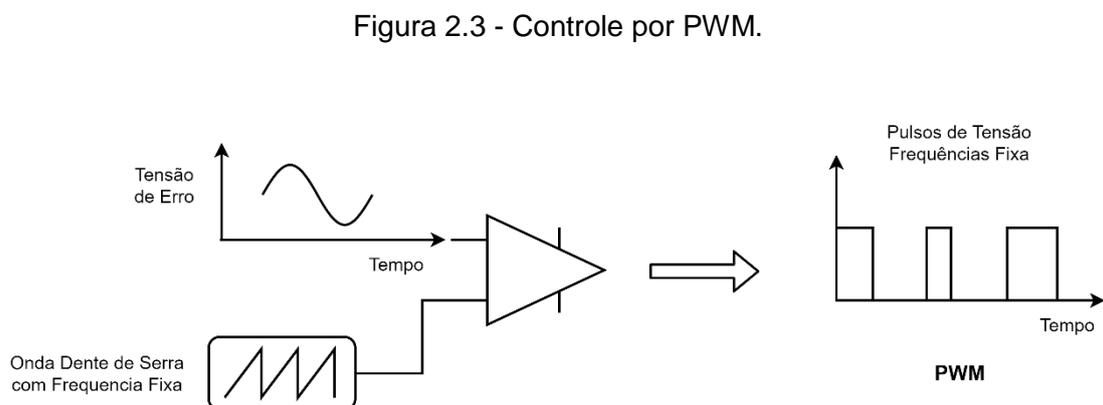
O acionamento dos transistores de chaveamento do conversor utiliza, geralmente, o método de controle por PWM, que consiste basicamente em comparar a tensão de controle proveniente do amplificador de erro com uma onda dente de serra, por exemplo, de amplitude e frequência fixas. A saída da comparação é um trem de pulsos com largura variável e com frequência fixa. Este trem de pulsos é aplicado aos MOSFETS (*Metal-Oxide-Semiconductor Field Effect Transistor*) para controlar o chaveamento do conversor (FREIRE, 2009).

No controle do chaveamento, a razão entre o tempo t_{on} em que o canal do MOSFET permanece em nível alto (em condução) e o período T correspondente à frequência de chaveamento é chamada de **ciclo de trabalho (*duty cycle*)**. Desta forma, sendo d a porcentagem do tempo ligado, ou *duty cycle*, temos:

$$d = \frac{t_{on}}{T} \quad (2.1)$$

Desta forma, a porcentagem do tempo desligado do MOSFET será $1 - d$.

A Figura 2.3 a seguir ilustra o controle PWM.



Fonte: Adaptado de Freire (2009).

Existem duas topologias básicas de conversores DC/DC, o **conversor abaixador de tensão**, também denominado **Buck** e o **conversor elevador de tensão**, também conhecido **Boost** (ROSEMBACK, 2004).

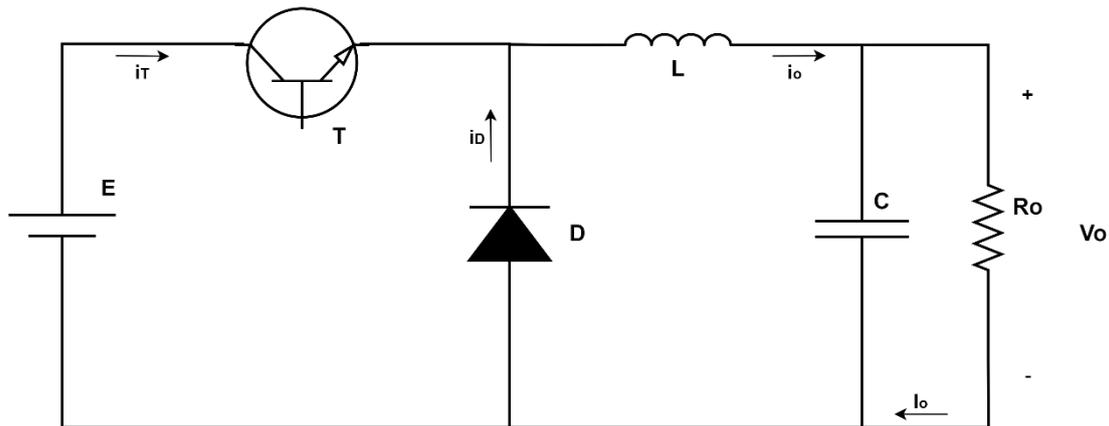
Os conversores chaveados possuem dois modos de operação de acordo com a corrente que circula pelo indutor: o **Modo de Condução Contínua (MCC)** onde a corrente é sempre maior que zero durante um período de chaveamento; e o **Modo de Condução Descontínua (MCD)** onde a corrente no indutor é zero por alguns instantes do período de chaveamento.

Os dois tipos de topologias mais utilizadas em conversores serão apresentados a seguir, assim como uma introdução à **topologia Half-Bridge**.

2.2.3.2 Conversor *Buck*

O conversor *Buck* é um conversor abaixador de tensão. Nesta topologia (Figura 2.4), a tensão de entrada E é recortada pela chave T e V_o se mantém praticamente constante pela ação do capacitor de saída. Desta forma, a corrente na carga R_o tem ondulação desprezível, possuindo apenas um nível aproximadamente constante. Nela, T representa o transistor de chaveamento, D é um diodo de potência, L é um indutor para armazenamento de energia, C é um capacitor que atua como filtro de saída, $i_i(t)$ é a corrente sobre o indutor, E é a tensão de entrada e V_o é a tensão de saída fornecida à carga R_o .

Figura 2.4 – Topologia *Buck*.

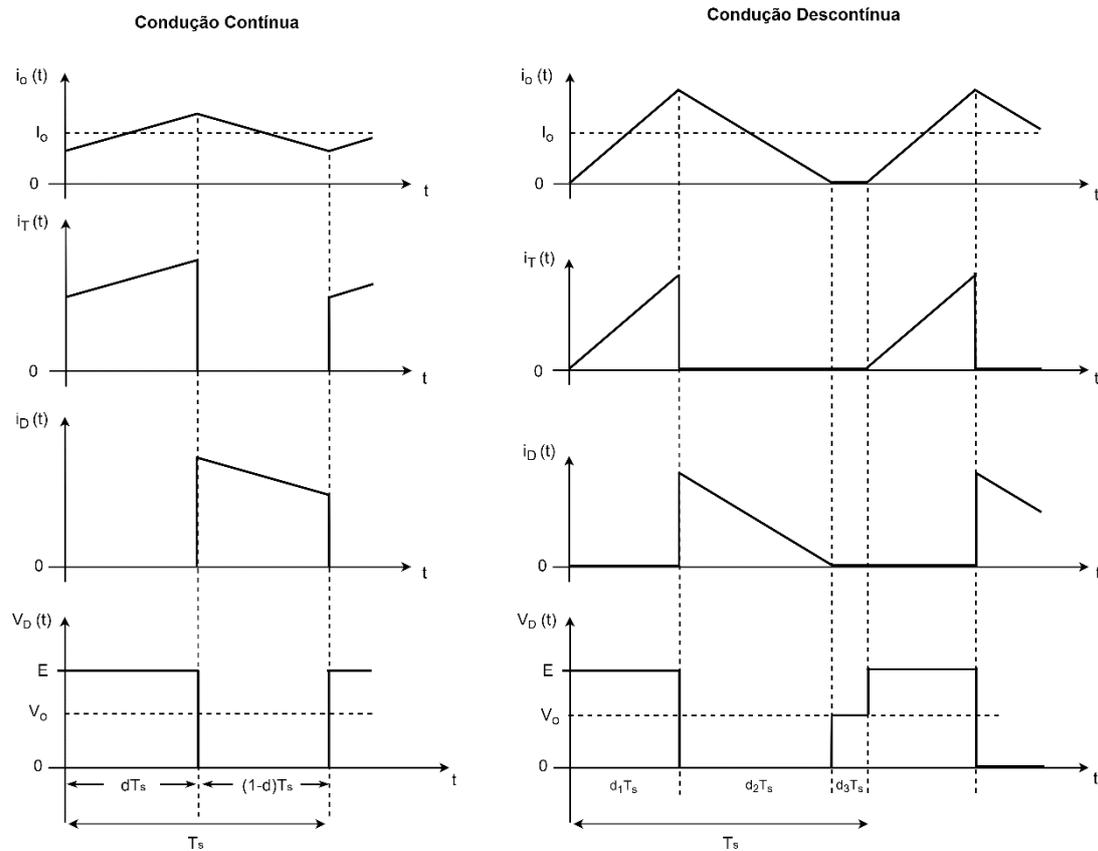


Fonte: Produção do Autor.

Com o transistor T conduzindo e o diodo cortado, a energia é transferida da fonte para o indutor, para o capacitor e para a carga. Quando T desliga, o diodo conduz, dando continuidade à corrente do indutor. A energia armazenada em L é entregue ao capacitor e à carga. Logo, enquanto o valor instantâneo da corrente no indutor for maior do que a corrente da carga, a diferença carrega o capacitor. Quando a corrente no indutor for menor, o capacitor se descarrega, suprindo a diferença a fim de manter aproximadamente constante a corrente entregue para a carga.

Quando a corrente no indutor não vai a zero durante a condução do diodo, o circuito opera no modo contínuo. Caso contrário, tem-se o modo descontínuo de operação. Para facilitar o entendimento, a Figura 2.5 mostra as formas de onda típicas de ambos os modos de operação do conversor *Buck*. Observa-se que no modo de operação descontínua surge uma terceira etapa, quando a chave e o diodo permanecem bloqueados. Nesta etapa, a corrente e a tensão no indutor são nulas.

Figura 2.5 – Formas de onda típicas do conversor *Buck*.



Fonte: Adaptado de Pomilio (2006).

Como a tensão média sobre o indutor deve ser nula (PETRY, 2001), então:

$$V_o = \frac{1}{T} \int_0^{dT} E dt \quad (2.2)$$

$$\frac{V_o}{E} = d \quad (2.3)$$

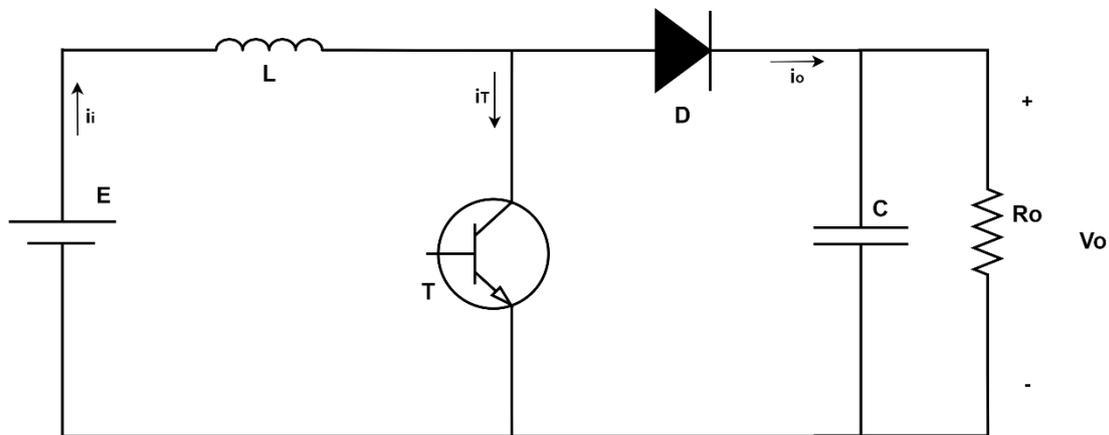
2.2.3.3 Conversor *Boost*

O conversor *Boost* é um elevador de tensão, sendo muito utilizado nas aplicações com painéis fotovoltaicos e células a combustível. Como as células solares fornecem tensões de valor baixo, enquanto são necessárias tensões de

algumas centenas de volts para a alimentação de cargas ou para a injeção de energia na rede, torna-se necessário um equipamento para elevar a tensão.

Nesta topologia, quando o transistor T conduz, a tensão E é aplicada ao indutor. O diodo fica reversamente polarizado, visto que $V_o > E$. O indutor é magnetizado e a fonte fornece energia ao indutor. Com T bloqueado, o diodo entra em condução e a fonte E e o indutor fornecem energia à saída. A Figura 2.6 a seguir ilustra esta topologia.

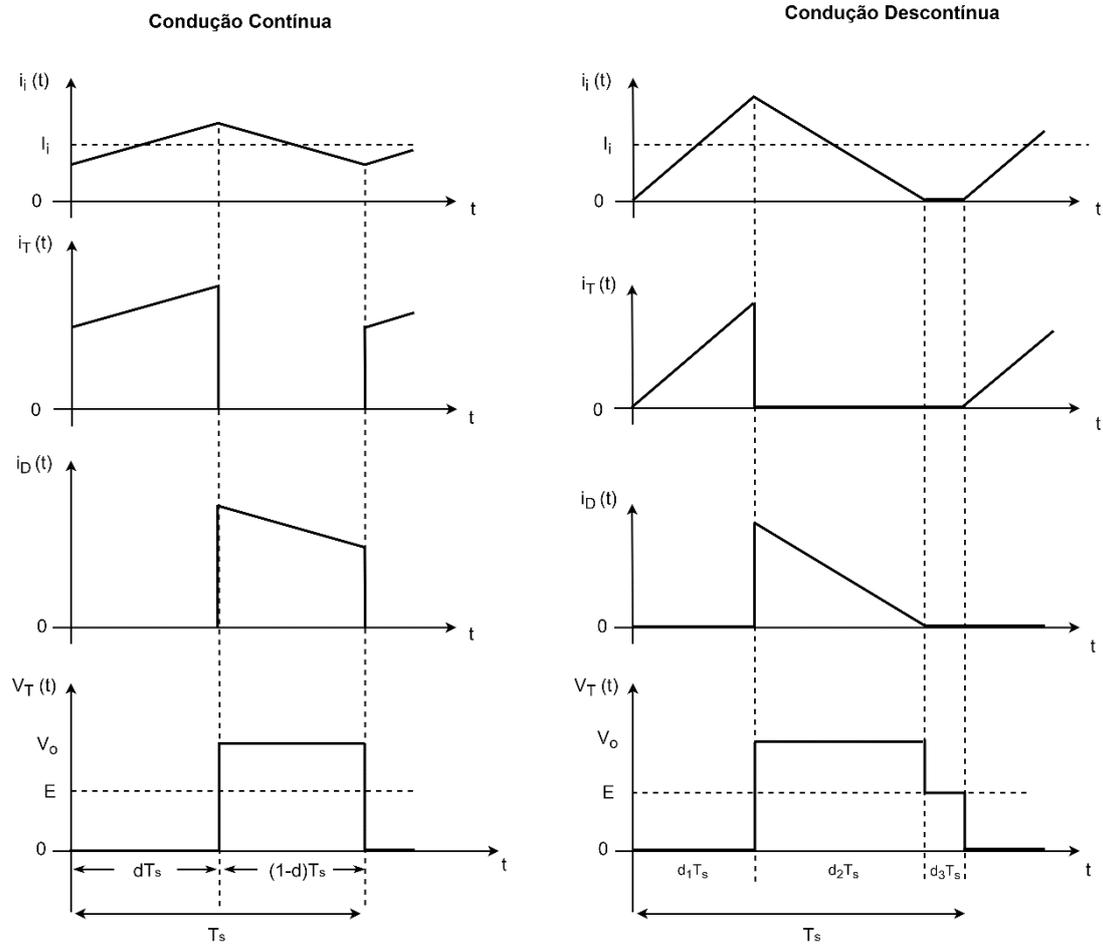
Figura 2.6 – Topologia *Boost*.



Fonte: Produção do Autor.

Tanto o diodo quanto o transistor devem suportar uma tensão igual à tensão de saída V_o . O conversor também possui dois modos de operação considerando a corrente no indutor, contínuo ou descontínuo. As formas de onda são mostradas na Figura 2.7 a seguir.

Figura 2.7 – Formas de onda típicas do conversor *Boost*.



Fonte: Adaptado de Pomilio (2006).

Como a tensão média sobre o indutor deve ser nula (PETRY, 2001), então:

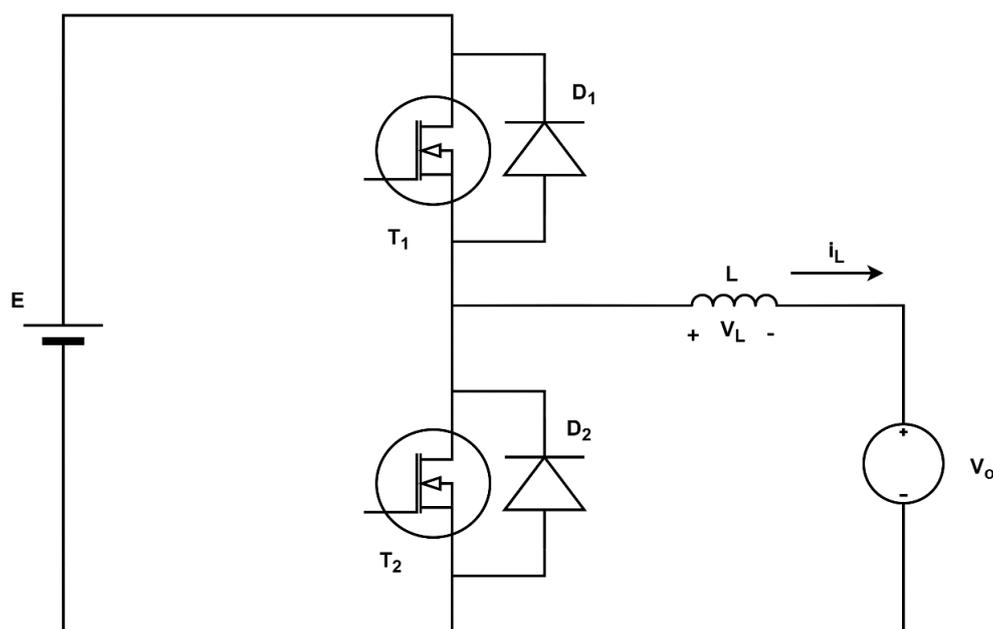
$$\frac{1}{T} \int_0^{dT} E dt = \frac{1}{T} \int_0^{(1-d)T} (V_o - E) dt \quad (2.4)$$

$$\frac{V_o}{E} = \frac{1}{1-d} \quad (2.5)$$

2.2.3.4 Conversor DC/DC Half-Bridge

O conversor *Half-Bridge* apresenta um funcionamento em dois quadrantes, a corrente que flui no indutor pode ser positiva ou negativa. A Figura 2.8 ilustra essa topologia, sendo V_o a tensão média na carga e E a tensão numa bateria.

Figura 2.8 – Topologia *Half-Bridge*.



Fonte: Produção do Autor.

As chaves T_1 e T_2 não podem estar simultaneamente ligadas, uma vez que curto-circuitariam a fonte E . Na prática, ambas as chaves devem estar desligadas durante um curto intervalo de tempo (“*Blanking Time*”) correspondente aos tempos de recuperação dos transistores.

Considerando os interruptores como ideais e a tensão no indutor como V_L , durante o estado ON, T_1 está ligado e a saída V_o é igual à tensão da bateria E menos a tensão no indutor. Durante o estado OFF, T_2 está ligado e a saída V_o é igual a $-V_L$. O “duty cycle” de T_1 é d e o “duty cycle” de T_2 é $(1 - d)$.

Com uma corrente no indutor i_L positiva, fluindo da bateria para a carga, o conversor funciona como um conversor *Buck*, descarregando a bateria. Se a

corrente i_L for negativa, fluindo de V_o para a bateria, o conversor funciona como um conversor *Boost*, carregando a bateria. Desta forma, este conversor não opera no modo de condução descontinuo, apresentando sempre *ripple* de corrente mesmo com o valor médio de corrente no indutor igual a zero.

A fórmula para o conversor *Half-Bridge* é (SILVESTRE, 2008):

$$V_o = dE \quad (2.6)$$

Uma análise detalhada do conversor *Half-Bridge* é apresentada no Capítulo 3.

2.2.4 Regulador de descarga da bateria - BDR

O BDR gerencia o processo de descarga da bateria, regulando a tensão de saída. Os BDRs são essencialmente conversores DC/DC cuja topologia varia conforme a arquitetura elétrica do satélite ao qual serão implementados. Eles operam via controle PWM e apresentam as baterias acopladas eletricamente na sua entrada. Desta forma, o funcionamento está baseado na conversão da tensão da bateria na tensão do barramento com uma tensão regulada apropriada aos demais subsistemas.

2.2.5 Regulador de carga da bateria - BCR

O regulador BCR gerencia o processo de carga da bateria nos períodos iluminados do satélite, atuando no controle da corrente de carga, reduzindo-a a zero precisamente no instante que a bateria estiver completamente carregada (MOREIRA, 2020).

Em alguns casos, como na topologia Híbrida, não há regulação - BC (*Battery Charger*) - onde o início ou fim do processo de carga se dá apenas pelo acionamento de uma chave simples.

Os conversores BCRs diferem dos BDRs pelo fato de naqueles a bateria está conectada nos terminais de saída do conversor, sendo a tensão de entrada

estabelecida pelo barramento. A topologia adotada depende, assim como nos BDRs, da arquitetura elétrica do satélite aos quais se aplicam.

2.2.6 Regulador de carga e descarga da bateria – BCDR

Considerando o contexto espacial, O’Sullivan (1989) mostrou que o desenvolvimento tecnológico poderia possibilitar mesclar as funções BCR e BDR em uma nova configuração de regulador, otimizando a topologia Completamente Regulada para órbita LEO (MOREIRA, 2020).

Nesse contexto, Weinberg e Lopez (1998) afirmam que Mata e Rueda (1993) foram os primeiros a apresentar, em uma conferência, a possibilidade teórica de combinar a operação de um Regulador de Carga de Bateria e um Regulador de Descarga de Bateria na mesma topologia de conversor, levando à redução do tamanho e do custo do subsistema. Sendo que esses benefícios seriam mais evidentes para uma órbita que requer uma potência significativa a ser manipulada pelo BCR, como na órbita baixa da Terra (LEO), onde o tempo de luz solar é curto em relação à órbita geoestacionária, por exemplo. Em seu trabalho, Weinberg e Lopez (1998), desenvolveram um BCDR baseado na topologia *low-ripple buck*, abordando aspectos de proteção, requisitos e circuito de controle.

Esta solução foi novamente discutida na ESPC por Pedersen (2008), apresentando um conversor DC/DC bidirecional utilizando a topologia *Buck*, abordando a utilização de MOSFETs e as técnicas de chaveamento de *zero voltage switching* e *zero current switching*.

Em 2014, um subsistema de suprimento de energia utilizando um conversor DC/DC bidirecional aparece novamente em Schirone e Macellari (2014), como uma solução para um *rover* lunar com uma topologia que faz uso de quatro elementos chaveados (MOREIRA, 2020).

Em 2017, um outro estudo apresenta uma solução usando a topologia *Fully Regulated*, apresentando um diagrama de blocos mostrando um equipamento BCDR (BONNET et al., 2017). Nesse trabalho, no entanto, as funções BCR e

BDR são separadas e não desempenhada por um conversor DC/DC bidirecional, abordando apenas as discussões na arquitetura modular e descentralizada da PCU. No mesmo ano, Ramachandran e Nymand (2017) fazem um estudo da eficiência de um conversor DC/DC bidirecional utilizando uma topologia *Full Bridge* implementada com um alto número de elementos chaveados e fora do contexto de PCU.

Em decorrência dos problemas causados pelo uso de combustíveis fósseis e o crescente investimento no uso de energias alternativas, as tecnologias relacionadas aos conversores DC/DC bidirecionais ganhou atenção e melhorias no setor da indústria automobilística (SILVESTRE, 2008; AISWARYA et al, 2022) e em sistemas de energia renovável, como a energia fotovoltaica (PLOTNIKOV; ATAMANKIN, 2019) com muitos circuitos integrados sendo desenvolvidos para aplicações específicas.

Yu e Yeaman (2014) projeta e analisa um novo conversor DC/DC bidirecional utilizando a topologia *Full Bridge*, abordando questões de pico de tensão e eficiência do conversor, mas seu artigo não está relacionado a área espacial.

Tytelmaier et al. (2016) apresentou uma revisão da literatura das topologias de conversores DC/DC bidirecionais não isolados, onde é possível perceber que a maneira mais simples, ou seja, com um número reduzido de comutadores e componentes magnéticos, para se implementar um BCDR é utilizando uma configuração *Half-Bridge* (MOREIRA, 2020).

Em seu trabalho, Moreira (2020) concluiu que a topologia *Fully Regulated*, utilizando um conversor BCDR *Half-Bridge* bidirecional, era uma ótima solução, em termos de massa, volume e eficiência, especialmente para a aplicação em órbita LEO, onde o menor tempo de *sunlight* para recarregar a bateria exige uma maior potência para o conversor.

2.2.7 Regulador SHUNT

O regulador SHUNT é responsável por controlar a potência disponibilizada pelo painel solar. Este controle deve ser feito de tal forma que as necessidades de

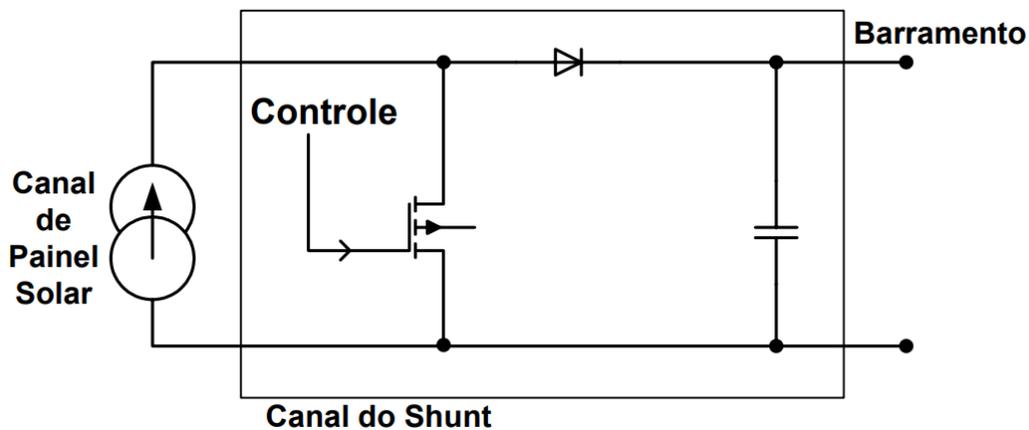
energia do satélite sejam atendidas e o excesso de energia seja dissipada de volta ao espaço, em forma de calor, com uma dissipação de potência elétrica muito baixa no interior do satélite (FREIRE, 2009).

Para desempenhar a sua função, tanto o SHUNT quanto o painel solar são subdivididos em várias seções, sendo cada seção do painel solar interligada a uma seção do SHUNT (MOREIRA, 2020).

O SHUNT se divide em duas topologias, identificadas como S3R (*Sequential Switching Shunt Regulator*) e S4R (*Serial Sequential Switching Shunt Regulator*).

Na topologia S3R, estes circuitos parciais de painel solar e SHUNT são interligados eletricamente entre si para possibilitar um funcionamento sequencial. Cada uma destas subdivisões pode estar conectada à linha de retorno, via um MOSFET, ou conectada ao barramento via um diodo, conforme ilustrado na Figura 2.9.

Figura 2.9 - Canal Shunt S3R.



Fonte: Freire (2009).

Analisando o controle do canal do SHUNT, quando o MOSFET estiver em curto fornecerá uma potência nula ao barramento de potência do satélite, já que a tensão é nula. Desta forma, a energia solar gerada nos painéis associados a canais de SHUNT em curto será refletida de volta ao espaço. Apenas uma

pequena parcela da energia será dissipada, em forma de calor, por efeito joule, em resistências interna à própria célula solar (FREIRE, 2009).

O *gate* do MOSFET apresenta uma técnica de controle por histerese ou por PWM com frequência fixa. A divisão do painel fotovoltaico é feita em partes iguais para que as correntes dos canais sejam sempre as mesmas e o funcionamento seja sequencial (FREIRE, 2009).

2.3 Topologias de PSS

São inúmeras as topologias utilizadas no subsistema de suprimento de energia para satélites. Atrelado ao desenvolvimento tecnológico, as opções são ainda maiores, envolvendo associações de diversas topologias compondo uma nova opção de sistema.

Freire (2009) fez um estudo das topologias clássicas para o Subsistema de Suprimento de Energia, dando enfoque à topologia Híbrida. Desta forma, não é objetivo deste trabalho detalhar as diversas topologias de PSS. A seguir, estão enumeradas apenas as topologias clássicas, divididas de acordo com o tipo de Barramento, segundo Freire (2009):

Barramento Não Regulado:

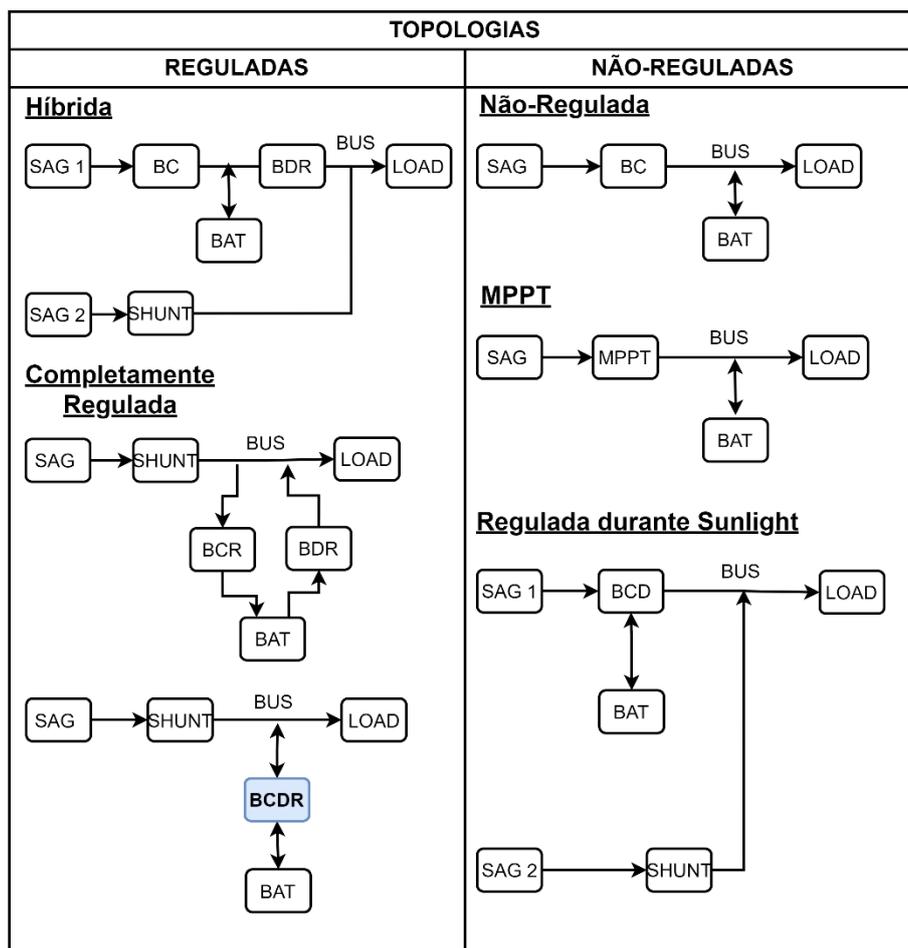
- Seguidor de Potência Máxima – (*The Maximum Power Point Tracker – MPPT*);
- Barramento de Potência com Tensão Não Regulada – (*The Unregulated Power Bus Voltage*);
- Barramento de Potência Regulado Apenas durante o período Solar (*Sunlight Regulated Power Bus*).

Barramento Regulado:

- Barramento de Potência Totalmente Regulado – (*Fully Regulated Power Bus Voltage*);
- Barramento de Potência Híbrido – (*The Hybrid Regulated Power Bus Voltage*).

A Figura 2.10 mostra o diagrama de blocos para cada uma dessas topologias. A Topologia *Fully Regulated* pode apresentar duas configurações; uma utilizando dois reguladores (BCR e BDR) e outra utilizando um único regulador para carga e descarga da bateria (BCDR). O foco deste trabalho é a modelagem, projeto e simulação do controle desse conversor DC/DC bidirecional (BCDR).

Figura 2.10 – Diagrama de blocos das topologias do PSS.



Fonte: Adaptado de Moreira (2020).

2.3.1 Barramento regulado x barramento não regulado

O desenvolvimento das topologias de PSS tem que lidar com o dilema de aperfeiçoar essencialmente: massa, desempenho elétrico, modularidade e, principalmente, o custo (FREIRE, 2009). Nesse contexto, é natural a existência

de um estudo contínuo para se projetar um sistema considerado ótimo, levando em conta que as entradas de um PSS são muitas e adversas.

Os inúmeros tipos de órbitas, os variados tipos de *payloads*, cada qual com suas especificidades, e os inúmeros tipos de missões, juntamente com o comportamento elétrico não linear das baterias, dos conversores DC/DC com controle PWM e do painel solar torna improvável uma única solução otimizada para um projeto de PSS.

É importante salientar que o PSS, sendo um subsistema indispensável para o satélite, impõe um forte requisito de confiabilidade e robustez, devendo suportar uma diversidade muito grande de tipos de falhas com um mínimo de reflexo na sua operação normal e, conseqüentemente, do satélite (FREIRE, 2009). Além disso, deve-se considerar que a realidade do projeto é dinâmica na medida em que a tecnologia se desenvolve, evolui e melhora todos os equipamentos que compõem um PSS.

Desta forma, para se obter uma solução de engenharia mais adequada para um projeto de PSS específico faz-se necessário uma análise e um estudo da missão e do custo do projeto.

Neste contexto, as topologias de barramento não regulado têm como objetivo estrutural um sistema de potência simples, sendo sua principal função fornecer uma tensão variável, dentro de uma faixa conhecida, aos demais subsistemas do satélite. Nessas topologias a regulação da tensão é atribuída aos usuários para seu funcionamento. Esse conceito é conhecido como sistema de energia descentralizado (MOREIRA, 2020).

Já a abordagem das topologias de barramento regulado consiste em fornecer uma tensão constante ao barramento ao longo de toda a órbita. A complexidade da topologia regulada é compensada por um *design* que possibilita um melhor aproveitamento do painel solar.

Conforme já mencionado, neste trabalho será utilizado um subsistema com Barramento Regulado. Desta forma, os próximos tópicos irão apresentar uma visão mais detalhada das topologias clássicas com barramento regulado.

2.3.2 Barramento de potência totalmente regulado

Nesta topologia as fontes de energia primária e secundária estão isoladas eletricamente uma da outra pela utilização de reguladores presentes na PCU e um barramento com tensão regulada é disponibilizado para todos os demais subsistemas do satélite (CALVENTE et al., 2001). A PCU é composta por três tipos de reguladores, o SHUNT, o BCR e o BDR.

O regulador SHUNT é dissipativo, podendo ser S3R ou S4R, e tem a função de controlar a energia proveniente do painel solar, fazendo o painel operar em uma tensão constante e irradiando para o espaço a energia excedente em qualquer instante de operação.

O regulador BCR, utilizando um controle PWM, gerencia o processo de carga da bateria durante os períodos de *sunlight* do satélite, reduzindo a corrente a zero quando a bateria estiver totalmente carregada.

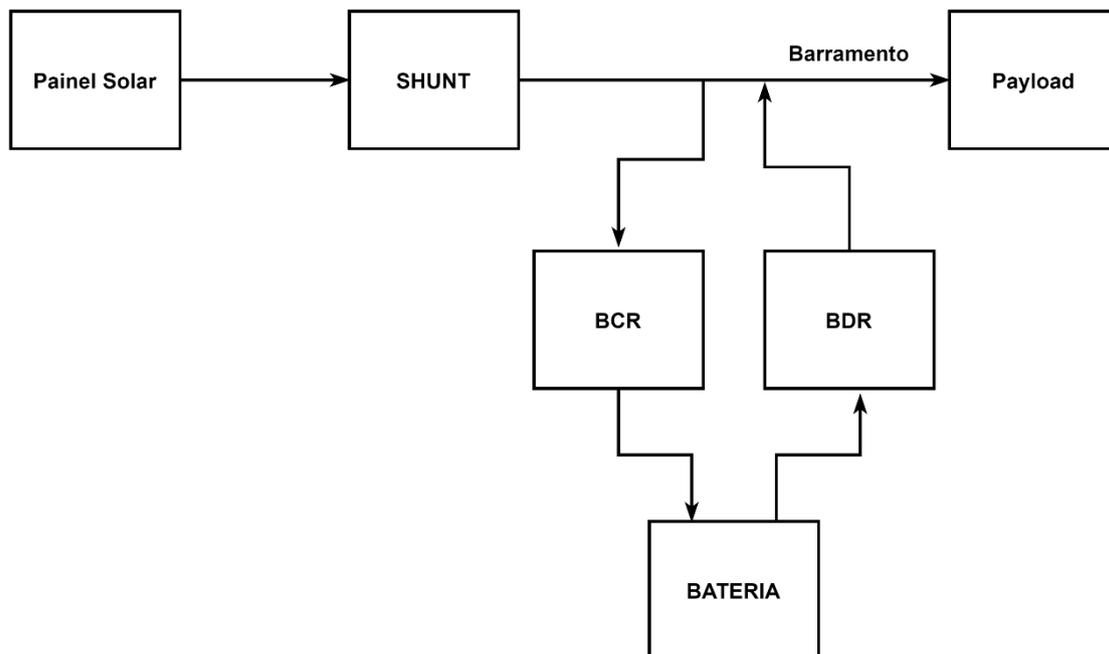
O regulador BDR gerencia o processo de descarga da bateria durante os períodos de eclipse do satélite e fornece energia, sob tensão constante, para o Barramento Regulado. Caso ocorram picos de carga no barramento e a potência necessária ultrapasse a capacidade de energia fornecida pelo painel através do regulador SHUNT, o BDR poderá suprir a energia faltante, garantindo a regulação da tensão do barramento.

A principal característica desta topologia é a de distribuir à *Payload* do satélite um barramento com tensão altamente regulada com excelente perfil de EMI/EMC (*Electromagnetic Interference/Eletromagnetic Compatibility*) e pela ausência de transientes de tensão significativos (FREIRE, 2009).

Nesta topologia, a dinâmica e o desempenho da regulação ocorrem via um sistema de controle de realimentação centralizado, utilizando uma única tensão de referência, associada ao amplificador de erro da tensão do barramento. O sinal de erro amplificado é distribuído para os três reguladores os quais são ativados sequencialmente através de referências específicas de acordo com a função de cada regulador (MAGALHÃES; JÚNIOR, 2019).

Esse método de controle é caracterizado por três domínios de operação e apenas um dos reguladores estará funcionando em um determinado instante com a finalidade de controlar a tensão do barramento (O’SULLIVAN, 1989). Nesse contexto, cada um destes domínios se comporta como uma fonte de corrente controlada a partir de malhas internas de realimentação de corrente interna. A utilização desse tipo de controle proporciona uma caracterização da impedância de saída e uma resposta dinâmica do barramento muito bem definida e controlada por projeto. A topologia com barramento totalmente regulado é ilustrada na Figura 2.11.

Figura 2.11 – Topologia com barramento Totalmente Regulado.



Fonte: Produção do Autor.

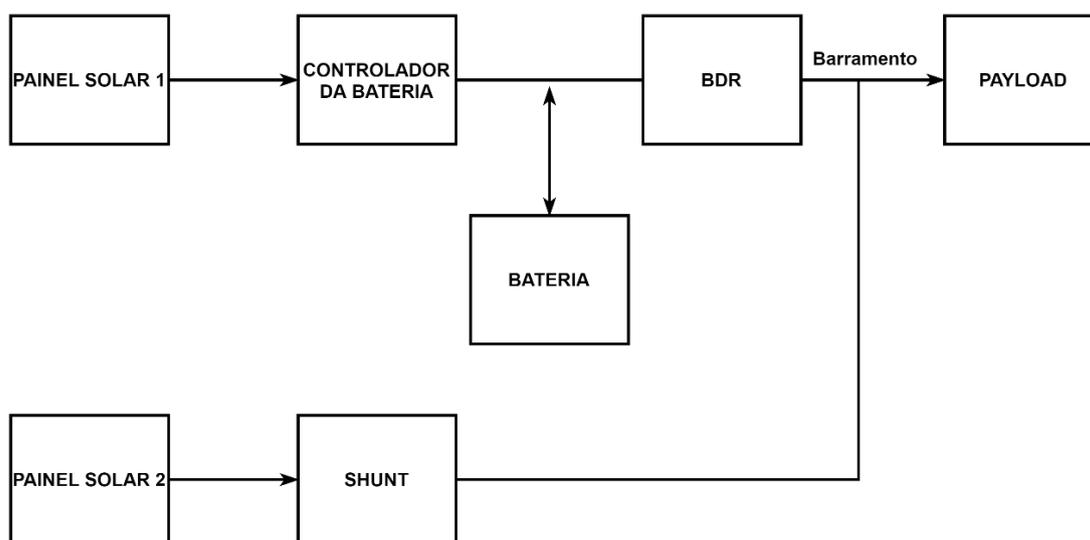
2.3.3 Barramento de potência híbrido

A Topologia Híbrida foi desenvolvida pela ESA (*European Space Agency*) no intuito de suprir as necessidades de missões voltadas para órbitas do tipo LEO (FREIRE, 2009).

A Topologia adotada pelo programa CBERS (*China-Brazil Earth-Resources Satellite*) é a Híbrida (MOREIRA; MAGALHÃES, 2017). Esta Topologia possui, a partir de um único amplificador de erro, dois domínios de controle da tensão do barramento: o primeiro domínio controla a potência fornecida diretamente pelo painel solar via condutância SHUNT e o segundo domínio controla a descarga da bateria via BDR (O’SULLIVAN, 1989).

Conforme pode ser visualizado na Figura 2.12, o painel solar é dividido em duas partes, sendo uma delas utilizada para carregar as baterias via um controlador específico. E uma outra é conectada ao SHUNT, fornecendo potência ao satélite durante os períodos com incidência solar. Durante os períodos de eclipse, o satélite é alimentado via o BDR a partir de potência extraída das baterias.

Figura 2.12 - Topologia Híbrida.



Fonte: Produção do Autor.

2.3.4 Topologia *fully regulated* bidirecional

O acordo de cooperação bilateral assinado entre o Brasil e a China para o desenvolvimento de um satélite de sensoriamento remoto: CBERS (*China Brazil Earth Resources Satellite*), proporcionou um grande salto no desenvolvimento das PCUs no cenário espacial brasileiro.

O desenvolvimento do subsistema PSS teve como base a topologia padrão ESA, a Híbrida. Na segunda geração de satélites, os CBERS 3&4, a nova potência condicionada dobrou e novos processos foram introduzidos, como o uso de tecnologia SMT (*Surface Mount Technology*), permitindo um ganho considerável na densidade de potência por massa e volume, se comparado com a geração anterior (MOREIRA; MAGALHÃES, 2017). O tamanho dos equipamentos utilizados nessa nova geração também sofreu uma significativa redução.

Considerando uma tendência do aumento da potência elétrica da missão CBERS, tornou-se necessária a revisão da atual solução técnica empregada na PCDU do subsistema, sendo importante o desenvolvimento técnico para melhor atender aos novos níveis de potência previstos para as futuras missões.

A topologia de PSS proposta neste trabalho pode ser utilizada em qualquer satélite LEO a ser desenvolvido pelo programa espacial brasileiro, incluindo também satélites GEO.

Conforme foi demonstrado por Magalhães e Moreira Júnior (2019), a topologia *Fully Regulated* utilizando um Conversor DC/DC Bidirecional foi considerada ideal para a órbita LEO, tendo como critérios a massa, eficiência e custo do sistema. Ao se comparar as duas topologias, tanto a topologia Híbrida quanto a *Fully Regulated* Bidirecional têm a mesma quantidade de energia processada por kilowatt de potência de carga útil (3kW/1kW de carga útil). Considerando que quanto menor for o número de módulos para processar energia, menor será a massa do sistema, a escolha entre as Topologias foi realizada considerando a eficiência do sistema baseada na potência instalada do painel solar necessária para cada kW de carga útil. Enquanto na topologia híbrida foi encontrada uma eficiência de 57%, a topologia *Fully Regulated* apresentou uma eficiência de 61%, o que reflete uma economia de massa e custo para o sistema.

Desta forma, para órbitas LEO, a topologia totalmente regulada utilizando um conversor DC/DC bidirecional é ideal em termos de massa e volume, onde o menor tempo de luz solar para recarregar a bateria exige maior energia para o conversor; ou seja, o curto tempo de luz incidente implica uma recarga rápida da

bateria, sendo necessária uma corrente de carga mais alta e um equipamento com uma potência maior.

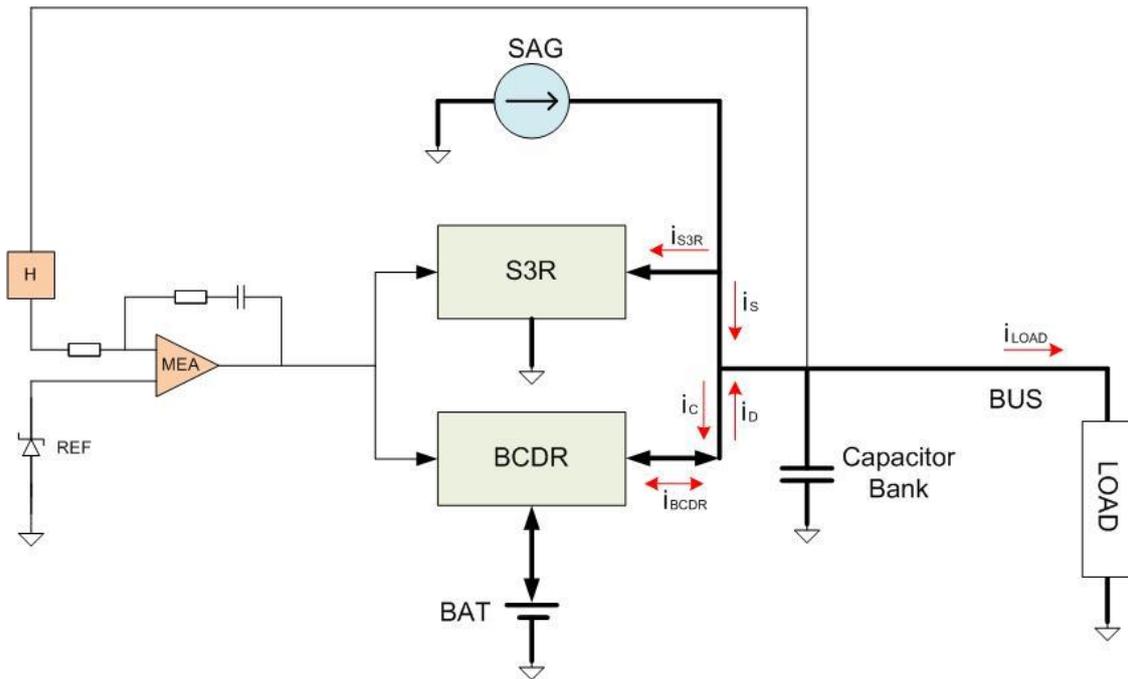
Na topologia completamente regulada (*Fully Regulated*), a transferência de energia do painel solar (*Solar Array Generator – SAG*) para o barramento de energia é feita diretamente por um regulador de comutação de derivação sequencial (S3R). O banco de capacitores é onde a tensão do barramento é regulada através de um controlador, geralmente um MEA (*Main Error Amplifier*). Portanto, durante o período de luz solar, o banco de capacitores é uma fonte de tensão que fornece a energia necessária para as cargas úteis e para carregar a bateria através do BCDR (Regulador de carga e descarga de bateria). Durante o período de eclipse, o banco de capacitores alimenta as cargas úteis, consumindo energia da bateria através do BCDR, descarregando a bateria (MAGALHÃES; JÚNIOR, 2019).

A Figura 2.13 ilustra a estrutura da topologia *Fully Regulated*, sendo o fluxo de energia ao longo do sistema representado pelas linhas grossas, enquanto o controle do subsistema pode ser visto nas linhas finas. O controle do sistema é implementado como controle de três domínios, onde o controlador principal MEA detecta a tensão do barramento e a compara com uma referência, orientando as correntes no nó do banco de capacitores, equalizando as fontes de corrente e os coletores para manter a tensão do barramento estabilizada:

- 1) Durante o *sunlight*, e supondo que o painel solar (SAG) tenha energia suficiente para fornecer a demanda do barramento e recarregar a bateria, o primeiro domínio de controle será ajustar a corrente S3R (modo S3R: $i_S = i_{SAG} - i_{S3R} = i_C + i_{LOAD}$).
- 2) Ainda durante o *sunlight* mas se a corrente i_{SAG} cair ou houver um pico na demanda de energia acima da capacidade do S3R, o MEA começará a controlar a corrente de carregamento da bateria i_C , diminuindo-a para igualar a corrente do nó do barramento (modo BCR: $i_{SAG} = i_S = i_C + i_{LOAD}$), caracterizando o segundo domínio.
- 3) Durante o *sunlight* mas se não houver energia SAG suficiente disponível nem o modo BCR for suficiente para suprir a demanda, ou durante o

eclipse, o MEA ajustará a tensão de controle para o terceiro domínio (modo BDR: $i_D = i_{LOAD}$), caso em que a energia é retirada da bateria para fornecer a corrente necessária ao barramento (MAGALHÃES; JÚNIOR, 2019).

Figura 2.13 - Topologia *Fully Regulated*.

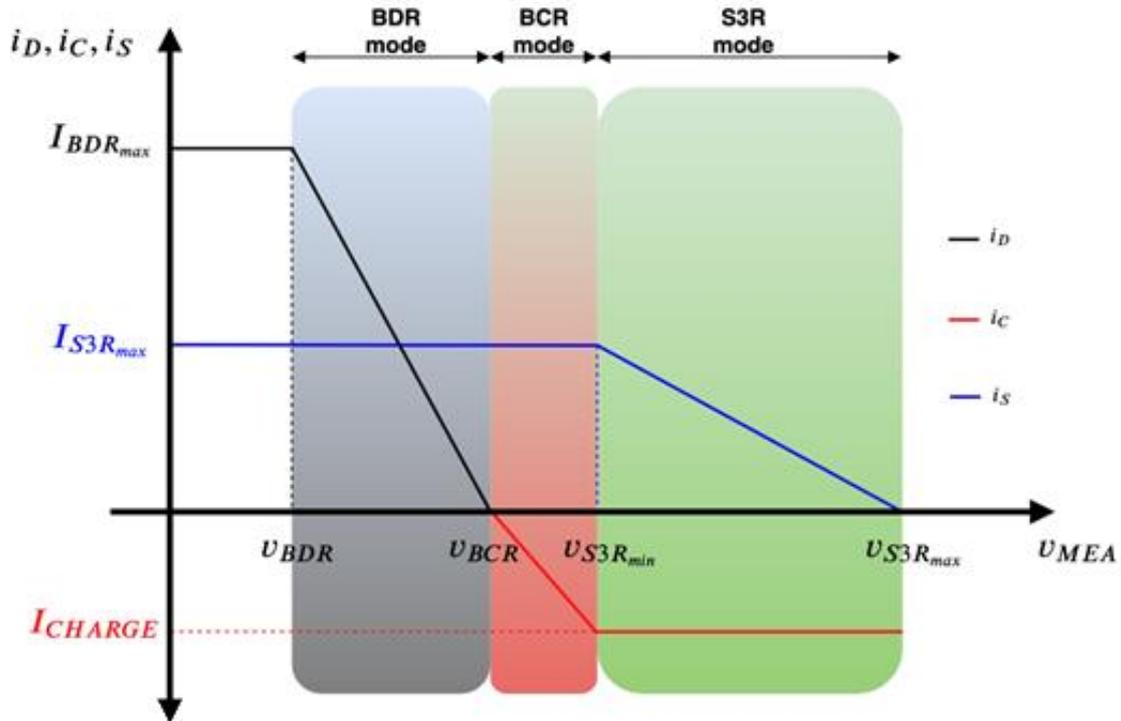


Fonte: Adaptado de O'Sullivan (1989).

Durante a incidência solar, o BCDR funciona como um *Boost*, retirando energia do barramento para recarregar a bateria. Durante o eclipse, o conversor bidirecional BCDR descarrega a bateria, operando como um regulador *Buck* pois, nessa configuração, temos $V_{Bat} > V_{Bus}$. Desta forma, o BCDR, além do circuito externo de tensão fornecido pelo MEA, também deve conter um controle de corrente e tensão para carga e descarga da bateria.

A Figura 2.14 ilustra o controle de três domínios, onde o controlador principal MEA orienta as correntes no nó do banco de capacitores de acordo com a tensão v_{MEA} .

Figura 2.14 – Controle de três domínios.



Fonte: Magalhães e Moreira Júnior (2019).

No controle de três domínios, o controlador MEA equaliza as correntes no banco de capacitores, de tal modo que o que é retirado do banco de capacitores é injetado pelo MEA, regulando a tensão no capacitor. Desta forma, quando solicitada a corrente no banco de capacitores, o MEA irá suprir essa corrente primeiramente pelo S3R; à medida que a tensão no MEA diminuir, a corrente do S3R aumentará para suprir a demanda do sistema e o carregamento da bateria. Essa corrente i_s aumentará até atingir um valor máximo, correspondendo ao valor $I_{S3R_{máx}}$, saturando. Na Figura 2.14 esse funcionamento caracteriza o Modo S3R, em verde, onde se pode observar esse aumento na corrente i_s disponibilizada pelos painéis solares e o carregamento constante da bateria, I_{CHARGE} . Caso o barramento necessite de mais corrente, o MEA iniciará o controle no Modo BCR, em vermelho, diminuindo a corrente de carga i_c da bateria para realizar o balanço de corrente no sistema. O próximo modo de controle, o Modo BDR, em azul, ocorrerá quando a corrente de carga chegar a zero e a corrente i_s continuar saturada, iniciando o descarregamento da bateria e aumentando a

corrente i_D conforme a necessidade para suprir a demanda do barramento. Quando o satélite se encontrar no período de eclipse, o modo BDR será acionado automaticamente, já que o SAG não fornecerá energia ao sistema.

Após apresentado o Subsistema de Suprimento de Energia e as topologias do subsistema, o Capítulo 3 irá apresentar uma análise detalhada do conversor DC/DC bidirecional *Half-Bridge*.

3 ANÁLISE DETALHADA DO CONVERSOR DC/DC BIDIRECIONAL

Nesta seção serão apresentados a topologia e o método de chaveamento aplicados ao BCDR, além de uma análise do princípio da bidirecionalidade do conversor DC/DC bidirecional.

3.1 Análise do conversor DC-DC bidirecional *Half-Bridge*

No satélite, o armazenamento de energia no banco de baterias possibilita o estoque do excedente de energia gerado pelos painéis para posterior utilização no período de eclipse. O Controlador de Carga e Descarga da Bateria é o equipamento designado para o controle do condicionamento de energia da bateria no sistema, garantido um melhor aproveitamento desse equipamento e maior vida útil para as baterias.

Assim, durante o processo de carga, o controlador deve adequar o fluxo de energia entregue à bateria de forma a garantir um carregamento completo observando os limites de tensão, de corrente e de temperatura da bateria.

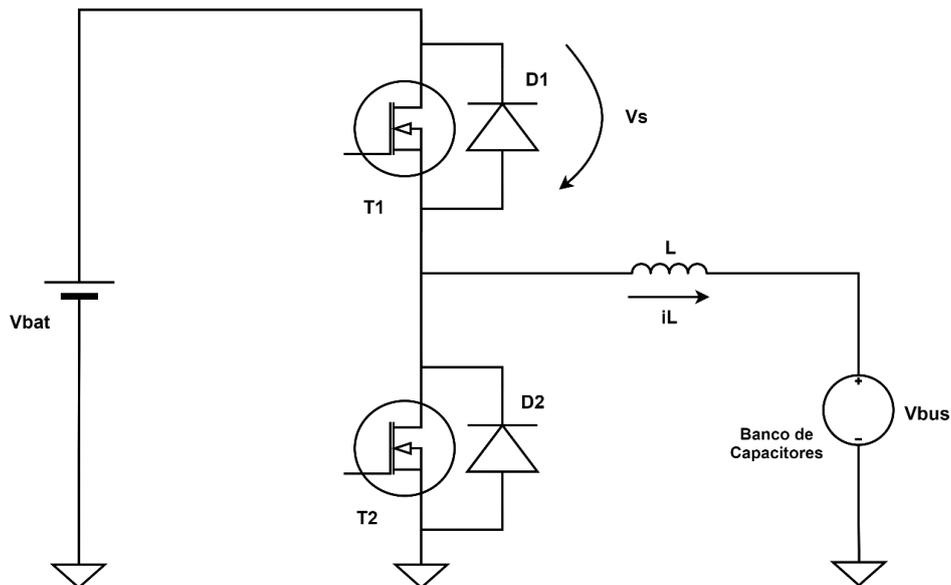
Nesta seção é apresentada uma proposta de Controlador de Carga de Bateria, desenvolvido para um satélite no qual o Controlador de Carga de Bateria conecta o banco de baterias ao barramento DC através de um Conversor DC/DC.

Conforme já mencionado anteriormente, este conversor possui dois modos distintos de operação, definidos pelo sentido da corrente no indutor. Na topologia proposta, o nível de tensão V_{Bat} na bateria é maior que o nível de tensão V_{Bus} no barramento do satélite. Então, durante o processo de descarga da bateria, quando a corrente flui da bateria para o barramento, o Conversor Bidirecional atua como um conversor abaixador de tensão, denominado de conversor *Buck*. Mas quando o sistema necessita carregar a bateria, a corrente flui no sentido oposto, com o conversor atuando como um elevador de tensão, denominado *Boost*.

Um grande número de topologias de conversores bidirecionais tem sido utilizadas, impulsionado pela indústria automotiva no setor de veículos elétricos e aplicações de redes de energia (TYTELMAIER et al., 2016). A configuração

que usa o menor número de chaves e componentes magnéticos, que responde a restrições de espaço e requisitos como baixo volume, massa e custo, é denominado *Half-Bridge* não isolada, ou seja, sem a utilização de transformador, e sua estrutura é mostrada na Figura 3.1.

Figura 3.1 - Topologia *Half-bridge* não isolada.



Fonte: Produção do Autor.

A grande maioria dos artigos que discutem o uso dessa topologia a apresentam de forma diferente da que será discutida aqui. Nesses casos, para usar a configuração *Buck* ou *Boost*, uma das chaves é sempre mantida aberta, utilizando o diodo como elemento condutor, enquanto a outra chave é controlada nos estados ON/OFF em alta frequência. No entanto, o controle apresentado neste trabalho não fará uso desse esquema, sendo utilizada a alternância dos semicondutores de maneira síncrona. A utilização deste tipo de controle não é nova e pode ser visto em Zhang (2008).

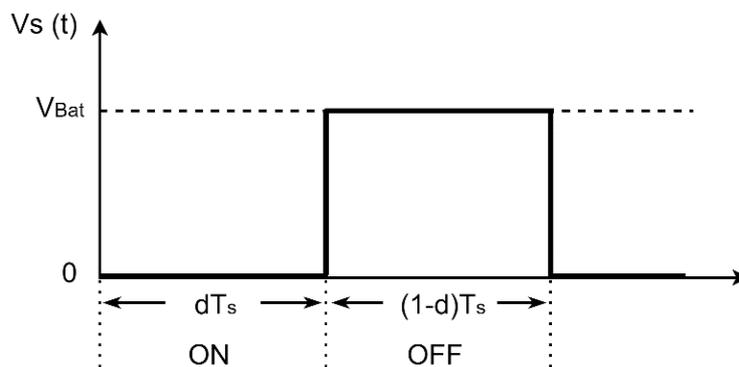
A posição da chave T_1 é variada periodicamente, conforme ilustrado na Figura 3.2, de modo que a tensão sobre a chave seja uma forma de onda retangular tendo frequência de comutação f_s e período $T_s = \frac{1}{f_s}$. O ciclo de trabalho d é

definido como a fração de tempo em que a chave ocupa a posição 1 (Ligada). Desta forma, a fração de tempo em que a chave ocupa a posição 2 (Desligada) é definida por $1 - d$. A tensão máxima sobre a chave é determinada quando a chave T_1 se encontra aberta e a chave T_2 fechada.

Logo:

$$V_{S_{Máx}} = V_{Bat} \quad (3.1)$$

Figura 3.2 - Forma de onda da tensão na chave T_1 .

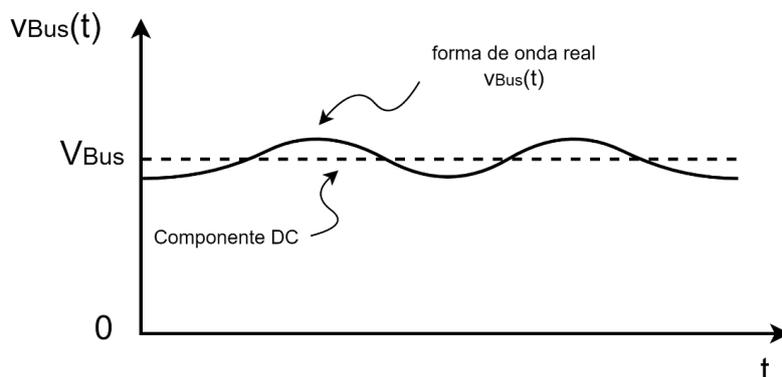


Fonte: Produção do Autor.

No âmbito deste trabalho, quando a chave T_1 está na posição ON, a tensão sobre a chave é zero; e quando a chave está na posição OFF, a tensão no terminal de Dreno é igual a V_{Bat} . Esta técnica de chaveamento será explicada na seção 3.3.

O filtro passa-baixas do conversor deve permitir que, pelo menos, uma pequena quantidade de harmônicos de alta frequência gerados pela chave alcancem a saída (ERICKSON; MAKSIMOVIC, 2004). Desta forma, na prática, a forma de onda da tensão de saída $v_{Bus}(t)$ aparece como ilustrado na Figura 3.3.

Figura 3.3 - Forma de onda de saída.



Fonte: Adaptado de Erickson e Maksimovic (2004).

Sendo expressa pela Equação 3.2:

$$v_{Bus}(t) = V_{Bus} + v_{ripple}(t) \quad (3.2)$$

Portanto, a tensão de saída real $v_{Bus}(t)$ consiste na componente *DC* V_{Bus} , mais uma pequena componente *AC* $v_{ripple}(t)$.

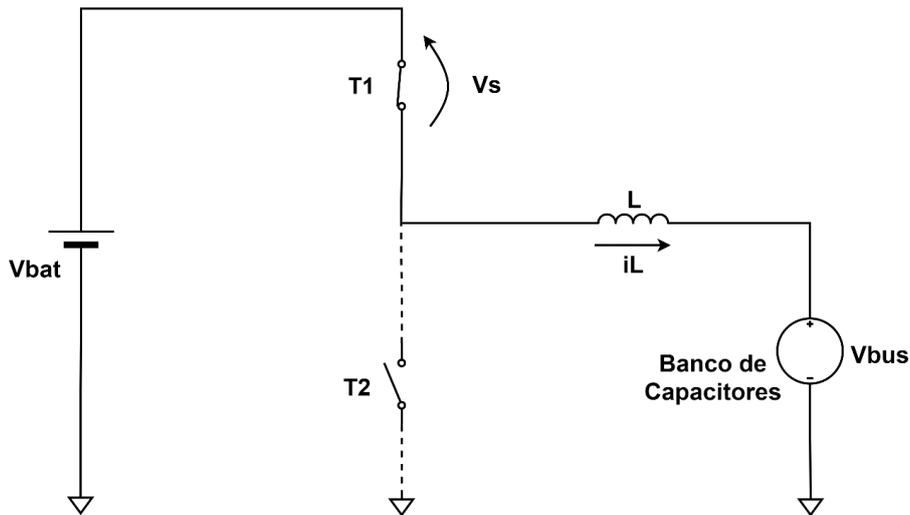
Em um conversor bem projetado, a ondulação $v_{ripple}(t)$ da tensão de saída deve ser pequena, uma vez que o objetivo do conversor é produzir uma tensão de saída *DC*. A ondulação de comutação normalmente deve ser igual ou inferior a 1% da componente *DC* (ERICKSON; MAKSIMOVIC, 2004). Desta forma, a tensão de saída pode ser aproximada pela sua componente *DC*:

$$v_{Bus}(t) \cong V_{Bus} \quad (3.3)$$

Essa aproximação, chamada de **aproximação de ondulação linear**, simplifica muito a análise das formas de onda do conversor. Com esta aproximação, é possível substituir as expressões exponenciais da forma de onda da corrente no indutor para uma forma de onda linear mais simples (ERICKSON; MAKSIMOVIC, 2004).

Para analisar a forma de onda da corrente do indutor, podemos encontrar a corrente do indutor integrando a forma de onda da tensão do indutor. Com a chave T_1 na posição ON, o lado esquerdo do indutor é conectado à tensão da bateria, e o circuito se reduz à Figura 3.4 a seguir:

Figura 3.4 - Circuito com a chave T_1 ligada e a chave T_2 desligada.



Fonte: Produção do Autor.

A tensão $v_L(t)$ no indutor é dada por:

$$v_L(t) = V_{Bat} - v_{Bus}(t) \quad (3.4)$$

Com a aproximação da tensão de saída para a componente DC, a tensão no indutor pode ser expressa como:

$$v_L(t) = V_{Bat} - V_{Bus} \quad (3.5)$$

Pelo conhecimento da forma de onda da tensão do indutor, a corrente do indutor pode ser encontrada pelo uso da seguinte relação constitutiva (supondo $L = \text{cte.}$) (ERICKSON; MAKSIMOVIC, 2004).:

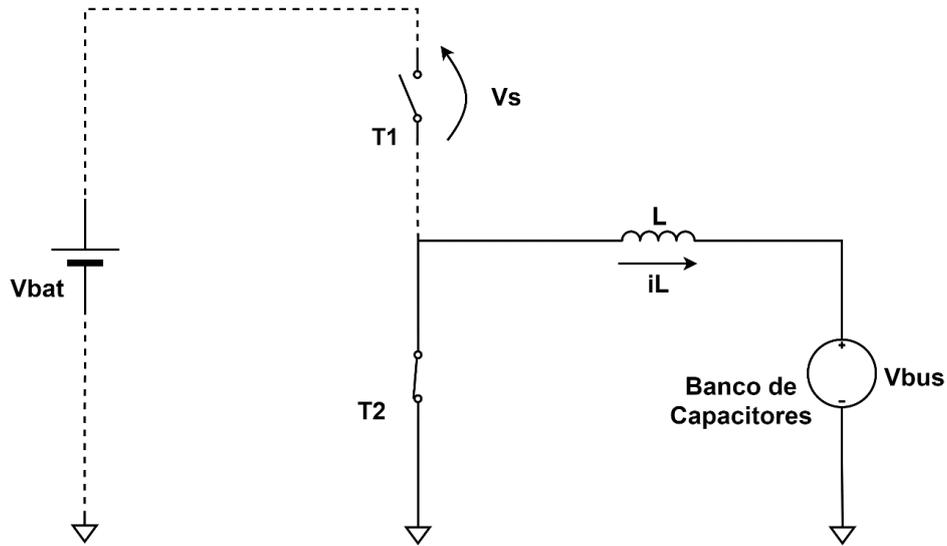
$$v_L(t) = \frac{d\phi(t)}{dt} = \frac{d(L \cdot i_L(t))}{dt} = L \frac{di_L(t)}{dt} \quad (3.6)$$

Logo, durante o primeiro intervalo (dT_s), a variação da corrente no indutor é dada por:

$$\frac{di_L(t)}{dt} = \frac{v_L(t)}{L} \cong \frac{V_{Bat} - V_{Bus}}{L} \quad (3.7)$$

Partindo do mesmo princípio, durante o segundo intervalo, quando a chave T_1 está na posição OFF e a chave T_2 na posição ON, o lado esquerdo do indutor é conectado ao terra, levando ao circuito da Figura 3.5.

Figura 3.5 - Circuito com a Chave T_1 desligada e a chave T_2 ligada.



Fonte: Produção do Autor.

Portanto, a tensão do indutor durante o segundo intervalo é dada por:

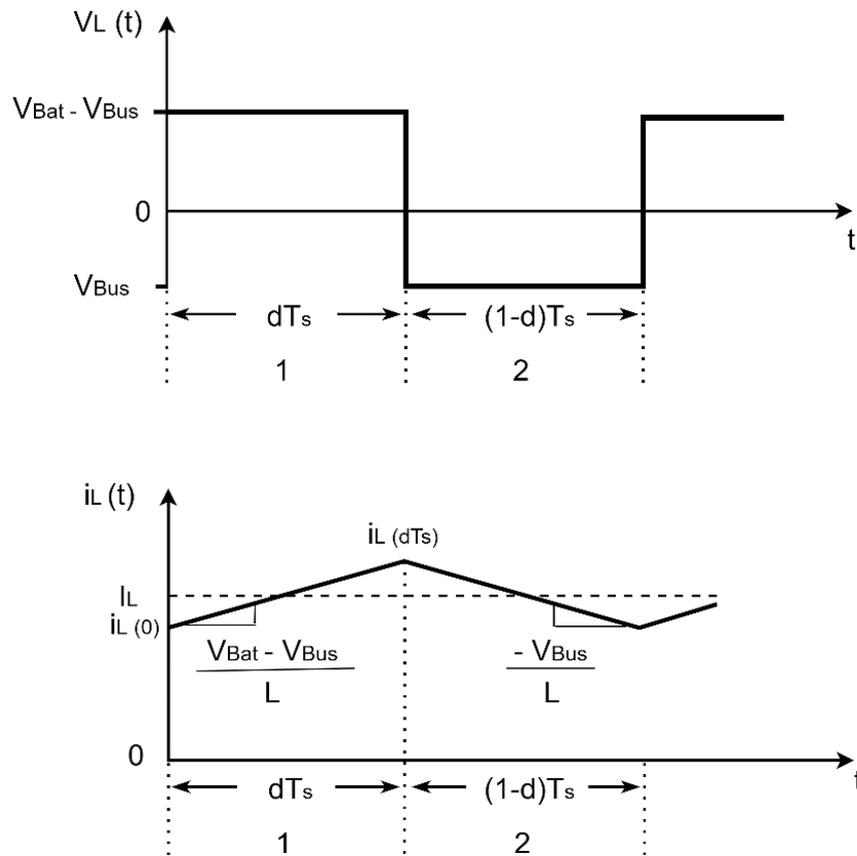
$$v_L = -V_{bus} \quad (3.8)$$

Assim, a tensão do indutor durante o segundo intervalo também é essencialmente constante, com a inclinação da corrente dada por:

$$\frac{di_L(t)}{dt} = \frac{v_L(t)}{L} \cong \frac{-V_{Bus}}{L} \quad (3.9)$$

A Figura 3.6 a seguir ilustra a forma de onda de tensão e corrente no indutor. Analisando a corrente no indutor no intervalo ON da chave T_1 , a corrente vai de $i_L(0)$ a $i_L(dT_s)$, onde a corrente no indutor é máxima.

Figura 3.6 - Formas de ondas da tensão e corrente no indutor em regime permanente.



Fonte: Adaptado de Erickson e Maksimovic (2004).

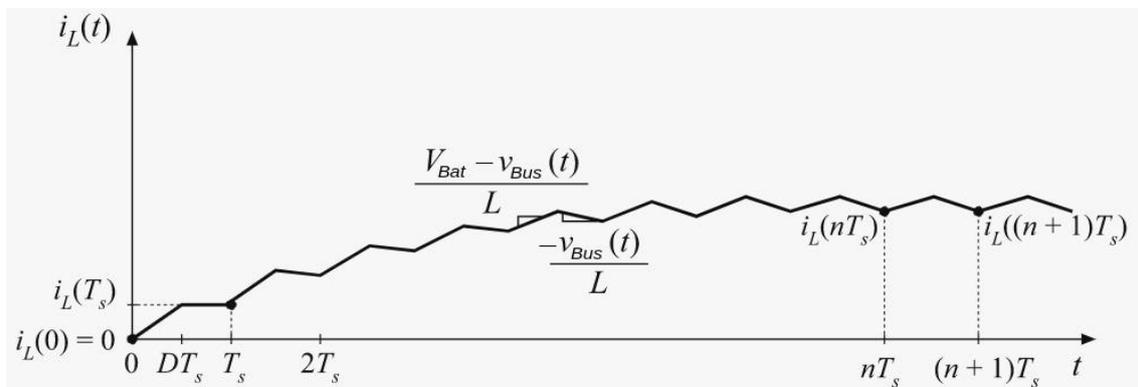
A forma de onda da corrente do indutor da Figura 3.6 é ilustrada sob condições de estado estacionário, com o conversor operando em regime permanente.

Já a Figura 3.7 ilustra o comportamento da corrente no indutor em regime transitório, desde quando o conversor é ligado pela primeira vez, considerando que a corrente do indutor e a tensão de saída sejam inicialmente zero, e uma tensão de entrada V_{Bat} é então aplicada. Conforme mostrado na Figura 3.7, $i_L(0)$ é zero. Durante o primeiro intervalo, observamos que a corrente do indutor aumenta, com uma inclinação de $\frac{V_{Bat} - V_{Bus}}{L}$ e com V_{Bus} inicialmente zero. Em seguida, com a chave T_1 em posição OFF, a corrente do indutor mudará com uma inclinação de $\frac{-V_{Bus}}{L}$. Mas, uma vez que V_{Bus} é inicialmente zero, esta

inclinação é inicialmente zero. Pode-se ver que há um aumento na corrente do indutor ao longo do primeiro intervalo, sendo $i_L(T_s)$ maior que $i_L(0)$.

À medida que se continuam os ciclos ON/OFF, o banco de capacitores de saída se carrega, aumentando ligeiramente a tensão V_{BUS} . O processo se repete nos seguintes períodos de comutação, com a corrente do indutor aumentando durante cada intervalo ON e diminuindo durante cada subintervalo OFF.

Figura 3.7 - Forma de onda da corrente no indutor em regime transitório.



Fonte: Adaptado de Erickson e Maksimovic (2004).

Desta forma, pode-se considerar que não ocorre nenhuma mudança significativa na corrente média do indutor durante um período de comutação completo, com o conversor operando em estado estacionário a partir do instante nT_s . Logo, deste ponto em diante, as formas de onda do conversor são periódicas, sendo $i_L(nT_s) = i_L((n+1)T_s)$, com a forma de onda da corrente do indutor equivalente à mostrada na Figura 3.6.

Considerando o requisito de que, em regime permanente, a mudança na corrente média do indutor ao longo de um período é zero, somos levados a uma maneira de encontrar condições de estado estacionário em qualquer conversor (ERICKSON; MAKSIMOVIC, 2004). Dada a relação que define um indutor na Equação 3.6, integrando um período de $t = 0$ a $t = T_s$, temos:

$$i_L(T_S) - i_L(0) = \frac{1}{L} \int_0^{T_S} v_L(t) dt \quad (3.10)$$

Esta equação afirma que a variação na corrente do indutor ao longo de um período é proporcional à integral da tensão do indutor aplicada ao longo do intervalo. Em estado estacionário, os valores iniciais e finais da corrente do indutor são iguais, e, portanto, $i_L(T_S) - i_L(0)$ é igual a zero. Desta forma, em estado estacionário, a integral da tensão do indutor deve ser zero:

$$0 = \int_0^{T_S} v_L(t) dt \quad (3.11)$$

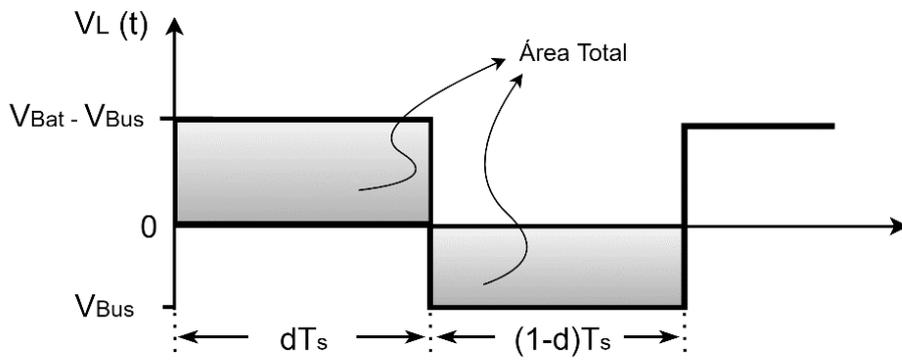
$$0 = \frac{1}{T_S} \int_0^{T_S} v_L(t) dt = \langle v_L \rangle \quad (3.12)$$

Desta forma, pelo balanço “volts-seconds”, sabe-se que a tensão média sobre o indutor, em regime permanente, é nula.

A Equação 3.11 define que a área total, λ , sob a forma de onda $v_L(t)$, ilustrada na Figura 3.8, deve ser igual a zero. Logo:

$$\lambda = \int_0^{T_S} v_L(t) dt = (V_{Bat} - V_{Bus})(DT_S) + (-V_{Bus})((1 - D)T_S) \quad (3.13)$$

Figura 3.8 - Princípio do equilíbrio volts-segundos do indutor: em estado estacionário, a tensão média sobre o indutor é nula.



Fonte: Adaptado de Erickson e Maksimovic (2004).

Logo:

$$\langle v_L \rangle = \frac{\lambda}{T_S} = d(V_{Bat} - V_{Bus}) + (1 - d)(-V_{Bus}) \quad (3.14)$$

$$(3.15)$$

$$0 = dV_{Bat} - V_{Bus} \quad (3.16)$$

$$V_{Bus} = dV_{Bat}$$

A Equação 3.16 relaciona as tensões de saída e de entrada com o ciclo de trabalho do conversor *Half-Bridge*.

3.2 Princípio da bidirecionalidade do conversor

Para analisar o princípio da bidirecionalidade do conversor *Half-Bridge*, um olhar mais detalhado sobre a dinâmica da topologia é necessário para abordar alguns aspectos dinâmicos importantes. O ponto de partida é a configuração mostrada na Figura 3.9.

Nesta configuração, a tensão V_1 é ligada no lado da bateria enquanto V_2 é ligado no lado do barramento, sendo a tensão da bateria maior que a tensão do barramento. Inicialmente, usaremos chaves ideais que suportam um fluxo bidirecional. Implementações práticas com chaves reais serão discutidas nas seções a seguir. Para existir uma solução estável, são necessários os resistores R_1 e R_2 . Na prática, eles podem representar os MOSFETs. O modelo médio fornece a seguinte dinâmica para a corrente média do indutor:

$$\dot{\bar{i}}_L = -\frac{1}{L}(dR_1 + d'R_2)\bar{i}_L + \frac{dV_1 - V_2}{L} \quad (3.17)$$

O equilíbrio ocorre quando:

$$\dot{\bar{i}}_L = 0 \quad (3.18)$$

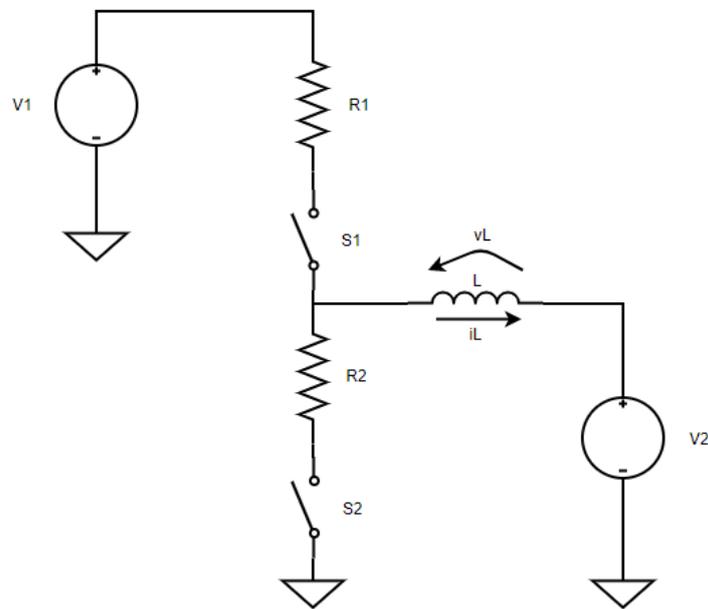
$$\bar{i}_L = \frac{dV_1 - V_2}{dR_1 + d'R_2} \quad (3.19)$$

Analisando a Equação 3.19, pode-se observar que a corrente média do indutor se torna zero na seguinte condição:

$$dV_1 = V_2 \quad (3.20)$$

A Equação 3.20 corresponde à função de transferência da topologia Buck, que pode ser observada olhando a estrutura da esquerda para a direita. O ciclo de trabalho para o qual a Equação 3.20 é válido será chamado de *duty cycle* de equilíbrio D_0 , pois corresponde a uma corrente média no indutor igual a zero. Nessa situação, o conversor não fornece corrente nem para a fonte V_1 nem para a fonte V_2 .

Figura 3.9 – Conversor *Half-Bridge* com chaves ideais.



Fonte: Produção do Autor.

O fato da Equação 3.20 se assemelhar à função de transferência de um conversor *Buck* é porque o ciclo de trabalho foi referido à chave S_1 . Por outro lado, pode-se olhar para a chave S_2 e ver um conversor *Boost* da direita para a esquerda na Figura 3.9, com o tempo S_2 ON equivalente a $(1 - d)$. Deste ponto de vista, pode-se trocar d pelo seu complemento d' na Equação 3.20, e a função de transferência do conversor da Figura 3.9 é vista na Equação 3.21, que corresponde a um *Boost* (ERICKSON; MAKSIMOVIC, 2004):

$$V_1 = \frac{1}{d'} V_2 \quad (3.21)$$

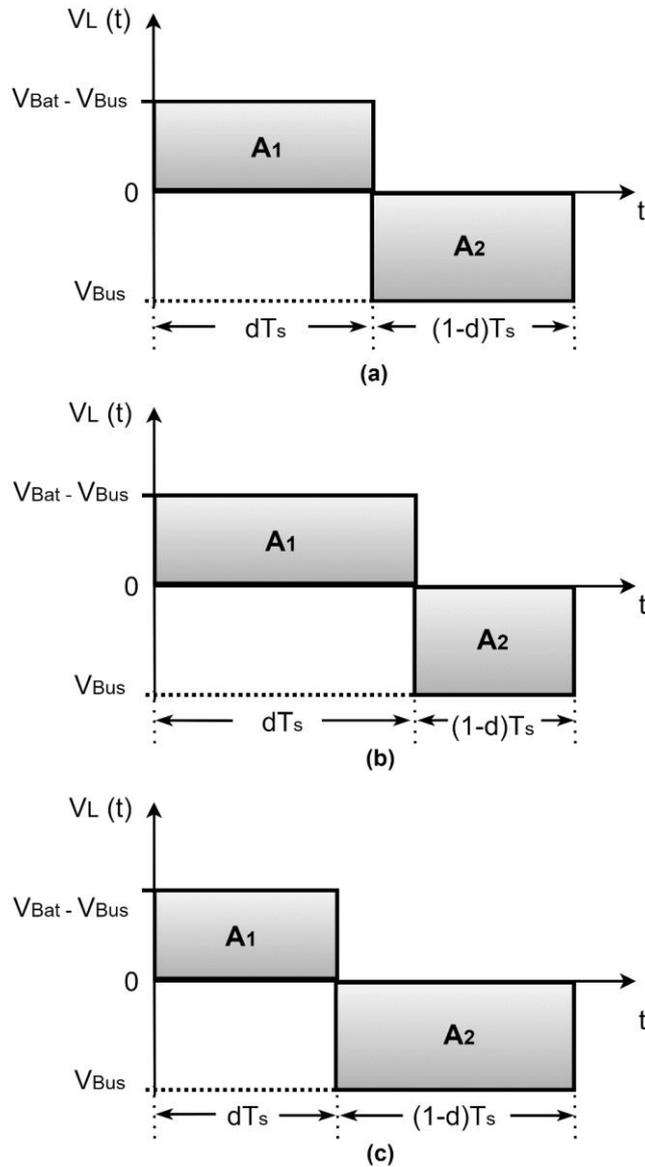
Portanto, a topologia sendo um *Buck* ou um *Boost* é apenas uma questão de referência e a bidirecionalidade será definida pelo *duty cycle* de equilíbrio D_0 .

Nesse contexto, o ciclo de trabalho para a equação $V_{Bus} = dV_{Bat}$ será considerado o ciclo de trabalho de equilíbrio D_0 do conversor *Half-Bridge*.

A próxima análise a ser feita é o que acontece ao se usar um ciclo de trabalho d que é maior ou menor do que o ciclo de trabalho de equilíbrio D_0 . Nessa condição, a equação anterior não é mais válida, pois a corrente média no indutor passa a ser diferente de zero, sendo positiva para valores de d maiores que D_0 e negativa, para valores de d menores que D_0 . Para quantificar esses resultados, pode-se assumir que o ciclo de trabalho de equilíbrio é $d = \frac{28V}{50V} = 0,56$, considerando uma tensão do barramento V_{Bus} igual a $28V$ e a tensão da bateria V_{Bat} com um valor de $50V$.

Desta forma, na Figura 3.10 (a) as áreas A_1 e A_2 são iguais, caracterizando uma tensão média no indutor nula e um ciclo de trabalho de equilíbrio. Na Figura 3.10 (b), para um ciclo de trabalho d maior que o de equilíbrio D_0 , tem-se uma área $A_1 > A_2$, resultando em uma corrente média no indutor positiva e com um comportamento conforme ilustra a Figura 3.11, quando ocorre a descarga da bateria (MAGALHÃES, 2013). Seguindo o mesmo princípio, na Figura 3.10 (c), para um ciclo de trabalho d menor que o de equilíbrio D_0 , tem-se uma área $A_1 < A_2$, resultando em uma corrente média no indutor negativa e com um comportamento conforme ilustra a Figura 3.12, quando ocorre o carregamento da bateria.

Figura 3.10 - Tensão no indutor conforme a variação no *duty cycle* d .



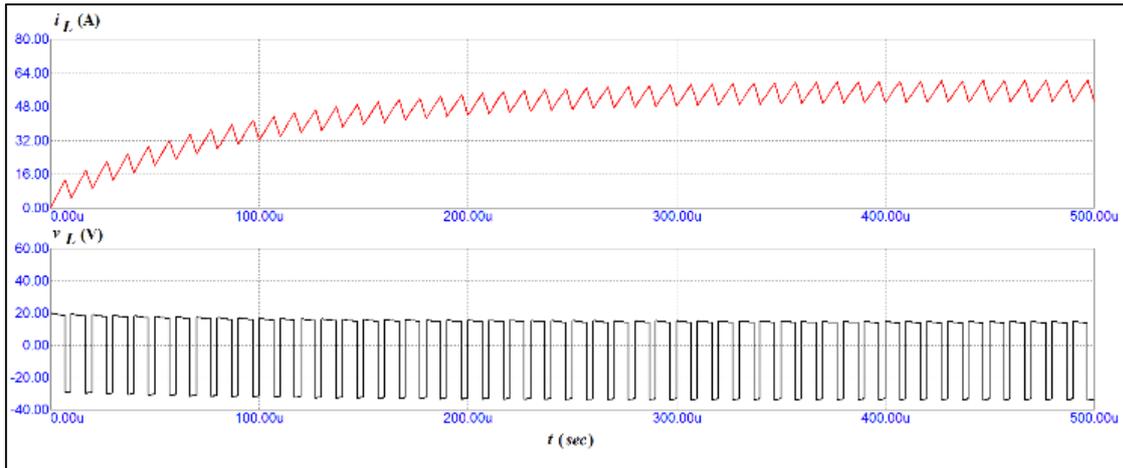
Fonte: Produção do Autor.

Para quantificar esses resultados, vamos supor $L = 10 \mu H$, $R_1 = 0,1 \Omega$, $R_2 = 0,1 \Omega$ e $D_0 = 0,58$. As simulações das Figuras 3.11 e 3.12 correspondem, respectivamente, ao resultado da aplicação da Equação 3.20 para um *duty cycle* de 70% e 40%.

Pode-se ver que a Equação 3.19 e as simulações para o circuito definido na Figura 3.9 coincidem, ambas mostrando um valor médio de corrente no indutor

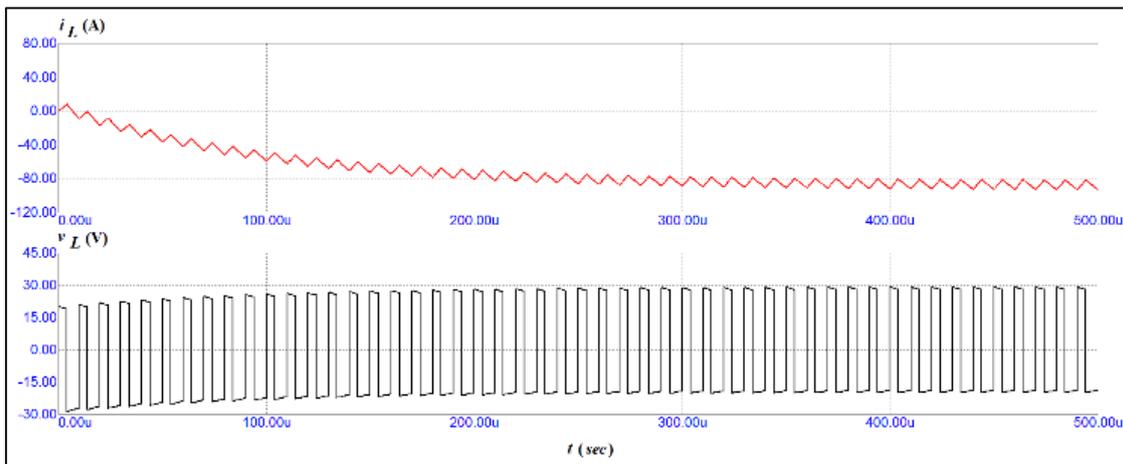
de 56 A e -88 A. A direção do fluxo de corrente está mudando devido à escolha do *duty cycle* em torno de um equilíbrio. Esse comportamento também foi observado em outros trabalhos (ZHANG, 2008).

Figura 3.11 - Corrente no indutor para um *duty cycle* d maior que o de equilíbrio D_0 . Bateria no modo descarga.



Fonte: Produção do Autor.

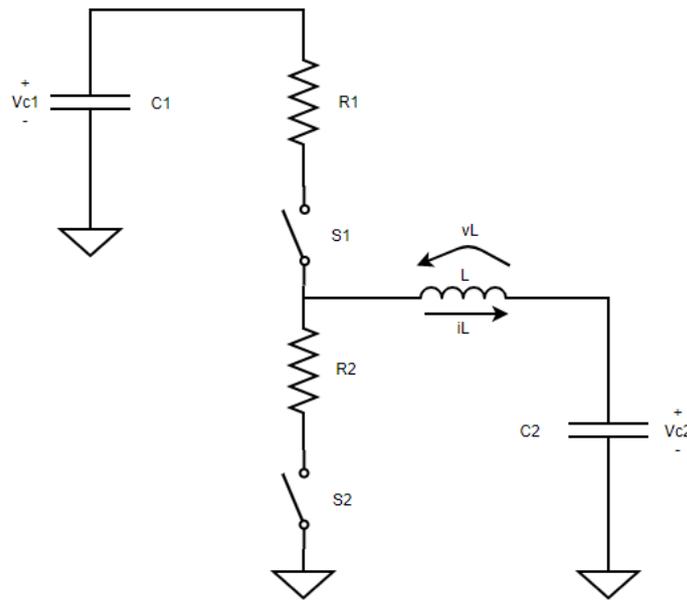
Figura 3.12 - Corrente no indutor para um *duty cycle* d menor que o de equilíbrio D_0 . Bateria no modo carga.



Fonte: Produção do Autor.

Analisando mais a fundo essa dinâmica, quando a corrente média no indutor é positiva pode-se pensar que a fonte V_1 está tentando impor uma tensão V_2 que corresponda ao equilíbrio representado pela Equação 3.20. Porém V_2 também é uma fonte de tensão. O mesmo raciocínio seria no sentido inverso. Na verdade, o sistema se comporta como se estivesse tentando atingir o equilíbrio, mas é impedido por uma fonte que impõe suas tensões e resiste a essa mudança. O efeito é que a corrente se torna positiva ou negativa na direção desejada para obter uma ação de *Buck* ou *Boost*. Para mostrar essa tentativa de equilíbrio, imagine que as fontes V_1 e V_2 sejam substituídas por capacitores, que admitem ter suas tensões variadas. O circuito seria como mostrado na Figura 3.13.

Figura 3.13 – Topologia *Half-Bridge* com capacitores.



Fonte: Produção do Autor.

O modelo de média de tal sistema é expresso pela equação abaixo:

$$\dot{\bar{x}} = A\bar{x} \quad (3.22)$$

$$A = \begin{bmatrix} -\frac{1}{L}(R_2 + d(R_1 - R_2)) & \frac{d}{L} & -\frac{1}{L} \\ -\frac{d}{C_1} & 0 & 0 \\ \frac{1}{C_2} & 0 & 0 \end{bmatrix} \quad (3.23)$$

$$x = \begin{bmatrix} \bar{i}_L \\ \bar{v}_{C1} \\ \bar{v}_{C2} \end{bmatrix} \quad (3.24)$$

Mais uma vez, o equilíbrio ocorre para:

$$\dot{\bar{x}} = 0 \quad (3.25)$$

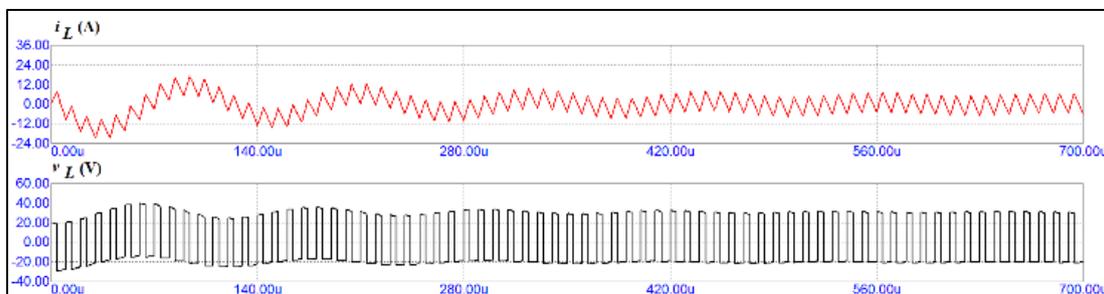
O que resulta em:

$$\bar{i}_L = 0; d\bar{v}_{C1} = \bar{v}_{C2} \quad (3.26)$$

A Figura 3.14 mostra a nova resposta dinâmica. Como pode ser visto, neste caso, o sistema leva a um ponto de equilíbrio no qual a relação $D_0 V_1 = V_2$ da Equação 3.20 é válida, o que acontece quando a corrente média é igual a zero.

A conclusão sobre o fluxo de corrente média no indutor é que a bidirecionalidade ocorre de acordo com o ciclo de trabalho. A corrente média no indutor é positiva quando os ciclos de trabalho d são maiores que D_0 no equilíbrio; e negativa quando o ciclo de trabalho é menor que D_0 no equilíbrio, conforme ilustra a Figura 3.14.

Figura 3.14 – Corrente no indutor com variação no *duty cycle*.

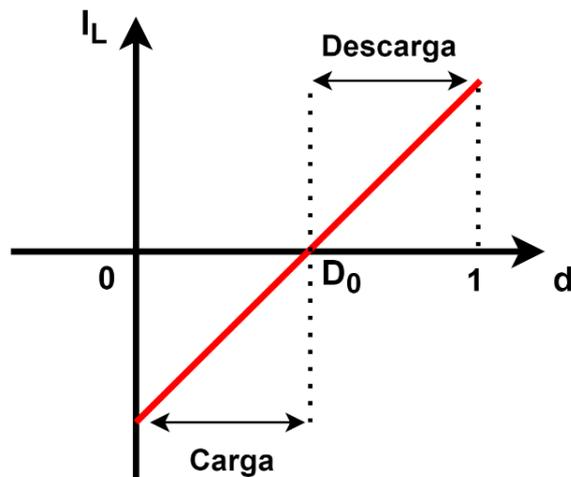


Fonte: Produção do Autor.

Desta forma, o *duty cycle* d é uma variável de entrada do sistema e o processo de carga e descarga da bateria é baseado no controle desta variável.

No gráfico da Figura 3.15, pode-se observar que a direção do fluxo da corrente média I_L no indutor depende apenas do *duty cycle* d , sendo D_0 o *duty cycle* de equilíbrio. Desta forma, para descarregar a bateria, a corrente média no indutor deve ser maior que zero, com um d ajustado para ser maior que D_0 . Para carregar a bateria, a corrente média no indutor deve ser menor que zero, correspondendo a um *duty cycle* d ajustado para ser menor que D_0 .

Figura 3.15 - Relação entre o *Duty Cycle* d e a corrente média no indutor I_L .



Fonte: Adaptado de Zhang (2008).

3.3 Topologia ZVS *Half-Bridge*

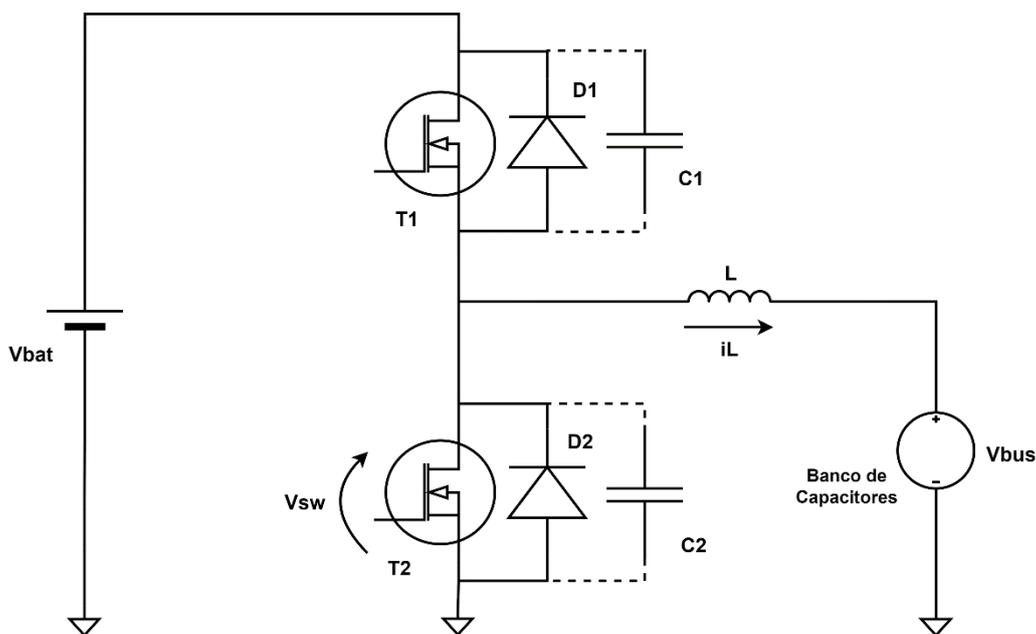
A topologia apresentada na Figura 3.16 é chamada *Zero Voltage Clamped Switch* e sugere o uso de um MOSFET como uma chave bidirecional, fazendo com que a corrente flua através do diodo do corpo do semiconductor durante a ação de comutação. Conforme descrito por Sable (1991), o diodo do corpo do MOSFET não é de recuperação rápida e não é projetado adequadamente para a circulação de corrente.

Como esse projeto será para uso espacial, a confiabilidade é um fator de extrema importância, a possibilidade de falhas pode prejudicar o funcionamento do satélite e impossibilitar o cumprimento da missão. Para contornar essa situação, foi apresentada uma solução com o conversor de chave de tensão zero (ZVS) (SABLE, 1991).

Para evitar falhas nesse componente, tais projetos utilizam um diodo em série com o MOSFET, além de adicionar um diodo de recuperação rápida em paralelo com o semicondutor, impondo assim uma penalização no sistema, aumentando consideravelmente o número de componentes no conversor.

O uso da técnica ZVS permite que a utilização de diodos adicionais, para evitar falhas, não seja necessária. Esta técnica utiliza a capacitância intrínseca ao MOSFET e a chave é acionada sob tensão zero (MOHAN et al., 1995), a utilização de circuitos auxiliares e questões de confiabilidade não estão sendo abordados nesse trabalho. Para essa análise, foi suficiente considerar a função do capacitor em paralelo com a chave para mostrar a técnica de chaveamento proposta.

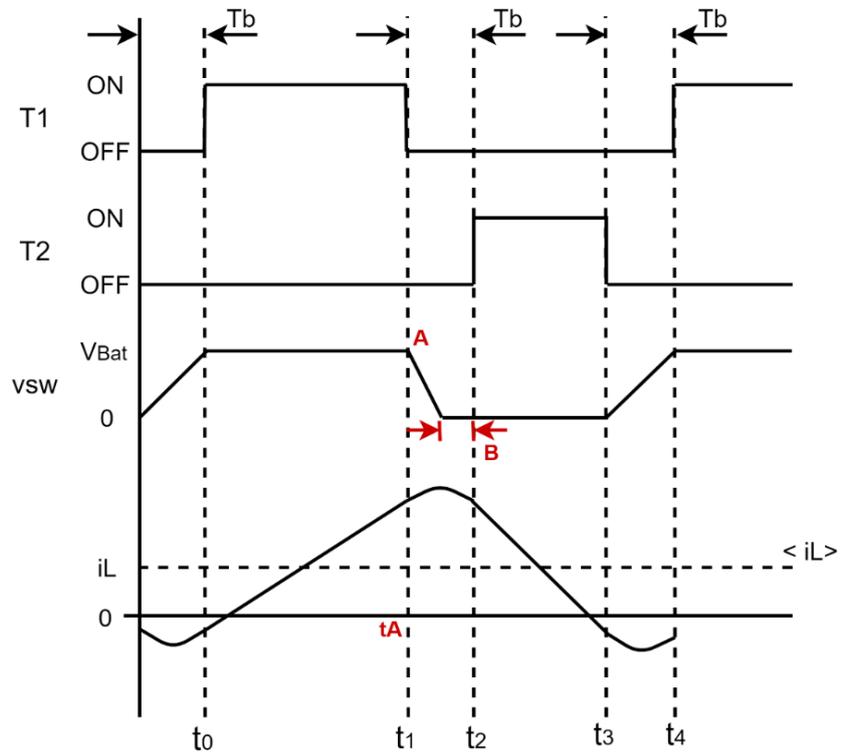
Figura 3.16 – Conversor com chave de tensão zero (ZVS).



Fonte: Produção do Autor.

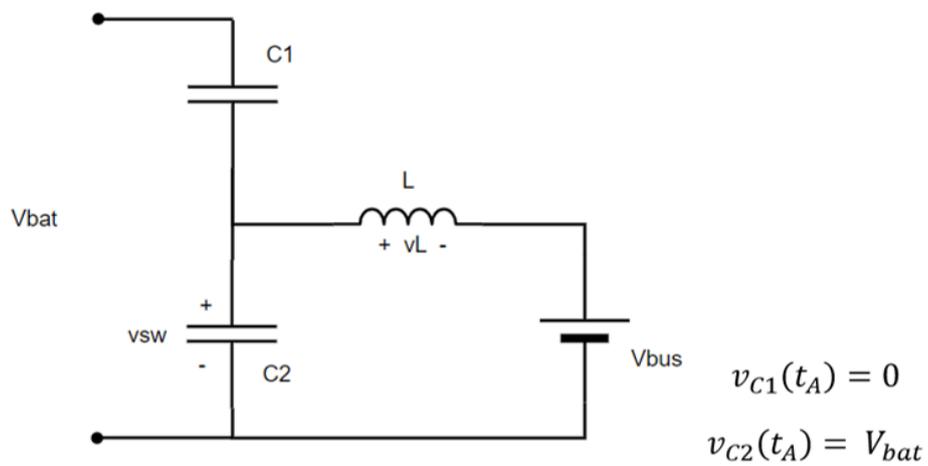
A Figura 3.16 mostra a topologia apresentada anteriormente, agora ilustrada com os capacitores intrínsecos aos MOSFETS (SABLE, 1991). As formas de onda associadas ao conversor ZVS são mostradas na Figura 3.17. Usando o transistor superior T_1 como chave principal para a operação no modo *Buck*, o transistor inferior T_2 se torna a chave auxiliar. No instante t_A , o transistor T_1 é desligado na tensão zero e se inicia um período curto e finito, chamado **Blanking Time**. Neste momento, o circuito equivalente é mostrado na Figura 3.18 onde o capacitor C_1 , associado a T_1 , tem uma condição inicial de tensão de 0 V; e o capacitor C_2 , tem, como condição inicial, a tensão da bateria V_{Bat} . O indutor e os dois capacitores começam a ressonar e a corrente no indutor é dividida entre os dois capacitores e, conseqüentemente, o capacitor C_2 é descarregado até V_{sw} atingir a tensão de zero volt, valor que não pode ser negativo devido à ação dos diodos. Um zoom deste período, indicado pela letra “B” na Figura 3.17, é mostrado na Figura 3.19. Nesse instante a corrente flui pelo diodo D_2 e pode-se ver que o instante em que o capacitor C_2 atinge a tensão zero é dependente da carga, sendo que quanto maior a carga, maior o tempo restante durante o período de *blanking time*, mantendo a comutação com tensão zero. Desta forma, a chave auxiliar T_2 é ativada na condição de tensão zero, com a corrente no indutor diminuindo continuamente até passar pelo zero e mudar de direção.

Figura 3.17 - Formas de onda de tensão fixa ZVS.



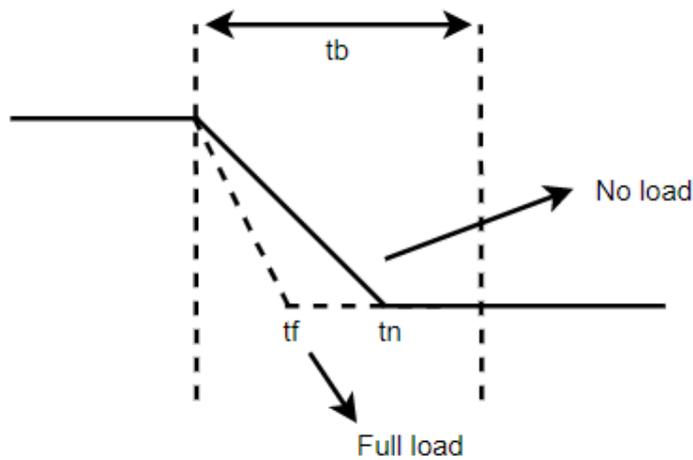
Fonte: Produção do Autor.

Figura 3.18 – Circuito equivalente no início do período *Blanking Time*.



Fonte: Produção do Autor.

Figura 3.19 – Dependência de carga $\left(\frac{dv}{dt}\right)$ da chave durante o *blanking time*.



Fonte: Produção do Autor.

O interruptor auxiliar T_2 cria uma corrente negativa, que atua carregando C_2 e descarregando C_1 quando T_2 for desligado no período de tempo morto. Depois que o C_1 estiver totalmente descarregado, a tensão na chave principal se torna zero novamente e o diodo D_1 conduz. Em seguida, o interruptor principal T_1 é ligado na condição de tensão zero. Portanto, os transistores superior e inferior são acionados a tensões zero. Após o diodo superior conduzir, a diferença de tensão entre a tensão da bateria V_{Bat} e a tensão do barramento V_{Bus} do satélite será aplicada ao indutor L .

Esse conversor opera permitindo que a corrente do indutor caia a zero quando a chave ativa está desligada. A corrente do diodo comuta naturalmente. A comutação de tensão zero é mantida pela ressonância do filtro do indutor com a capacitância da junção MOSFET após a corrente do diodo cair para zero. A tensão de saída é controlada pela variação da frequência de chaveamento.

O funcionamento do conversor ocorre em quatro etapas, conforme ilustrado na Figura 3.20.

De t_0 a t_1 , a chave T_1 está ligada e a tensão V_{SW} é igual à tensão na bateria. Nesta etapa, a corrente no indutor aumenta linearmente, conforme a Equação 3.27:

$$i_L(t) = i_L(0) + \frac{V_{BAT} + V_{BUS}}{L} \quad (3.27)$$

Durante o intervalo de t_1 a t_2 ocorre o período de transição ressonante, com as duas chaves desligadas. Nesta etapa, a tensão V_{SW} na chave T_2 e a corrente no indutor são expressas pelas seguintes equações:

$$V_{SW} = V_{BUS}(1 - \cos \omega_0(t - t_1)) + i_L(t_1)Z_0 \sin \omega_0(t - t_1) \quad (3.28)$$

$$i_L(t) = \frac{V_{BUS}}{Z_0} \sin \omega_0(t - t_1) + i_L(t_1) \cos \omega_0(t - t_1) \quad (3.29)$$

sendo:

$$\omega_0 = \frac{1}{\sqrt{2LC}} \quad (3.30)$$

$$Z_0 = \sqrt{\frac{L}{2C}} \quad (3.31)$$

Onde C se refere à capacitância intrínseca ao MOSFET. Este intervalo ressonante termina quando a tensão na chave T_1 atinge a tensão da bateria.

De t_2 a t_3 a tensão em C_2 atinge zero e a chave T_2 é ligada. Nesta etapa de funcionamento, a corrente do indutor cai linearmente conforme a Equação a seguir:

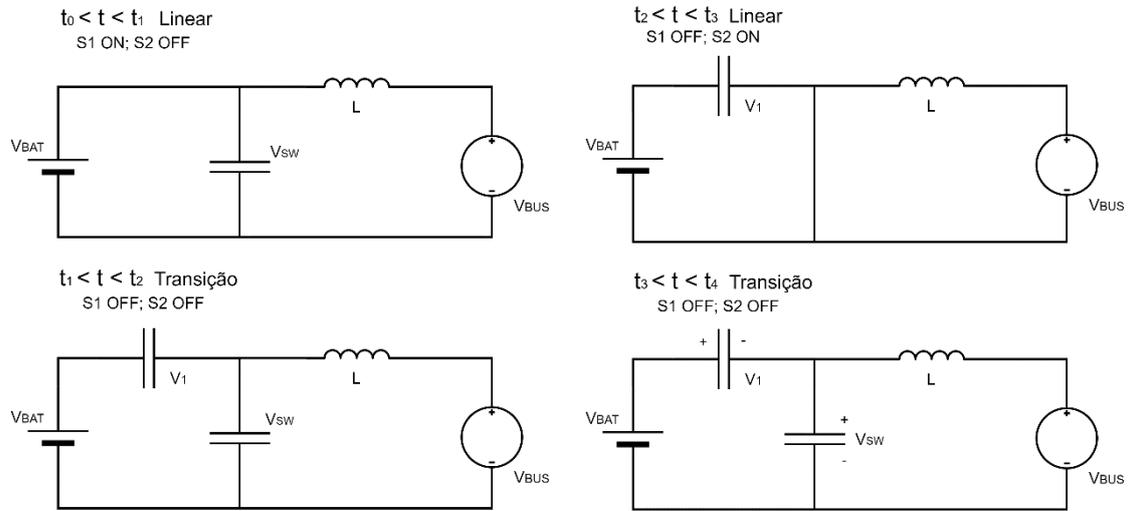
$$i_L(t) = i_L(t_2) - \frac{V_{BUS}}{L} (t - t_2) \quad (3.32)$$

Durante o intervalo t_3 a t_4 ocorre novamente o período de transição ressonante, com a tensão V_{SW} na chave T_2 e a corrente no indutor expressas pelas seguintes equações:

$$V_{SW} = V_{BUS} + (V_{BAT} - V_{BUS}) \cos \omega_0(t - t_3) + i_L(t_3)Z_0 \sin \omega_0(t - t_3) \quad (3.33)$$

$$i_L(t) = \frac{V_{BUS} - V_{BAT}}{Z_0} \sin \omega_0(t - t_3) + i_L(t_3) \cos \omega_0(t - t_3) \quad (3.34)$$

Figura 3.20 - Etapas de funcionamento do conversor.



Fonte: Produção do Autor.

A utilização da topologia *Half-Bridge* com comutador de tensão zero se mostra adequada para o projeto, porém deve-se ter atenção ao fato de que ela não trata da questão de tolerância a falhas (SABLE, 1991; SARO et al., 1998). Ou seja, uma falha em um dos MOSFETs pode causar curto no barramento ou curto entre a bateria e o barramento. Assim, as proteções se tornam necessárias, onde sensores de corrente podem ser utilizados para desativar os comutadores.

Para contornar estes problemas de falhas no componente, Saro et al. (1998) propõe um ajuste adequado do período de *Blanking Time* ou a utilização de uma capacitância em paralelo com cada chave.

4 MODELAGEM DO SISTEMA

Para projetar e implementar um sistema de controle em um conversor, é fundamental se obter as funções de transferência que representam o comportamento dinâmico do sistema (WENK, 2019).

Um dos objetivos deste trabalho é verificar a estabilidade do sistema em estudo. De forma simplificada, um sistema é assintoticamente estável se, quando sujeito a uma perturbação de alguma fonte, sua resposta a essa perturbação cessa assintoticamente (MITCHELL; MAMMANO, 1983).

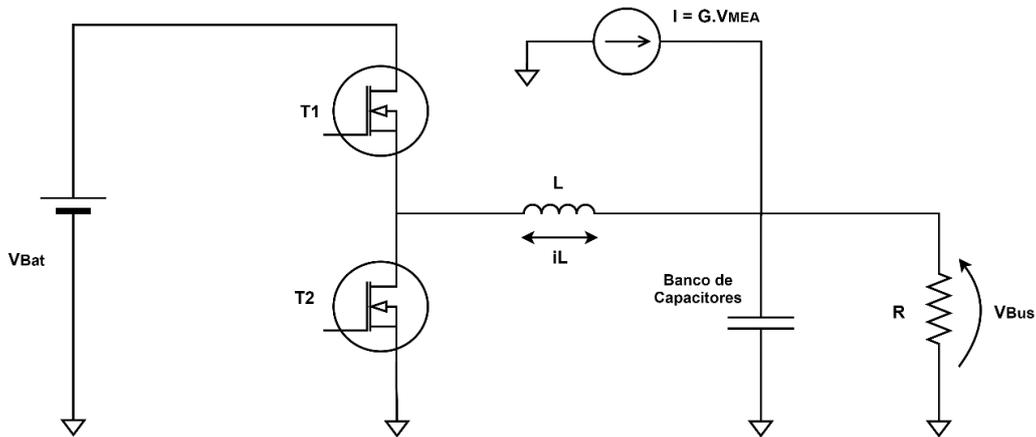
Geralmente, os conversores são sistemas que apresentam um comportamento não linear, descontínuo em termos estruturais (MIDDLEBROOK; CUK, 1976). Este problema é resolvido por meio de uma média das variáveis para cada estrutura, seguida de uma análise da perturbação do modelo obtido por meio de pequenas variações em torno de um ponto de operação *DC*, obtendo-se assim um modelo *AC* de pequenos sinais, a partir do qual se permite o levantamento das diversas funções de transferência que interligam os incrementos das múltiplas entradas e saídas do conversor que, em última análise, revela ser um problema de modelagem de um sistema multivariável.

A modelagem do sistema consiste em representar matematicamente, por meio de equações, os estados topológicos do circuito de um conversor (SARIF et al., 2018). Existem diversas técnicas utilizadas para equacionar o modelo médio de um conversor para se obter o comportamento dinâmico do mesmo (DALALA et al., 2018). Uma técnica utilizada para a modelagem de conversores operando com PWM é a média de espaço de estados. Nesta técnica, uma média ponderada dos modelos, referentes a cada etapa de operação do conversor em relação à razão cíclica é calculada, em um período T_s , através de uma representação vetorial-matricial (MIDDLEBROOK; CUK, 1976), (KASSAKIAN et al., 1991).

Até o momento foi apresentado apenas o circuito elétrico do conversor *Half-Bridge*. A partir de agora, será chamado de **Estágio de Potência** do sistema o

circuito elétrico representado pelo conversor, a fonte de corrente SAG, o banco de capacitores e a carga, conforme ilustrado na Figura 4.1.

Figura 4.1 - Estágio de Potência do Sistema.

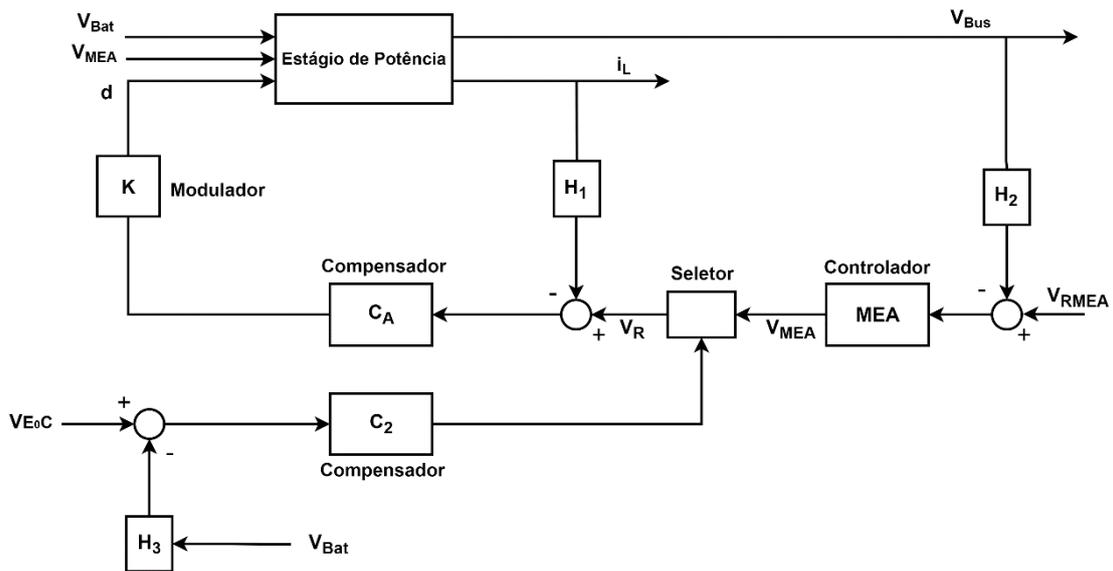


Fonte: Produção do Autor.

Conforme descrito em Sun e Bass (1999), um conversor DC/DC com controle médio de corrente possui três blocos funcionais básicos, sendo dividido em estágio de potência, compensador de corrente e modulador.

A Figura 4.2 ilustra as malhas de controle do sistema: a malha interna, com o *feedback* da corrente no indutor e a malha externa, que utiliza a tensão no barramento como *feedback* e gera uma tensão de referência V_R , utilizada como referência na malha interna de corrente.

Figura 4.2 - Diagrama de blocos para o controle PWM.



Fonte: Adaptado de Magalhães e Júnior (2019).

Conforme ilustrado na Figura 4.2, tem-se uma malha de controle externa, realizada pelo *Main Error Amplifier* (MEA) que, a partir do *feedback* da tensão de barramento V_{Bus} , irá gerar uma referência V_R para o loop interno de corrente, modo de controle conhecido por **Average Current Mode Control** (TANG et al., 1993). A tensão da bateria V_{Bat} é realimentada por um sensor de tensão H_3 ; e é comparada com a tensão de referência de final de carga V_{EoC} . Esse sinal de erro é controlado pelo controlador/compensador C_2 e sua saída disputa com o sinal do MEA quem irá gerar a referência V_R da malha interna de corrente.

O bloco compensador C_A do loop interno de corrente gera o sinal de controle na entrada do bloco modulador, cuja saída é usada para definir o *duty cycle* dos MOSFETs.

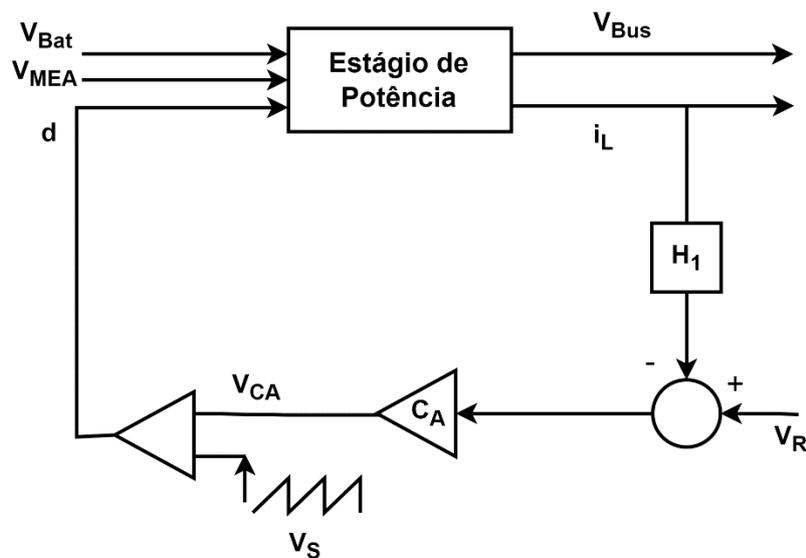
O diagrama da Figura 4.3 ilustra a base para o controle em *feedback* na malha interna de corrente, foco deste trabalho, sendo o módulo de controle do MEA já desenvolvido e projetado pelo Grupo de Suprimento de Energia da Divisão de Eletrônica Espacial e Computação - DIDEA. Neste processo, a corrente do indutor é convertida em uma tensão através do sensor de corrente H_1 e alimentada em uma rede de compensação. No amplificador C_A essa tensão é

comparada com o sinal de controle V_R do MEA. A saída do compensador, V_{CA} , é comparada com uma rampa de dente de serra V_S para gerar o controle PWM (Dixon, 1990; Sun; Bass, 1999).

O processo de *averaging* consiste em extrair o valor médio do sinal de corrente chaveado, caracterizado por *ripples* de alta frequência. Assim, no método de modelagem *averaging* os *ripples* de alta frequência são desprezados e somente a dinâmica de baixa frequência, o valor médio, é considerada.

Desta forma, utilizando-se da realimentação da corrente no indutor e da tensão no barramento, é possível controlar o processo do conversor, de modo que o mesmo se transforma numa fonte de corrente controlada por tensão.

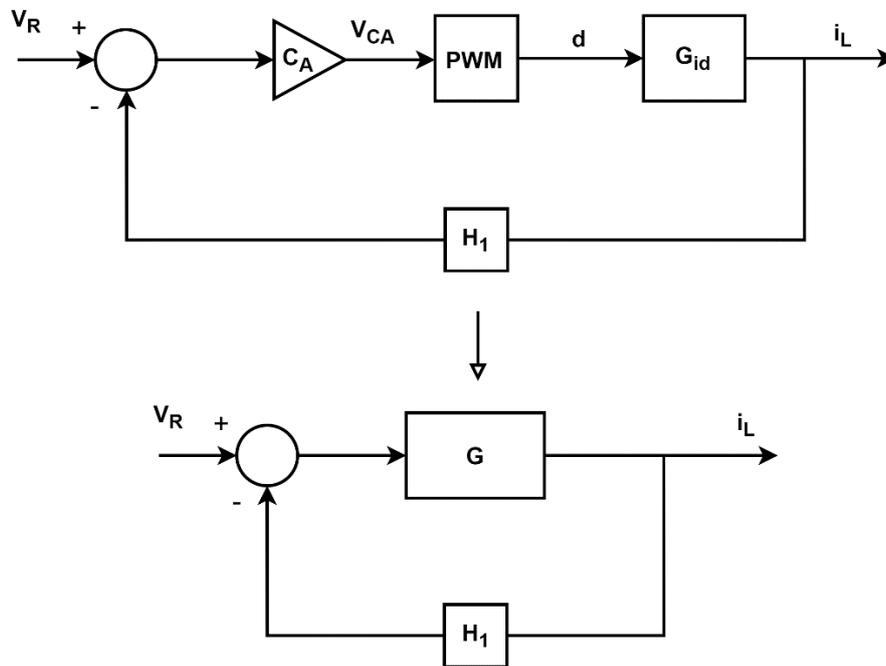
Figura 4.3 – Método de controle *Average Current Mode Control*.



Fonte: Produção do Autor.

Cada bloco da malha interna de controle da Figura 4.3 pode ser representado por uma função de transferência particular, conforme ilustra a Figura 4.4, sendo G_{id} a função de transferência do estágio de Potência. Nesse contexto, a junção destas funções de transferências gera uma única função de transferência que descreve o comportamento do sistema.

Figura 4.4 - Diagrama de Blocos no controle por *feedback*.



Fonte: Produção do Autor.

Na segunda ilustração da Figura 4.4, sem o *feedback*, a função de transferência $\frac{i_L}{V_R}$ é igual a G , e podemos expressar a saída como $i_L = GH_1$. Com a adição do *feedback*, a saída passa a ser $i_L = GV_R - i_L H_1 G$. Logo, a função de transferência de malha fechada é expressa pela Equação 4.1:

$$\frac{i_L}{V_R} = \frac{G}{1 + GH_1} \quad (4.1)$$

Assumindo que $GH_1 \gg 1$, a função de transferência pode ser simplificada para:

$$\frac{i_L}{V_R} = \frac{1}{H_1} \quad (4.2)$$

Assim, o resultado agora é independente de G , e conseqüentemente independente de todos os parâmetros do sistema que podem impactar G , sendo determinado apenas pelo *feedback* do sensor de corrente. Observe que a precisão de H_1 no circuito de soma (erro do amplificador) ainda contribuirá para um erro de saída. Na prática, o controle do sistema por *feedback* é projetado de

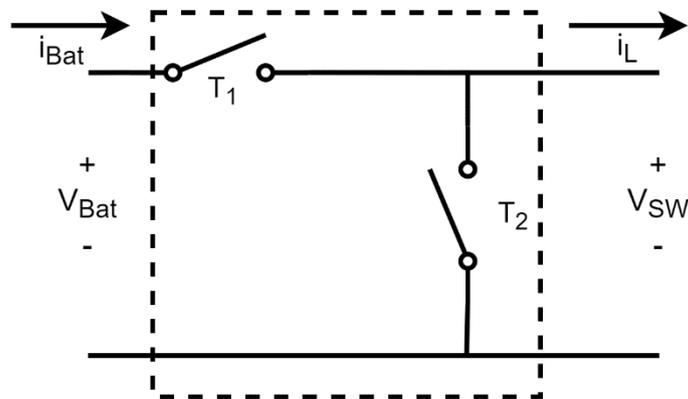
modo que $G \gg H_1$ e $GH_1 \gg 1$ sem incorrer em instabilidade (MITCHELL; MAMMANO, 1983).

Nesse contexto, definindo o equivalente a um sistema assintoticamente estável e analisando o diagrama de Bode, é possível projetar um compensador para moldar o ganho de malha aberta e fornecer as margens de ganho e de fase adequados ao sistema (MITCHELL; MAMMANO, 1983).

4.1 Modelo *Averaging* do conversor

Os elementos que tornam o conversor um sistema não linear são as chaves representadas pelos transistores T_1 e T_2 . Portanto, o primeiro passo no processo de modelagem corresponde à substituição desses elementos do circuito por uma rede de duas portas, determinada pelas correntes e tensões em cada um de seus terminais, conforme ilustrado na Figura 4.5.

Figura 4.5 - Célula de chaveamento.



Fonte: Adaptado de Magalhães (2013).

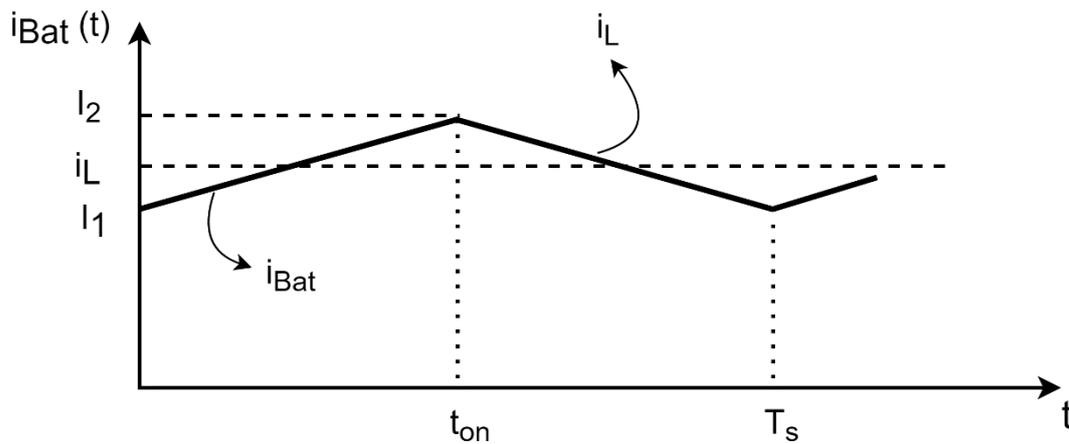
Considerando os valores médios dos sinais, tem-se (MAGALHÃES, 2013):

$$\overline{v_{SW}}(t) = \frac{1}{T_s} \int_{t-T_s}^t v_{SW}(\tau) d\tau \quad (4.3)$$

$$\overline{v_{SW}}(t) = \frac{1}{T_s} v_{Bat} t_{on} = d v_{Bat} \quad (4.4)$$

Analisando a Figura 4.6, pode-se obter uma expressão para o valor médio da corrente de entrada i_{Bat} .

Figura 4.6 - Corrente de entrada da célula de chaveamento.



Fonte: Adaptado de Magalhães (2013).

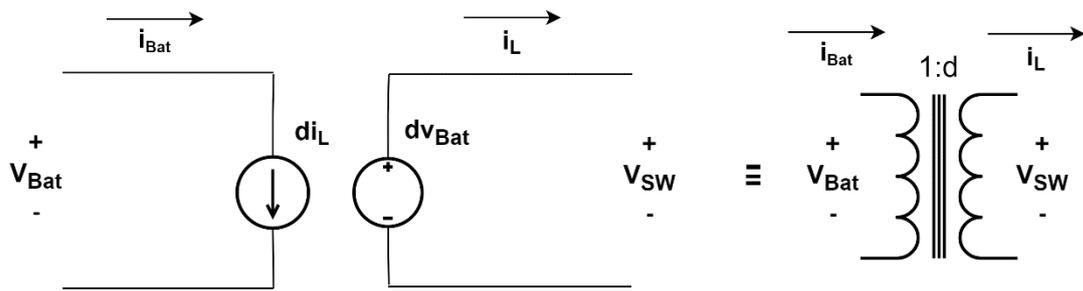
$$\overline{i_{Bat}}(t) = \frac{1}{T_s} \int_{t-T_s}^t i_{Bat}(\tau) d\tau = \frac{1}{T_s} \frac{I_1 + I_2}{2} t_{on} = \frac{t_{on}}{T_s} \overline{i_L} \quad (4.5)$$

Logo:

$$\overline{i_{Bat}} = d \overline{i_L} \quad (4.6)$$

Considerando as Equações 4.4 e 4.6, conclui-se que a célula de chaveamento pode ser substituída por uma fonte de tensão e corrente equivalente ao comportamento médio dos sinais chaveados. Assim, esse novo bloco, ilustrado na Figura 4.7, possui um comportamento semelhante ao de um transformador DC/DC fictício.

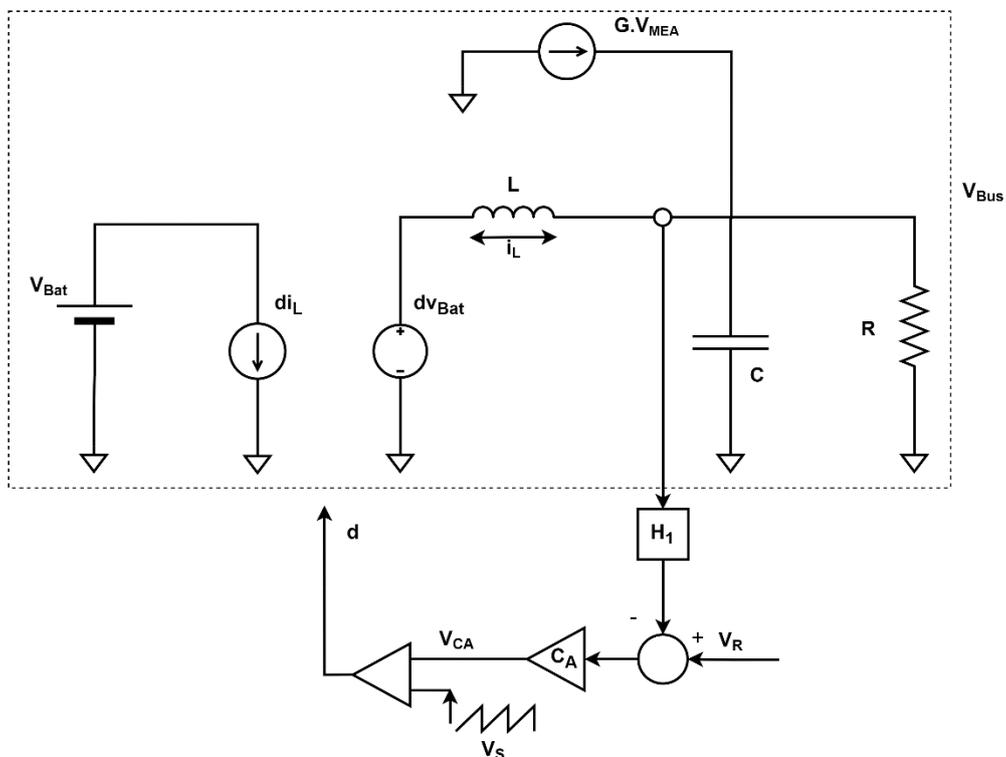
Figura 4.7 - Modelo *Averaging* de célula de chaveamento.



Fonte: Adaptado de Magalhães (2013).

Desta forma, utilizando o artifício do modelo *averaging* da célula de chaveamento e substituindo no diagrama de blocos da Figura 4.3, chega-se ao modelo de média do sistema apresentado na Figura 4.8.

Figura 4.8 - Modelo *Averaging* do Conversor *Half-Bridge*.



Fonte: Produção do Autor.

4.2 Modelagem do estágio de potência

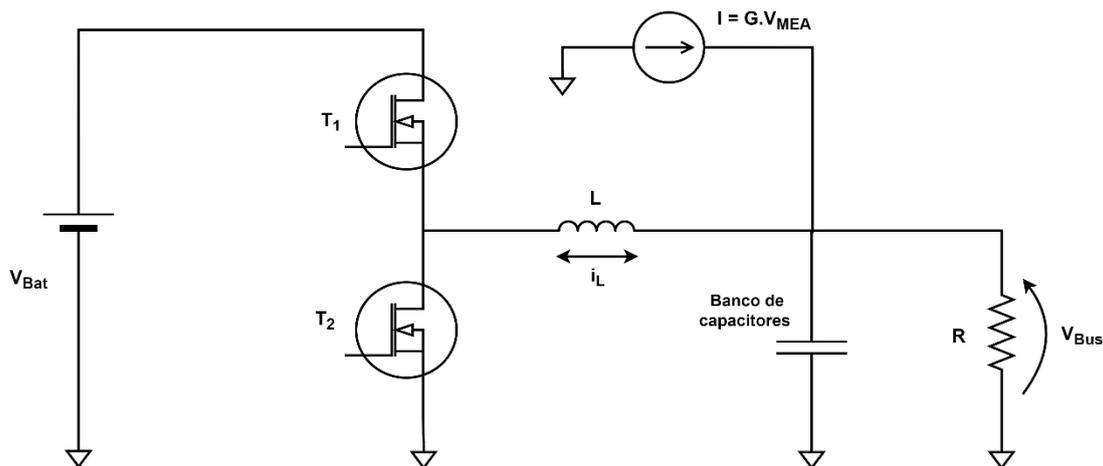
Uma técnica para obter um modelo de variáveis médias no espaço de estados foi desenvolvida por Middlebrook e Cuk (1976). Esta técnica resulta em um modelo linear para o estágio de potência válido para pequenas perturbações, fazendo-se a linearização em torno do ponto de operação.

A corrente no indutor e a tensão no capacitor são consideradas variáveis médias, ou seja, o valor médio é calculado a cada período de comutação. Logo, o modelo não é capaz de representar o *ripple* da corrente ou da tensão, mas representa a evolução do valor médio destas variáveis. Para o modelo reproduzir de maneira fiel o comportamento do sistema, as realimentações necessárias à operação em malha fechada não devem conter sinais de alta frequência, devendo ser devidamente filtradas (POMILIO, 2006).

O objetivo deste estudo é obter uma função de transferência para pequenos sinais entre a corrente no indutor i_L e o ciclo de trabalho d , em torno de seus pontos de operação I_L e $d(t)$, respectivamente.

A Figura 4.9 ilustra o circuito do estágio de Potência que será modelado.

Figura 4.9 - Planta do estágio de Potência do Sistema.



Fonte: Produção do Autor.

4.2.1 Descrição no espaço de estados

Operando no modo contínuo, são duas as configurações topológicas para o circuito: uma quando o transistor T_1 está conduzindo e o transistor T_2 está bloqueado (Estado 1); e outra quando o transistor T_1 está bloqueado e o transistor T_2 está conduzindo (Estado 2).

Durante cada subintervalo, o circuito é descrito através de seu vetor de estados, \vec{x} , o qual é composto pela corrente do indutor e pela tensão no banco de capacitores. É possível incluir no modelo a resistência do indutor e do capacitor, assim como algumas não idealidades dos interruptores.

As variáveis V_{MEA} e V_{Bat} são as tensões de entrada do conversor, compondo o vetor \vec{u} . A_1 e A_2 são as matrizes de estado, B_1 e B_2 são as matrizes de entrada e C_{1i_L} , $C_{1v_{Bus}}$, C_{2i_L} , $C_{2v_{Bus}}$ são as matrizes de saída.

Logo:

$$\dot{\vec{x}} = A_1\vec{x} + B_1\vec{u} \rightarrow \text{Durante } dT \quad (4.7)$$

$$\dot{\vec{x}} = A_2\vec{x} + B_2\vec{u} \rightarrow \text{Durante } (1-d)T \quad (4.8)$$

Sendo:

$$\vec{x} = \begin{bmatrix} i_L \\ v_C \end{bmatrix} \quad (4.9)$$

Neste modelo de estudo, temos duas variáveis de saída y , i_L e V_{Bus} , sendo cada estágio descrito por duas equações para y .

Durante dT :

$$y_1 = i_L \rightarrow i_L = C_{1i_L}\vec{x} \quad (4.10)$$

$$y_2 = V_{Bus} \rightarrow V_{Bus} = C_{1v_{Bus}}\vec{x} \quad (4.11)$$

Durante $(1-d)T$

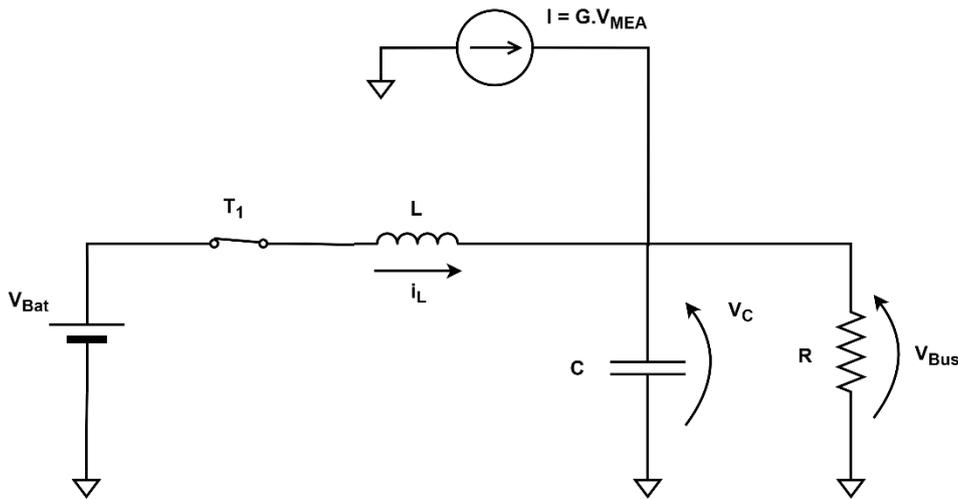
$$y_1 = i_L \rightarrow i_L = C_{2i_L}\vec{x} \quad (4.12)$$

$$y_2 = V_{Bus} \rightarrow V_{Bus} = C_{2v_{Bus}}\vec{x} \quad (4.13)$$

4.2.2 Característica dinâmica do conversor

A função de transferência $i_L(s)/d(s)$ do conversor *Half-Bridge*, operando no modo de condução contínua, é obtida analisando-se as duas variantes da topologia, indicadas nas Figuras 4.10 e 4.11.

Figura 4.10 - Estado 1 (T_1 ON, T_2 OFF).



Fonte: Produção do Autor.

Na Figura 4.10 o transistor T_1 está conduzindo e T_2 está bloqueado. Considerando a malha externa tem-se:

$$v_{Bat} - L\dot{i}_L - v_{Bus} = 0 \quad (4.14)$$

$$v_C = v_{Bus} \quad (4.15)$$

De acordo com a primeira lei de Kirchhoff, e sendo i_C a corrente no banco de capacitores, tem-se:

$$I + i_L = i_C + \frac{v_{Bus}}{R} \quad (4.16)$$

$$i_C = C\dot{v}_C \quad (4.17)$$

$$i_C = i_L + Gv_{MEA} - \frac{v_C}{R} \quad (4.18)$$

Desta forma, pode-se descrever o circuito no Estado 1, a partir das variáveis de estado, através das duas equações a seguir:

$$i_L = -\frac{1}{L}v_C + \frac{1}{L}v_{Bat} \quad (4.19)$$

$$\dot{v}_C = \frac{1}{C}i_L - \frac{1}{RC}v_C + \frac{G}{C}v_{MEA} \quad (4.20)$$

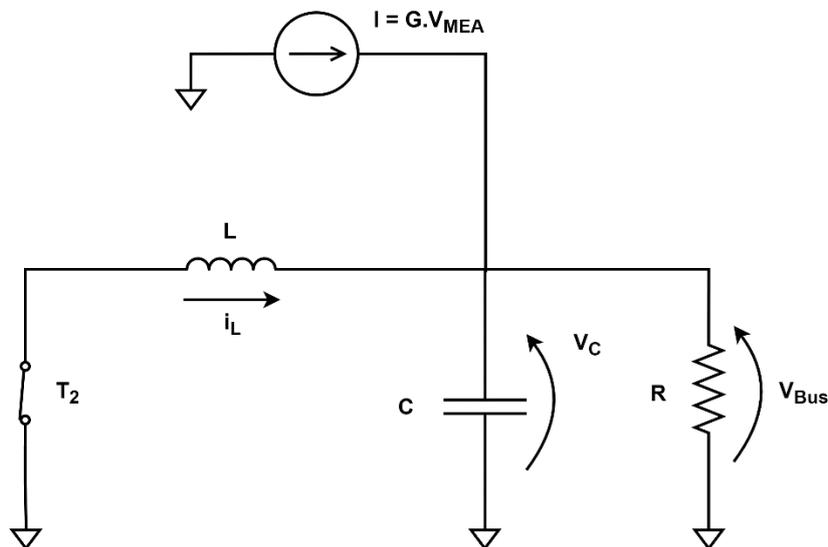
Numa forma matricial, as equações anteriores, durante o intervalo dT , podem ser escritas como:

$$\begin{bmatrix} \dot{i}_L \\ \dot{v}_C \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{RC} \end{bmatrix} \begin{bmatrix} i_L \\ v_C \end{bmatrix} + \begin{bmatrix} 0 & \frac{1}{L} \\ \frac{G}{C} & 0 \end{bmatrix} \begin{bmatrix} v_{MEA} \\ v_{Bat} \end{bmatrix} \quad (4.21)$$

$$y = \begin{bmatrix} y_1 \\ y_2 \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix} \begin{bmatrix} i_L \\ v_C \end{bmatrix} \quad (4.22)$$

A Figura 4.11 ilustra o Estado 2 de funcionamento, com o transistor T_1 bloqueado e o transistor T_2 conduzindo.

Figura 4.11 - Estado 2 (T_1 OFF, T_2 ON).



Fonte: Produção do Autor.

Considerando as leis de Kirchhoff de tensão e corrente, tem-se:

$$L\dot{i}_L = -v_C \quad (4.23)$$

$$i_C = i_L - \frac{v_C}{R} + Gv_{MEA} \quad (4.24)$$

Logo, pode-se descrever o circuito no Estado 2, a partir das variáveis de estado, através das duas equações a seguir:

$$\dot{i}_L = -\frac{1}{L}v_C \quad (4.25)$$

$$\dot{v}_C = \frac{1}{C}i_L - \frac{1}{RC}v_C + \frac{G}{C}v_{MEA} \quad (4.26)$$

Numa forma matricial, as equações anteriores, durante o intervalo $(1-d)T$, podem ser escritas como:

$$\begin{bmatrix} \dot{i}_L \\ \dot{v}_C \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{RC} \end{bmatrix} \begin{bmatrix} i_L \\ v_C \end{bmatrix} + \begin{bmatrix} 0 & 0 \\ \frac{G}{C} & 0 \end{bmatrix} \begin{bmatrix} v_{MEA} \\ v_{Bat} \end{bmatrix} \quad (4.27)$$

$$y = \begin{bmatrix} y_1 \\ y_2 \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix} \begin{bmatrix} i_L \\ v_C \end{bmatrix} \quad (4.28)$$

4.2.3 Média de espaço de estados

O próximo passo agora é substituir a descrição do espaço de estados dos dois circuitos lineares derivados das duas etapas do ciclo de comutação por uma descrição de espaço de estados única que representa, aproximadamente, o comportamento do circuito ao longo de todo o período T .

Portanto, primeiramente deve-se tirar a média de ambas as equações estáticas para os dois intervalos, somando as equações e multiplicando o intervalo dT por d e o intervalo $(1-d)T$ por $d' = (1-d)$ (MIDDLEBROOK; CUK, 1976). Logo, as matrizes resultantes serão:

$$A = dA_1 + d'A_2 \quad (4.29)$$

$$B = dB_1 + d'B_2 \quad (4.30)$$

$$C_{i_L} = dC_{1i_L} + d'C_{2i_L} \quad (4.31)$$

$$C_{v_{Bus}} = dC_{1v_{Bus}} + d'C_{2v_{Bus}} \quad (4.32)$$

Reorganizando as matrizes das Equações 4.29 e 4.30 na descrição de espaço de estados de um sistema linear contínuo, obtém-se a seguinte descrição básica do espaço de estados médio, ao longo de um único período T :

$$\dot{\vec{x}} = (dA_1 + d'A_2)\vec{x} + (dB_1 + d'B_2)\vec{u} \quad (4.33)$$

Este é o modelo básico médio, sendo o modelo inicial para todas as outras derivações (MIDDLEBROOK; CUK, 1976). Observa-se que nas equações acima o *duty cycle* d é considerado constante.

Sendo $d + d' = 1$, as matrizes que descrevem o modelo de média do espaço de estados são:

$$\begin{bmatrix} \dot{i}_L \\ \dot{v}_C \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{RC} \end{bmatrix} \begin{bmatrix} i_L \\ v_C \end{bmatrix} + \begin{bmatrix} 0 & \frac{d}{L} \\ \frac{G}{C} & 0 \end{bmatrix} \begin{bmatrix} v_{MEA} \\ v_{Bat} \end{bmatrix} \quad (4.34)$$

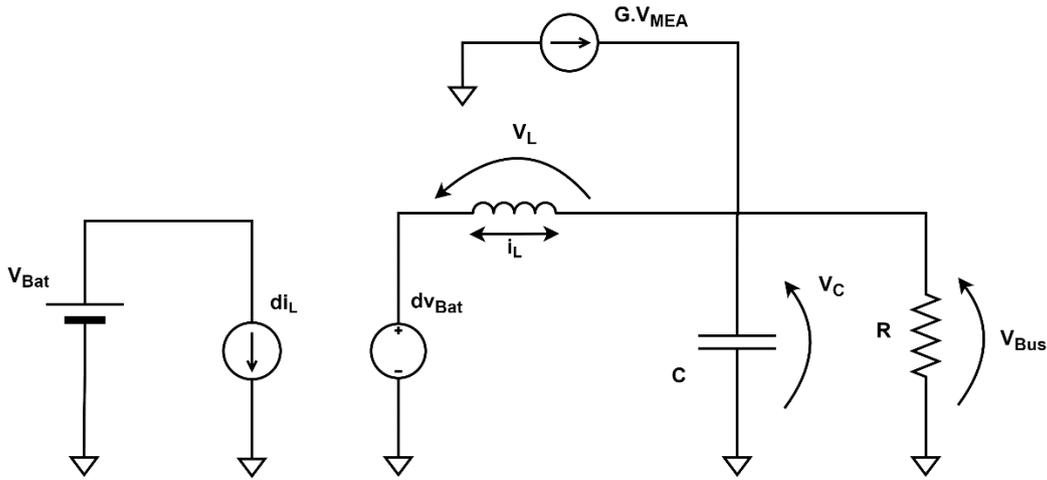
$$y = \begin{bmatrix} y_1 \\ y_2 \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix} \begin{bmatrix} i_L \\ v_C \end{bmatrix} \quad (4.35)$$

A Equação 4.34 pode ser reorganizada conforme a Equação 4.36:

$$\begin{bmatrix} Li_L \\ Cv_C \end{bmatrix} = \begin{bmatrix} 0 & -1 \\ 1 & -\frac{1}{R} \end{bmatrix} \begin{bmatrix} i_L \\ v_C \end{bmatrix} + \begin{bmatrix} 0 & d \\ G & 0 \end{bmatrix} \begin{bmatrix} v_{MEA} \\ v_{Bat} \end{bmatrix} \quad (4.36)$$

Nesse contexto, a planta do Estágio de Potência do sistema pode ser redesenhada, conforme ilustra a Figura 4.12, com a unidade de chaveamento substituída por fontes de tensão e corrente correspondentes ao comportamento médio dos sinais chaveados (MOREIRA, 2020).

Figura 4.12 - Modelo de média do conversor *Half-Bridge*.



Fonte: Produção do Autor.

Durante o intervalo dT , a corrente da bateria i_{Bat} é igual a i_L e durante o intervalo $(1 - d)T$, i_{Bat} é igual a zero:

$$i_{Bat} = di_L + d'0 \rightarrow i_{Bat} = di_L \quad (4.37)$$

Desta forma, o modelo de média do conversor *Half-Bridge* pode ser verificado utilizando-se a Equação 4.36.

4.2.4 Perturbação em torno de um ponto de equilíbrio

O próximo passo é a introdução de uma pequena perturbação no sistema e a separação das componentes *DC* e *AC*. Como o objetivo aqui é obter a função de transferência entre i_L e d , as tensões de entrada foram consideradas sem variação, de modo que $v_{Bat} = V_{Bat}$ e $v_{MEA} = V_{MEA}$.

Logo, as variáveis serão decompostas em:

$$x = X + \hat{x} \quad (4.38)$$

$$y = Y + \hat{y} \quad (4.39)$$

$$d(t) = D + \hat{d} \quad (4.40)$$

Onde X é o valor *DC* do vetor de estado e \hat{x} a perturbação sobreposta (*AC*). Da mesma forma, $y = Y + \hat{y}$ e $d(t) = D + \hat{d}$ (MIDDLEBROOK; CUK, 1976).

4.2.5 Linearização e modelo AC de pequenos sinais

Considerando a aproximação de pequenos sinais, tem-se (MIDDLEBROOK; CUK, 1976):

$$\frac{\hat{d}}{D} \ll 1 \quad \frac{\hat{x}}{X} \ll 1 \quad (4.41)$$

Então, usando as aproximações descritas na Equação 4.41, desconsideram-se todos os termos não lineares, obtém-se mais uma vez um sistema linear, incluindo a modulação do ciclo de trabalho d . Depois de separar as partes em estado estacionário (DC) e dinâmico (AC) deste sistema linearizado, chega-se aos seguintes resultados para o modelo final de média de espaço de estados (MIDDLEBROOK; CUK, 1976):

$$\hat{x} = A\hat{x} + B\hat{u} + [(A_1 - A_2)X + (B_1 - B_2)U]\hat{d} \quad (4.42)$$

$$\hat{y} = C\hat{x} + [(C_1 - C_2)X]\hat{d} \quad (4.43)$$

Para obter a função de transferência para pequenos sinais entre a corrente do indutor i_L e o *duty cycle* d , zeramos a entrada $B\hat{u}$ da Equação 4.42:

$$\hat{x} = A\hat{x} + [(A_1 - A_2)X + (B_1 - B_2)U]\hat{d} \quad (4.44)$$

Considerando a variável de saída $y = i_L$ e aplicando a transformada de Laplace à Equação 4.44 tem-se:

$$\hat{x} = (SI - A)^{-1} \times [(A_1 - A_2)X + (B_1 - B_2)U]\hat{d} \quad (4.45)$$

e substituindo a Equação 4.45 na Equação 4.43 tem-se:

$$\hat{y} = C_{i_L} \left\{ (SI - A)^{-1} \times [(A_1 - A_2)X + (B_1 - B_2)U]\hat{d} \right\} + [(C_{1_{i_L}} - C_{2_{i_L}})X]\hat{d} \quad (4.46)$$

Sendo as matrizes $A_1 = A_2$ e $C_{1_{i_L}} = C_{2_{i_L}}$ e $G_{id}(s) = \frac{\hat{y}}{\hat{d}}$, chega-se à seguinte função de transferência para o Estágio de Potência do conversor *Half-Bridge*:

$$G_{id}(s) = \frac{\hat{y}}{\hat{d}} = [1 \quad 0] \times \left\{ \begin{bmatrix} s & 0 \\ 0 & s \end{bmatrix} - \begin{bmatrix} 0 & -\frac{1}{L} \\ \frac{1}{c} & -\frac{1}{RC} \end{bmatrix} \right\}^{-1} \times \begin{bmatrix} V_{Bat} \\ L \\ 0 \end{bmatrix} \quad (4.47)$$

$$G_{id}(s) = \frac{RCs + 1}{RCLs^2 + Ls + R} \times V_{Bat} \quad (4.48)$$

4.3 Modelagem do modulador

O modulador PWM tem a função de converter o sinal de controle, proveniente da saída do controlador, em pulsos de comando para o acionamento dos transistores. A base do controle PWM é a comparação entre os dois sinais de tensão, um de baixa frequência (modulante) e o outro de alta frequência (portadora), resultando em um sinal com frequência de chaveamento f_s fixa e largura de pulso variável.

Em um conversor DC/DC, o sinal modulante é um sinal de tensão contínuo e o sinal da portadora, neste caso, é um dente de serra.

Esta implementação típica para controle PWM é ilustrada na Figura 4.13. Analisando o diagrama de blocos, pode-se observar que a largura do sinal PWM é determinada pelo ponto onde a forma de onda dente de serra V_s cruza o nível de tensão na saída do amplificador de erro CA. Uma vez que V_s varia de zero à tensão de pico V_p dentro de um período de chaveamento T_s , pode-se verificar que para $V_{CA} = 0$, a largura do pulso de saída era zero e aumentará linearmente, alcançando 100% quando $V_{CA} = V_p$. Portanto, o *duty cycle* do modulador será (MITCHELL; MAMMANO, 1983):

$$D = \frac{V_{CA}}{V_p} \quad (4.49)$$

Como o *duty cycle* do conversor já foi determinado anteriormente temos:

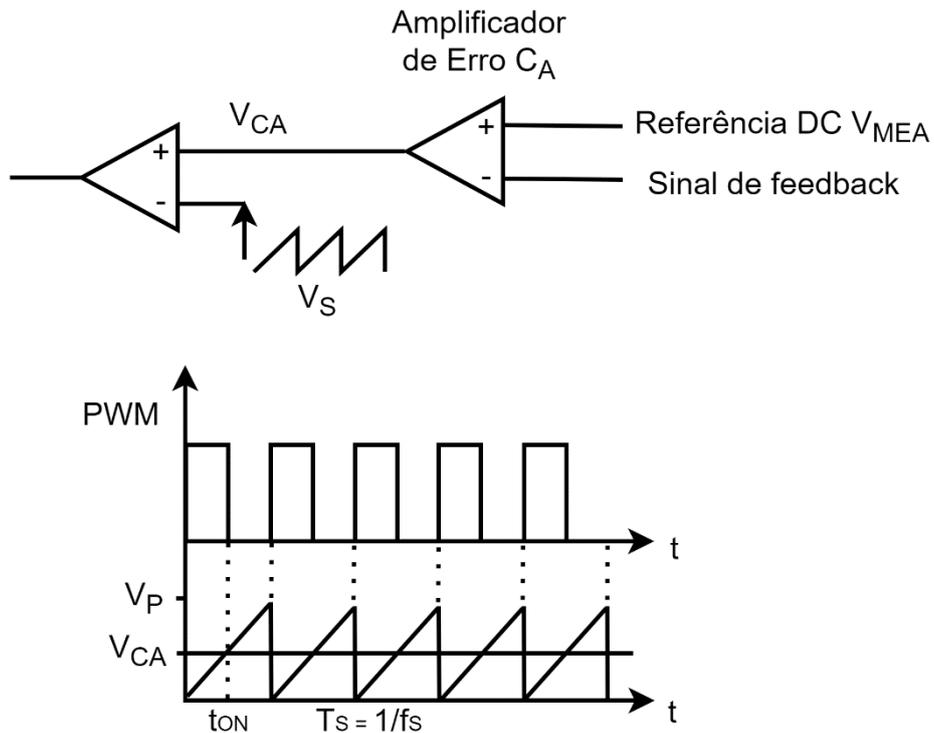
$$D = \frac{V_{Bus}}{V_{Bat}} = \frac{V_{CA}}{V_p} \quad (4.50)$$

Logo, o ganho de controle do modulador, K_{PWM} , é obtido a partir da relação de entrada e saída do amplificador:

$$K_{PWM} = \frac{D}{V_{CA}} = \frac{1}{V_p} \quad (4.51)$$

Para a modelagem do modulador (controlador PWM) definiu-se o componente a ser utilizado, sendo o UC1823 da Texas Instruments (ANEXO B) considerado adequado ao projeto, com uma tensão de pico, V_P , de 1,8 V.

Figura 4.13 - Controle PWM.



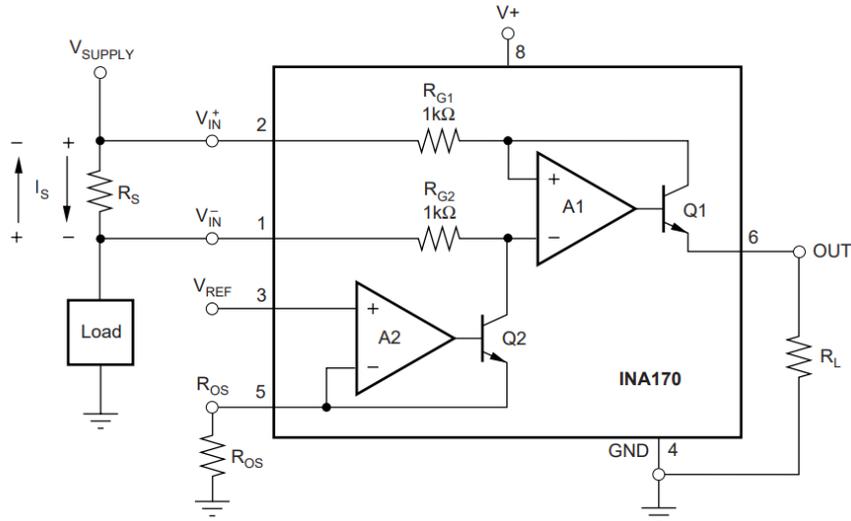
Fonte: Adaptado de Mitchell e Mammano (1983).

4.4 Modelagem do sensor de corrente

Para a modelagem do sensor de corrente definiu-se o componente a ser utilizado, sendo o INA170 da Texas Instruments (ANEXO A) considerado adequado ao projeto, com a possibilidade de ajustar o ganho de acordo com a necessidade.

Através do sensor de corrente ilustrado, a corrente média no indutor é convertida em um nível de tensão definido por um resistor externo R_S . A Figura 4.14 ilustra o circuito básico do INA170.

Figura 4.14 - Sensor de corrente INA170.



Fonte: *Datasheet* INA170 da Texas Instruments.

A corrente de carga I_S , no caso a corrente no indutor, passa pelo resistor R_S e a queda de tensão no resistor flui através do resistor R_{G1} pelo amplificador interno, fazendo com que a corrente flua no coletor de Q_1 . O resistor externo R_L converte a corrente de saída para uma tensão, V_{OUT} .

Sem o *offset*, a função de transferência para o INA170 é:

$$I_O = g_m(V_{IN}^+ - V_{IN}^-) \quad (4.52)$$

Sendo $g_m = 1000\mu A/V$

Analisando o circuito, a tensão de entrada, $V_{IN}^+ - V_{IN}^-$, é igual a $I_S \cdot R_S$ e a tensão de saída, V_{OUT} , é igual a $I_O \cdot R_L$. A transcondutância, g_m , é $1000\mu A / V$. Desta forma, a função de transferência do amplificador de medição nesta aplicação é:

$$V_{OUT} = I_S \times R_S \times 1000 \mu A/V \times R_L \quad (4.53)$$

Quando aplicada uma tensão de referência positiva no pino 3, uma corrente flui através do resistor R_{OS} , forçando a corrente de saída I_O a um *offset* para zero. A função de transferência torna-se então:

$$V_{OUT} = \left(\frac{V_{REF} R_L}{R_{OS}} \right) \pm \left(\frac{I_S R_S R_L}{1 k\Omega} \right) \quad (4.54)$$

Sendo $I_S = I_L$ a entrada do sensor de corrente e V_{OUT} a saída desejada, tem-se:

$$\frac{V_{OUT}}{I_L} = \frac{R_S R_L}{1k\Omega} + \left(\frac{V_{REF} R_L}{R_{OS} I_L} \right) \quad (4.55)$$

Neste caso, a tensão de saída sempre será positiva e a corrente no indutor é positiva ou negativa dependendo do modo de operação do conversor.

Para o projeto, serão utilizados três resistores de $0,02 \Omega$ em paralelo para a resistência R_S , que, para uma corrente média de 8 A, fornece uma tensão de entrada de $53 mV$ ao sensor.

A resistência R_L utilizada é de $100 k\Omega$.

O *off set* é dado pela equação $\frac{V_{REF} R_L}{R_{OS} I_L}$, sendo $V_{REF} = 5,1 V$ e $R_{OS} = 47 K\Omega$.

Desta forma, a função de transferência do bloco do sensor de corrente H_1 pode ser expressa por:

$$\frac{V_{OUT}}{I_L} = \frac{R_S R_L}{1k\Omega} \quad (4.56)$$

Logo, o ganho do sensor de corrente é:

$$H_1 = \frac{V_{OUT}}{I_L} = \frac{R_S R_L}{1k\Omega} = 0,67 \quad (4.57)$$

4.5 Modelagem do Compensador

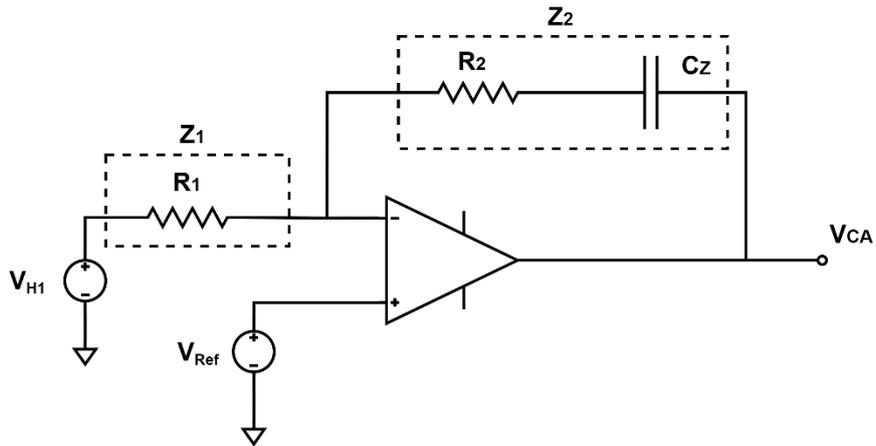
O bloco do Compensador do sistema será um amplificador Proporcional-Integral (PI) inversor. Conforme sugere o nome, esse controlador tem duas componentes em sua ação de controle, uma proporcional ao erro, K_p , e outra proporcional à integral do erro, K_i .

A ação de controle do controlador PI é definida por (OGATA, 2010):

$$u(t) = K_p e(t) + K_i \int e(t) dt \quad (4.58)$$

A Figura 4.15 ilustra o circuito do compensador Proporcional-Integral, considerando o Amplificador Operacional ideal.

Figura 4.15 - Compensador Proporcional-Integral.



Fonte: Produção do Autor.

De acordo com o circuito, pode-se dizer que:

$$v_{CA} = -\frac{Z_2}{Z_1} v_{H1} + \left(1 + \frac{Z_2}{Z_1}\right) V_{Ref} \quad (4.59)$$

Onde:

$$Z_1 = R_1 \quad (4.60)$$

$$Z_2 = \frac{R_2 C_z S + 1}{C_z S} \quad (4.61)$$

Simplificando:

$$v_{CA} \cong (V_{Ref} - v_{H1}) \frac{Z_2}{Z_1} \quad (4.62)$$

Desta forma, a função de transferência do amplificador CA nesta aplicação é:

$$F_{CA}(S) = \frac{Z_2}{Z_1} = \frac{R_2 C_z S + 1}{R_1 C_z S} \quad (4.63)$$

Note que o circuito PI da Figura 4.15 pode ser utilizado para implementar o Compensador PI da seguinte maneira:

$$K_p = \frac{R_2}{R_1}; K_i = \frac{1}{R_1 C_z} \quad (4.64)$$

5 PROJETO E CONTROLE DO SISTEMA

A seguir, serão apresentados os requisitos de projeto, o dimensionamento dos componentes e o controle do *loop* interno de corrente do PSS, verificando a estabilidade do estágio de potência, a partir dos diagramas de Bode, e estabelecendo os critérios para o compensador a ser utilizado da malha de corrente do sistema.

5.1 Requisitos de projeto

Os requisitos de projeto são as características que devem ser supridas pelo produto para satisfazer as necessidades da missão. No âmbito deste trabalho, oito requisitos de projeto são apresentados para fins de cálculos e simulações e a PCU é configurada de acordo com as especificações desejadas.

Desta forma, suponha que a missão tenha os seguintes principais requisitos para uma PCU:

1. Tensão no Barramento

A PCU deve fornecer à carga uma tensão regulada de 28 V +/- 1%.

2. Potência de saída

O conversor *Half-Bridge* deve fornecer à carga a potência média de 224 W.

3. Corrente entregue à carga

A corrente entregue à carga, por um conversor *Half-Bridge*, deve ser de 8 A +/- 1%.

4. Tensão na Bateria

A tensão na Bateria deve variar de 40 V a 60 V.

5. Capacidade de armazenamento da bateria

A bateria deve possuir uma capacidade de armazenamento de 50 Ah +/- 1%.

6. Eficiência do Conversor BCDR

A Eficiência do conversor deve ser maior que 95%.

7. Frequência de chaveamento

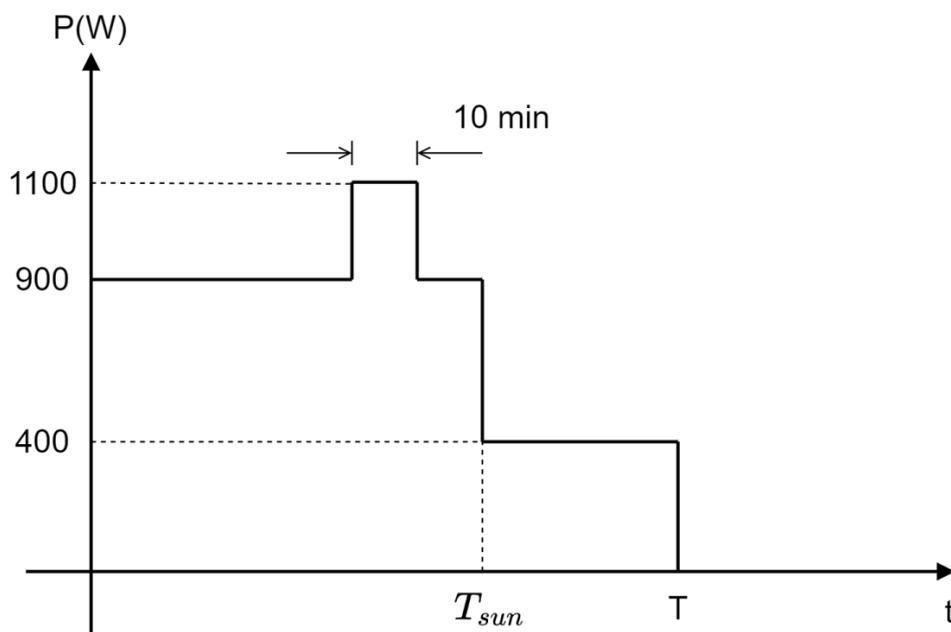
A frequência de chaveamento do MOSFET deve ser de 250 KHz.

8. Banco de Capacitores

A PCDU deve possuir um banco de capacitores de 6,2 mF.

Para fins de exemplificação, esses requisitos podem ser traduzidos para um perfil de potência ilustrado na Figura 5.1, que seria uma demanda de potência aproximada para satélites PMM como o Amazonia 1 (INPE, 2021).

Figura 5.1 – Perfil de potência.



Fonte: Moreira (2020).

A possibilidade de se adicionar ou remover módulos, faz com que a capacidade de processamento de potência da PCU seja configurada de acordo com a especificação, conforme a necessidade do projeto.

Nesse contexto, para a função BCDR é possível personalizar um módulo composto por duas fontes de alimentação SRM (*Switching Regulator Modules*), cada uma capaz de fornecer 8 A à carga do satélite, totalizando 448 W por módulo, ou seja, dois canais de 224 W. Em termos de processamento para recarga da bateria, são gastos 400 W de T_{sun} até T , sendo 448 W suficiente para suprir o satélite durante o período de eclipse. Porém, para tolerar falhas de ponto simples, faz-se necessário o uso de mais um módulo (MOREIRA, 2020).

5.2 Dimensionamento dos componentes

A seguir, serão abordados os dimensionamentos do indutor e dos MOSFETS utilizados no conversor *Half-Bridge*.

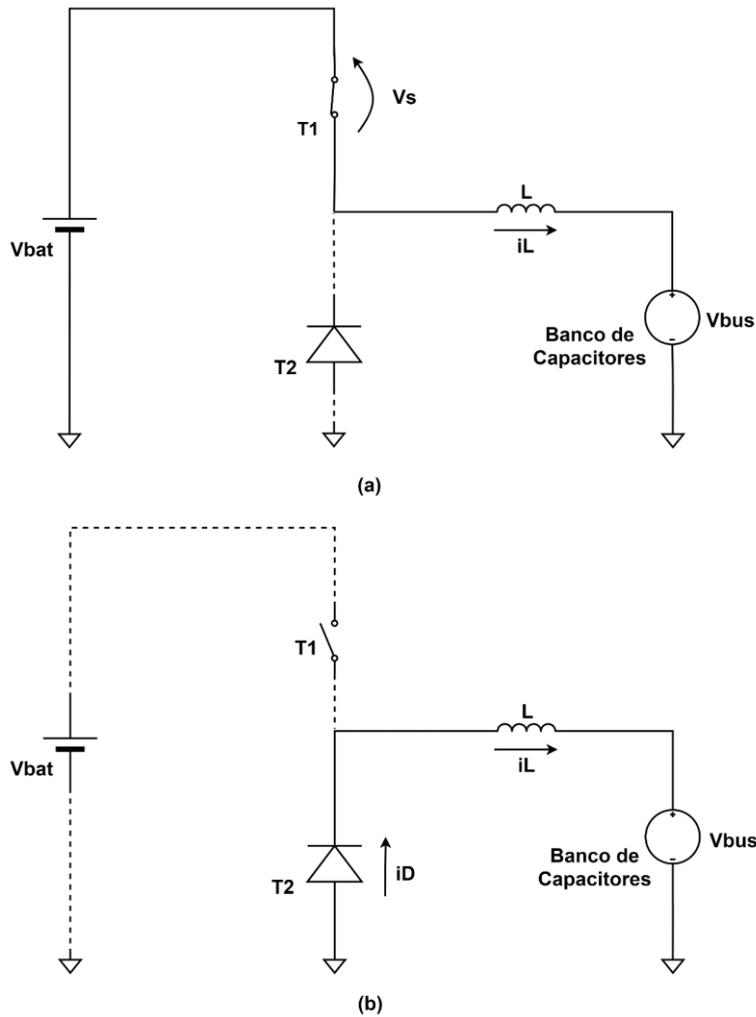
5.2.1 Dimensionamento do indutor

Conforme mencionado anteriormente, no conversor *Half-Bridge*, a corrente no indutor flui nos dois sentidos, dependendo do modo de operação do conversor.

Para fins de cálculo, a especificação do indutor considera a etapa de funcionamento do conversor como *Buck*, sendo a corrente de descarga da bateria aproximadamente igual à de carga.

Desta forma, considerando o funcionamento do conversor como um *Buck*, com o Transistor T_2 substituído por um diodo, e operando em condução contínua, a Figura 5.2 ilustra as duas etapas de funcionamento do conversor.

Figura 5.2 - Etapas de operação: (a) primeira etapa e (b) segunda etapa.



Fonte: Produção do Autor.

Quando a chave T_1 está em condução, o indutor fica conectado entre a bateria e a tensão de saída, com a tensão no indutor dada por:

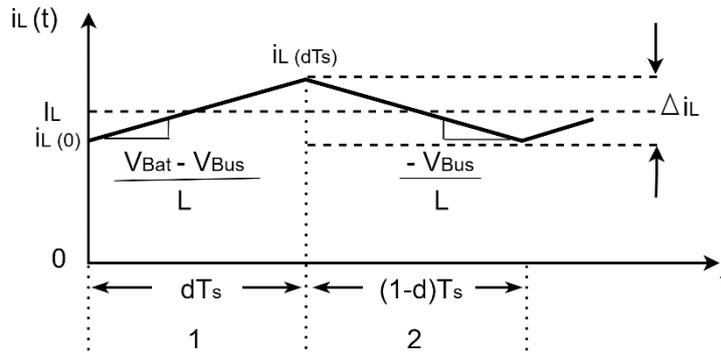
$$v_L = V_{bat} - V_{bus} \quad (5.1)$$

Durante a segunda etapa, um dos terminais do indutor é conectado ao terra do circuito, com a tensão no indutor dada por:

$$v_L = -V_{bus} \quad (5.2)$$

A forma de onda que caracteriza a corrente no indutor é ilustrada na Figura 5.3.

Figura 5.3 - Forma de onda da corrente no Indutor.



Fonte: Adaptado de Erickson e Maksimovic (2004).

A corrente de pico do indutor $i_L(dT_s)$ é igual à componente DC da corrente média I_L mais a ondulação $\frac{\Delta i_L}{2}$. Esta corrente de pico flui não apenas através do indutor, mas também através dos dispositivos semicondutores, transistores, que são utilizados como chave. O conhecimento da corrente de pico é necessário ao especificar esses dispositivos.

Uma vez que sabemos a inclinação da corrente do indutor durante o primeiro intervalo, e também conhecemos o comprimento do primeiro intervalo, podemos calcular a magnitude da ondulação.

A forma de onda $i_L(t)$ é simétrica em relação a I_L e, portanto, durante o primeiro intervalo, a corrente aumenta em Δi_L . Portanto, a mudança na corrente, Δi_L , é igual à inclinação multiplicada pelo intervalo dT_s .

$$\Delta i_L = \left(\frac{V_{Bat} - V_{Bus}}{L} \right) (dT_s) \quad (5.3)$$

Usualmente, os valores de Δi_L variam na faixa de 10% a 40% do valor da componente DC da corrente entregue à carga (KAZIMIERCZUK, 2008). Neste trabalho será utilizado um Δi_L de 40%.

Desta forma, o valor para a indutância pode ser escolhido de modo que uma ondulação de corrente desejada Δi_L seja atingida.

Logo:

$$L = \left(\frac{V_{Bat} - V_{Bus}}{\Delta i_L} \right) (dT_S) \quad (5.4)$$

Utilizando a frequência de chaveamento especificada nos requisitos de projeto é possível calcular o valor da indutância para o conversor.

$$L = \left(\frac{V_{Bat} - V_{Bus}}{\Delta i_L f_S} \right) d \quad (5.5)$$

Utilizando a tensão máxima na bateria, temos:

$$V_{Bus} = dV_{Bat} \rightarrow 28V = d \cdot 60V \rightarrow d = 0,47 \quad (5.6)$$

A corrente média no indutor é igual a corrente entregue à carga, especificada nos requisitos de projeto.

Logo:

$$L = \left(\frac{60V - 28V}{0,4 \times 8 \times 250 \times 10^3} \right) \times 0,47 \rightarrow L = 18,8 \mu H \quad (5.7)$$

5.2.2 Dimensionamento dos semicondutores de Potência

O projeto dos semicondutores, neste caso os MOSFETS, é outro passo importante para garantir um bom funcionamento do conversor. Os parâmetros mais importantes a serem obtidos são:

- A tensão máxima que eles devem suportar;
- A corrente máxima nos MOSFETS;
- A corrente média e eficaz nos MOSFETS.

Tensão máxima sobre os MOSFETS

A tensão máxima sobre os MOSFETS é determinada quando estas se encontram em estado OFF, e corresponde ao valor da tensão máxima da bateria.

Logo:

$$V_{T_1} = V_{T_2} = V_{Bat} \quad (5.8)$$

Corrente média e eficaz nos MOSFETS

Para cálculo dos valores médio e eficaz da corrente nas chaves, iremos utilizar a aproximação por baixa ondulação, utilizando a corrente média no indutor, ilustrada na Figura 5.4.

Logo, os valores médios das correntes nas chaves são expressos por (ERICKSON, 2004; HART, 2012):

$$i_{T1} = \frac{1}{T_s} \int_0^{T_s} i_{T1} dt = \frac{1}{T_s} \int_0^{DT_s} I_L dt = D \cdot I_L = 3,76 A \quad (5.9)$$

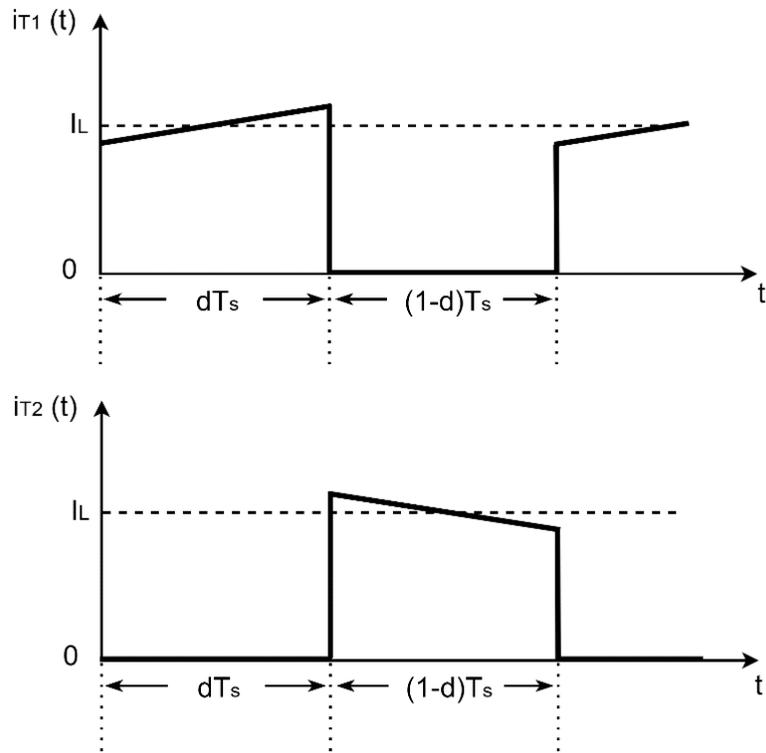
$$i_{T2} = \frac{1}{T_s} \int_0^{T_s} i_{T2} dt = \frac{1}{T_s} \int_0^{(1-D)T_s} I_L dt = (1 - D) \cdot I_L = 4,24 A \quad (5.10)$$

E os valores eficazes são expressos por:

$$i_{T1(ef)} = \sqrt{\frac{1}{T_s} \int_0^{T_s} i_{T1}^2 dt} = \sqrt{\frac{1}{T_s} \int_0^{DT_s} I_L^2 dt} = \sqrt{D} \cdot I_L = 5,48 A \quad (5.11)$$

$$i_{T2(ef)} = \sqrt{\frac{1}{T_s} \int_0^{T_s} i_{T2}^2 dt} = \sqrt{\frac{1}{T_s} \int_0^{(1-D)T_s} I_L^2 dt} = \sqrt{1 - D} \cdot I_L = 5,82 A \quad (5.12)$$

Figura 5.4 - Corrente na Chave.



Fonte: Produção do Autor.

Corrente máxima nos MOSFETS

Para calcular o valor máximo da corrente nos MOSFETS deve-se considerar a forma de onda da corrente no indutor. Desta forma, pela análise da Figura 5.3, pode-se obter o valor de pico da corrente no indutor, que é equivalente ao valor de pico da corrente nos transistores. Este valor é dado por:

$$I_{T_1(\text{Máx})} = I_{T_2(\text{Máx})} = I_L + \frac{\Delta i_L}{2} \quad (5.13)$$

Logo:

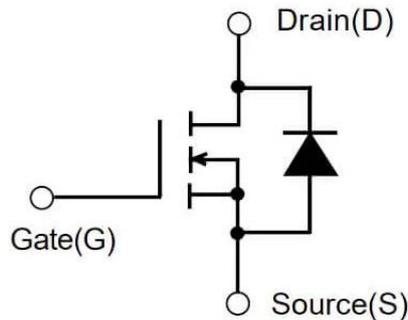
$$I_{T_1(\text{Máx})} = I_{T_2(\text{Máx})} = 9.6 \text{ A} \quad (5.14)$$

Considerando o transistor como ideal, o MOSFET está em estado bloqueado quando não há uma tensão V_{GS} aplicada entre o *gate* e o *source*, resultando em uma impedância muito elevada entre o *gate* e o *source*, o que impede a circulação da corrente de dreno I_D . O MOSFET entra em condução quando uma

tensão V_{GS} é aplicada e a resistência entre o *dreno* e o *source* se torna nula, permitindo a circulação da corrente I_D .

A Figura 5.5 ilustra os terminais do MOSFET.

Figura 5.5 - Representação dos terminais do Transistor MOSFET.



Fonte: Produção do Autor.

Desta forma, para seleccionar o MOSFET a ser utilizado no projeto do conversor devem-se observar esses dois parâmetros da *data sheet*, a tensão V_{GS} e a corrente I_D . A tensão V_{GS} deve ser maior que a tensão máxima sobre o MOSFET, ou seja, maior que V_{Bat} . A corrente no dreno I_D especificada na *data sheet* deve ser maior que a corrente máxima no MOSFET.

Logo:

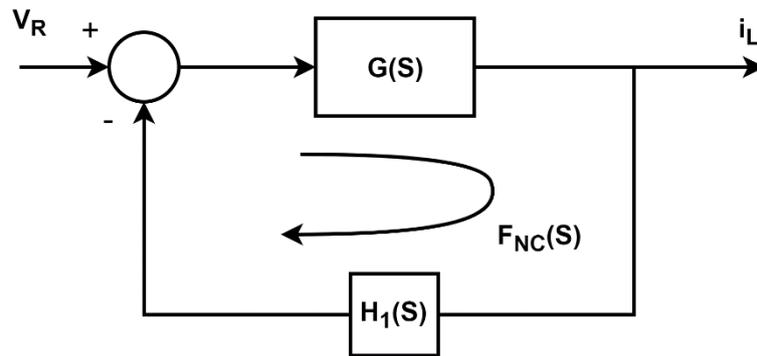
$$V_{GS} > V_{Bat} \quad (5.15)$$

$$I_D > I_{T(Máx)} > 9.6 \text{ A} \quad (5.16)$$

5.3 Controle do *loop* interno de corrente do sistema

O Sistema em malha fechada não compensado pode ser representado pelo diagrama de blocos da Figura 5.6, onde $G(s) = \frac{G_{id}}{V_P}$.

Figura 5.6 - Sistema em malha fechada não compensado.



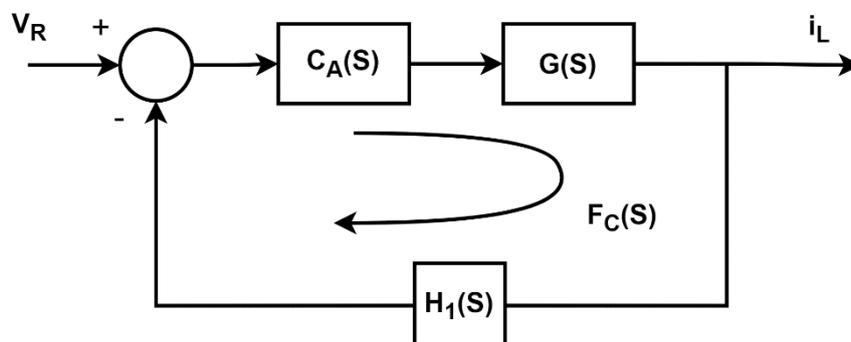
Fonte: Produção do Autor.

Denomina-se função de transferência de malha aberta não compensada ($F_{NC}(s)$) o ganho equivalente da multiplicação das funções de transferência contidas na malha:

$$F_{NC}(s) = G(s)H_1(s) \quad (5.17)$$

Na grande maioria dos casos, a análise da $F_{NC}(s)$ não demonstra um comportamento adequado do sistema do ponto de vista estático ou dinâmico. Neste caso, é necessário adicionar um compensador para ajustar a resposta do sistema de acordo com os parâmetros desejados do projeto (MITCHELL; MAMMANO, 1983).

Figura 5.7 - Sistema em malha fechada compensado.



Fonte: Produção do Autor.

A Figura 5.7 ilustra o diagrama de blocos com o compensador $C_A(s)$. Desta forma, a função de transferência de malha aberta compensada ($F_C(s)$) é descrita pelo ganho equivalente da multiplicação das funções de transferência contidas na malha:

$$FTMA_C(s) = C_A(s)G(s)H_1(s) \quad (5.18)$$

O Projeto do Controlador pode ser realizado utilizando a resposta em frequência do Sistema, por meio dos diagramas de Bode.

5.3.1 Resposta em frequência

Entende-se como análise da resposta em frequência, a resposta em regime estacionário de um sistema submetido a um sinal de entrada senoidal e com condições iniciais nulas. Neste método, varia-se a frequência do sinal de entrada do sistema para observar sua resposta resultante (OGATA, 2010).

A Figura 5.8 considera um sistema linear invariante no tempo. A Função de transferência é $G(s)$, e a entrada e saída são dadas por $x(t)$ e $y(t)$, respectivamente. Para um sinal de entrada senoidal e condições iniciais nulas, o sinal de saída em regime estacionário será um sinal senoidal com a mesma frequência, mas provavelmente com amplitude e ângulo de fase diferentes do sinal de entrada (OGATA, 2010), (NISE, 2002).

Figura 5.8 - Sistema Linear e invariante no tempo.



Fonte: Ogata (2010).

Prova-se que a Função de transferência que descreve o comportamento senoidal do sistema em regime permanente pode ser obtida substituindo s por $j\omega$ em $G(s)$:

$$\frac{Y(j\omega)}{X(j\omega)} = G(j\omega) \quad (5.19)$$

Como $G(j\omega)$ é uma grandeza complexa, ela pode ser escrita da seguinte maneira:

$$G(j\omega) = \rho \cdot e^{j\Phi} \quad (5.20)$$

onde $\rho = |G(j\omega)|$ representa o módulo de $G(j\omega)$; e $\Phi = \angle G(j\omega)$ representa o ângulo de $G(j\omega)$.

Logo, no 1º e 4º quadrantes:

$$\Phi = \angle G(j\omega) = \tan^{-1} \left[\frac{\text{parte imaginária de } G(j\omega)}{\text{parte real de } G(j\omega)} \right] \quad (5.21)$$

Desta forma, a amplitude da saída é dada pelo produto da amplitude da entrada por $\rho = |G(j\omega)|$, enquanto o ângulo de fase da saída difere do ângulo de fase da entrada pelo valor $\Phi = \angle G(j\omega)$.

A função de transferência senoidal $G(j\omega)$ é a relação entre $X(j\omega)$ e $Y(j\omega)$, sendo uma grandeza complexa que pode ser representada pelo módulo e pelo ângulo de fase, tendo a frequência como parâmetro.

5.3.2 Diagramas de Bode da $F_{NC}(s)$

Os diagramas de Bode são constituídos por dois gráficos: o primeiro é o gráfico de 20 x logaritmo na base 10 do módulo ρ (em db) de uma função de transferência senoidal; e o segundo é o gráfico do ângulo de fase Φ (em °). Os dois gráficos são traçados em relação à frequência angular ω (rad/s) em escala logarítmica na base 10.

A 1ª representação gráfica é determinada a partir da equação a seguir, onde a base do logaritmo é 10 (OGATA, 2010). A 2ª segue processo equivalente.

$$\text{Ganho Logarítmico} = 20 \log(|G(j\omega)|) \quad (5.22)$$

A principal vantagem de se utilizar os diagramas de Bode é que a multiplicação dos módulos pode ser convertida em soma; e a soma das fases é trivial. Além

disso, existe um meio simples de esboçar uma curva aproximada de 20 x logaritmo do módulo na base 10 e a curva das fases, baseada em aproximações assintóticas prescritas pelo Teorema de Bode.

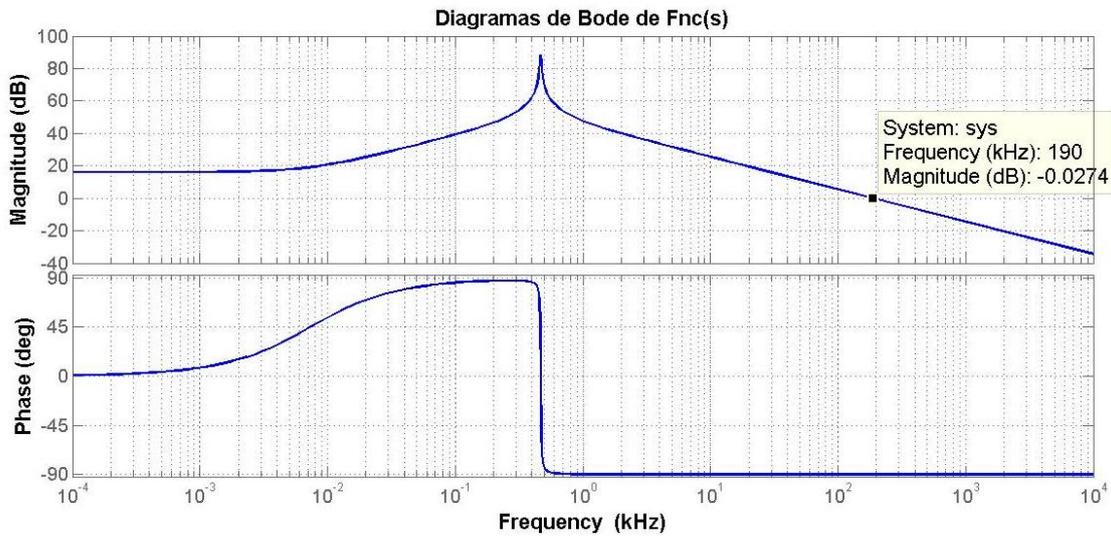
Os diagramas de Bode possibilitam: 1) determinar como o sistema se comporta para diferentes frequências; 2) encontrar os parâmetros de estabilidade para o sistema; e 3) projetar o compensador para garantir uma resposta desejada para o sistema; todos em malha fechada, todos a partir da malha aberta.

A Figura 5.9 mostra os Diagramas de Bode da $F_{NC}(s)$ do sistema obtido por meio do software MATLAB, utilizando os parâmetros da Tabela 5.1. Nestes diagramas é possível analisar quatro especificações importantes para o projeto do compensador e estabilidade do sistema, que serão analisadas a seguir.

Tabela 5.1 – Parâmetros da simulação.

Parâmetros	Valores	Fonte
Tensão da Bateria	$V_{Bat} = 60 V$	Requisitos de projeto
Tensão do Barramento	$V_{Bus} = 28 V$	Requisitos de projeto
Potência de saída	$P_o = 224 W$	Requisitos de projeto
Indutância	$L = 18,8 \mu H$	Valor calculado no tópico 5.2.1
Resistência da carga	$R_L = 3,5 \Omega$	Requisitos de projeto
Banco de Capacitores	$C = 6,2 mF$	Requisitos de projeto
Ganho do Sensor de Corrente	$H_1 = 0,67$	Valor calculado no tópico 4.4
Ganho do Modulador PWM	$K_{PWM} = 1/1,8$	Valor calculado no tópico 4.3

Figura 5.9 - Diagramas de Bode da $F_{NC}(s)$.



Fonte: Produção do Autor.

A variação de fase aparentemente brusca na década de 10^{-1} a 10^0 kHz se deve a divisão da escala usual dos livros estar em termos de $\frac{\omega}{\omega_n}$, neste caso $\omega_n = \frac{1}{\sqrt{LC}}$, com uma capacitância muito elevada; e as 8 décadas $[10^{-4}; 10^4]$ (Hz).

Frequência de cruzamento de ganho (f_c)

A Frequência de Cruzamento de Ganho é a frequência na qual o ganho de malha aberta é unitário, e tem magnitude 0 dB . O Sistema em malha fechada filtra os sinais relativos às frequências maiores que f_c e transmite os sinais com frequências menores que f_c .

Uma relação muito importante entre o sistema de malha aberta e malha fechada é que a frequência de cruzamento de ganho no gráfico de bode de malha aberta corresponde à Frequência de largura de banda (f_B) do sistema em malha fechada (DIXON, 1990).

No gráfico da Figura 5.9 a frequência de cruzamento do sistema em malha aberta não compensado é de aproximadamente 190 kHz.

Margem de Fase

A Margem de Fase é o atraso de fase adicional na Frequência de Cruzamento de Ganho (0 dB) necessário para levar o sistema ao limiar da instabilidade.

Desta forma, a Margem de Fase pode ser expressa por:

$$MF = 180^\circ + \angle G(j\omega_c) \quad (5.23)$$

Sendo que quanto menor for a Margem de fase e mais próximo de -180° estiver o ângulo na Frequência de Cruzamento de Ganho, mais próximo da instabilidade o sistema se encontrará.

No gráfico da Figura 5.9, a Margem de fase é de 90° .

Margem de Ganho

Quantifica o ganho adicional, na frequência onde o ângulo de fase é -180° , necessário para levar o sistema ao limiar da instabilidade.

No gráfico da Figura 5.9 a Margem de Ganho é infinita, visto que o gráfico de fase não cruza a frequência onde o ângulo é -180° .

Largura de Banda (f_B)

A Largura de Banda do sistema corresponde ao intervalo no qual o ganho de malha fechada não caiu abaixo de 0 dB. A Largura de Banda é caracterizada pela capacidade de reproduzir o sinal de entrada e pelas características de filtragem de ruídos de alta frequência (OGATA, 2010).

Um sistema com largura de banda larga corresponde a uma resposta rápida. Ou seja, pode-se dizer que a largura de banda é proporcional à rapidez de resposta do sistema.

Como neste projeto a variável de controle é a corrente média no indutor (sinal de baixa frequência), o ideal é atenuar os sinais de alta frequência. A frequência de largura de banda está alta, correspondendo a 190 kHz. Desta forma, o compensador a ser utilizado irá diminuir essa frequência de cruzamento de

malha aberta do sistema. Para fins de análise do sistema, a largura de banda adequada para o projeto deve ser inferior a $\frac{f_S}{\pi}$ (MITCHELL; MAMMANO, 1983). Desta forma, f_B deve ser inferior a 79,6 kHz.

5.3.3 Critérios de estabilidade

Um sistema é considerado estável se a margem de ganho está em torno de 6 db a 12 db e a margem de fase com um valor superior a 45° (MITCHELL; MAMMANO, 1983).

Analisando os Diagramas de Bode da $F_{NC}(s)$, pode-se concluir que o bloco compensador deverá ser projetado para ajustar a frequência de largura de banda a um valor adequado.

5.3.4 Projeto do compensador

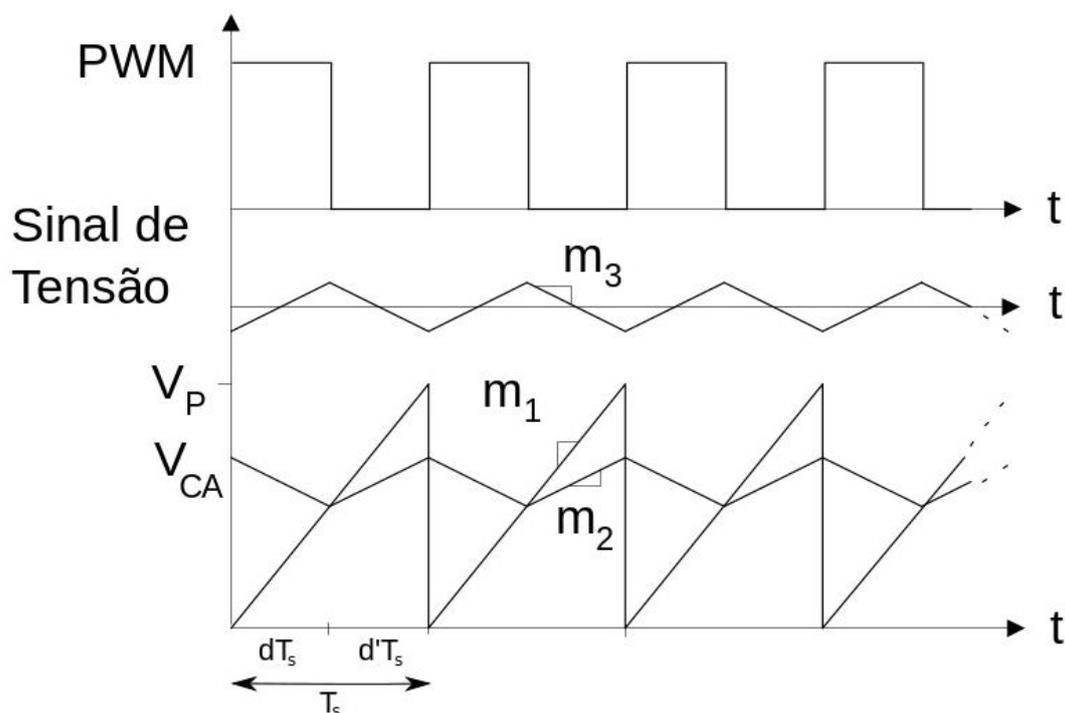
O compensador pode ser projetado analisando a inclinação do sinal de saída V_{CA} e o ganho máximo do amplificador utilizado.

5.3.4.1 Inclinação do sinal de V_{CA}

Os circuitos que utilizam um controle de chaveamento podem apresentar problemas com as oscilações subharmônicas caso as inclinações das formas de onda aplicadas às duas entradas do comparador PWM não estejam relacionadas de maneira adequada (DIXON, 1990).

Nesse contexto, o bloco compensador deve ser projetado levando-se em consideração o sinal de alta frequência da onda dente de serra do controle PWM. A Figura 5.10 demonstra como a ondulação da forma de onda de saída amplificada V_{CA} pode interferir na operação do PWM.

Figura 5.10 – Considerações de estabilidade de sinal para o controle de corrente média.



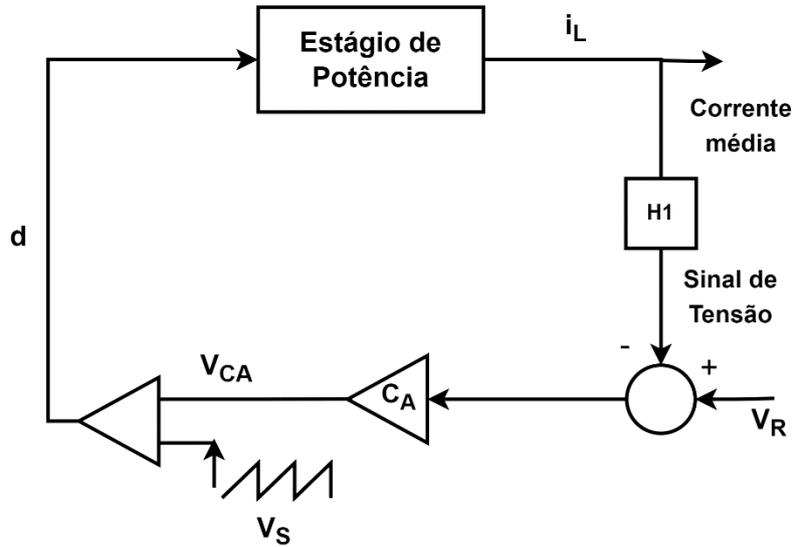
Fonte: Adaptado de Mitchell e Mammano (1983).

Para simplificar, esta ilustração assume um ganho do amplificador de erro constante para demonstrar o conceito de que há um limite para o ganho máximo que o sistema pode ter na frequência de comutação. Além desse limite, o sistema apresenta grande instabilidade de sinal, independentemente dos valores mostrados nos gráficos de Bode (MITCHELL; MAMMANO, 1983).

Na Figura 5.10, m_3 caracteriza a inclinação da reta do sinal de tensão de entrada no compensador, vindo do sensor de corrente H_1 e apresentando a mesma inclinação da corrente no indutor (MITCHELL; MAMMANO, 1983). A inclinação m_2 é a inclinação da reta do sinal modulador V_{CA} utilizado no controle PWM e m_1 a inclinação do sinal de alta frequência V_s dente de serra do PWM.

A Figura 5.11 ilustra o diagrama de blocos para o controle PWM, facilitando o entendimento das análises seguintes.

Figura 5.11 - Diagrama de Blocos do Controle PWM.



Fonte: Produção do Autor.

Analisando o intervalo $d'T_s$ na Figura 5.9, as inclinações m_1 e m_3 são descritas como:

$$m_1 = V_p \times f_s \quad (5.24)$$

$$m_3 = \frac{V_{Bus}}{L} \times H_1 \quad (5.25)$$

A corrente média no indutor é convertida em um sinal de tensão através do sensor de corrente H_1 e multiplicado por um ganho C_A , G_{CA} . Logo, a inclinação m_2 do sinal V_{CA} pode ser expressa por:

$$m_2 = \frac{V_{Bus}}{L} \times H_1 \times G_{CA} \quad (5.26)$$

De acordo com Dixon (1994), o compensador deve ser projetado para que o ângulo de inclinação do sinal V_{CA} seja menor que o ângulo de inclinação da forma de onda de alta frequência. Ou seja, o ganho máximo do compensador, G_{CAMax} , para uma frequência f_s é definido baseado na inclinação da rampa do oscilador.

Neste projeto será utilizada uma margem de erro de 20% para os cálculos. Logo:

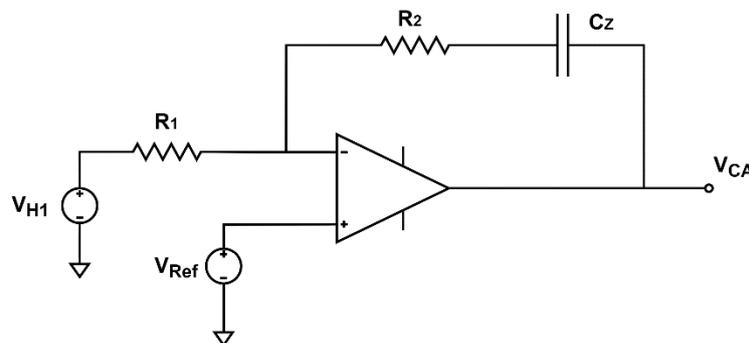
$$\frac{V_{Bus}}{L} \times H_1 \times G_{CA_{Máx}} = 0,8(V_P \times f_S) \quad (5.27)$$

$$G_{CA_{Máx}} = \frac{L \times 0,8(V_P \times f_S)}{V_{Bus} \times H_1} \quad (5.28)$$

5.3.4.2 Ganho máximo do compensador

O circuito da Figura 5.12 ilustra o compensador que será utilizado para obter um baixo erro DC e uma largura de banda menor para o sistema. Neste circuito, um capacitor é adicionado em série com o resistor de *feedback*. A intenção é fornecer um alto ganho em baixas frequências enquanto ainda mantém uma margem de fase aceitável na frequência de cruzamento de ganho.

Figura 5.12 - Compensador C_A .



Fonte: Produção do Autor.

Sendo a função de Transferência descrita por:

$$F_{CA}(s) = \frac{R_2 C_z s + 1}{R_1 C_z s} \quad (5.29)$$

Para calcular o ganho máximo $G_{C_{Amax}}$ do compensador, pode-se considerar $R_2 C_Z S \gg 1$ (MITCHELL; MAMMANO, 1983), (DIXON, 1994):

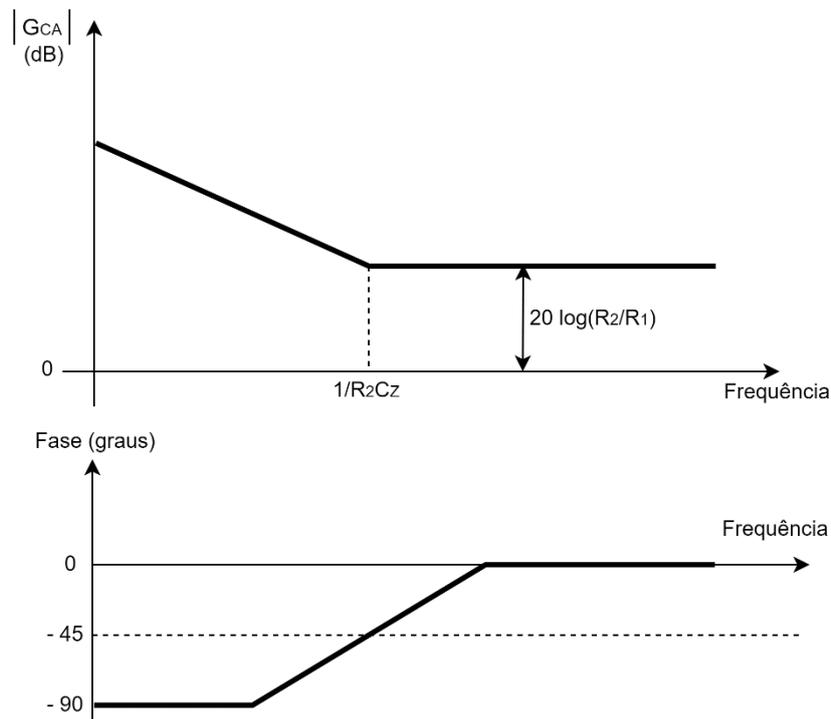
$$G_{C_{Amax}} = \frac{R_2}{R_1} \quad (5.30)$$

A Função $C_A(s)$ possui um pólo e um zero. A frequência do zero (ω_z) ocorre em $\frac{1}{R_2 C_Z}$, logo:

$$f_z = \frac{1}{2\pi R_2 C_Z} \quad (5.31)$$

A Figura 5.13 esboça os Diagramas de Bode que representam o circuito do compensador, baseado em aproximações assintóticas.

Figura 5.13 – Esboços dos Diagramas de Bode do Compensador.



Fonte: Produção do Autor.

A partir da análise dos diagramas, pode-se extrair o primeiro critério do projeto do compensador, relacionando às Equações 5.28 e 5.30:

$$\frac{R_2}{R_1} = \frac{L \times 0,8(V_P \times f_s)}{V_{Bus} \times H_1} \quad (5.32)$$

Logo:

$$\frac{R_2}{R_1} = \frac{18,8 \times 10^{-6} \times 0,8(1,8 \times 250 \times 10^3)}{28 \times 0,67} = 0,36 \quad (5.33)$$

O critério para a escolha do capacitor C_Z relaciona as frequências de chaveamento e de cruzamento com a frequência ω_Z do compensador. Desta forma, a escolha do capacitor possibilita o ajuste da Largura de Banda do sistema.

A frequência f_Z pode ser definida como $1/2$ da frequência de cruzamento f_C (DIXON, 1994) e a frequência de chaveamento f_s é relacionada com f_C de acordo com a Equação 5.34 a seguir (MITCHELL; MAMMANO, 1983):

$$f_C = \frac{f_s}{10} \quad (5.34)$$

Relacionando as Equações 5.31 e 5.34, temos:

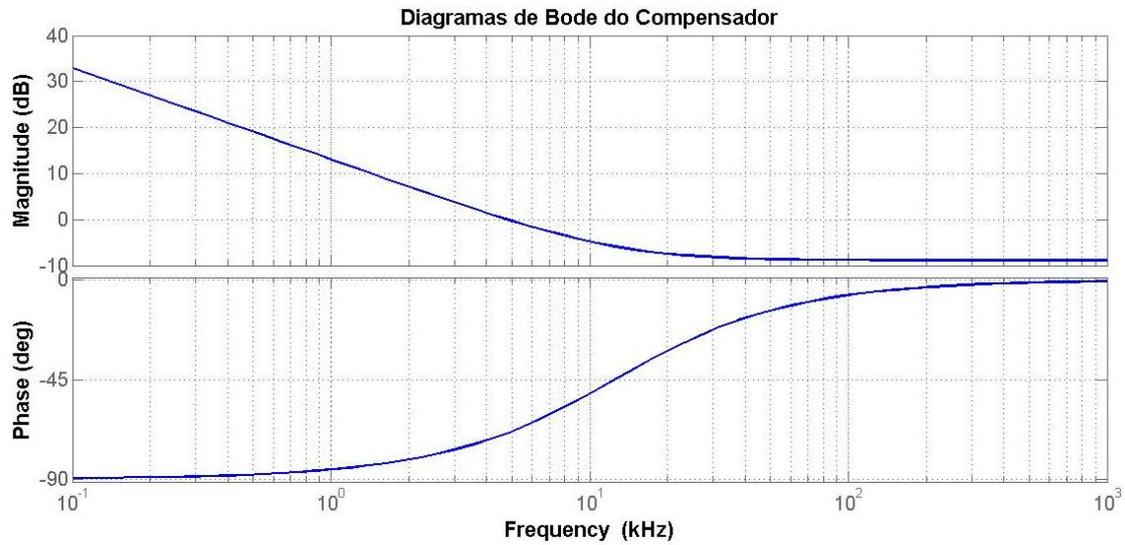
$$\frac{1}{2} \times \frac{f_s}{10} = \frac{1}{2\pi R_2 C_Z} \quad (5.35)$$

$$C_Z = \frac{20}{2\pi R_2 f_s} \quad (5.36)$$

Desta forma, é possível calcular a capacitância C_Z com as informações disponíveis.

A Figura 5.14 mostra os gráficos de Bode do compensador, gerado no MATLAB, utilizando os seguintes parâmetros: $R_1 = 1K\Omega$, $R_2 = 360\Omega$, $C_Z = 36 \mu F$.

Figura 5.14 - Diagramas de Bode do Compensador.



Fonte: Produção do Autor.

De acordo com os diagramas, pode-se observar um ganho constante expresso pela Equação 5.37:

$$20 \log \left(\frac{R_2}{R_1} \right) = 20 \log(0,36) = -8,87 \text{ dB} \quad (5.37)$$

5.3.5 Diagramas de Bode da $F_c(s)$

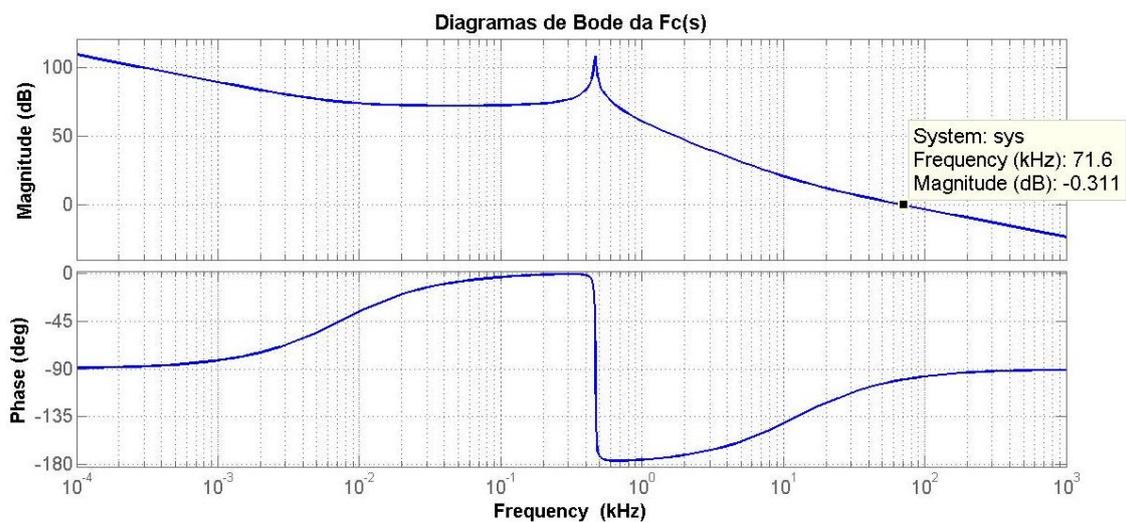
Com o controlador projetado adequadamente, pode-se plotar a resposta em frequência da $F_c(s)$, que resulta nos diagramas de Bode da Figura 5.15.

Os parâmetros utilizados para gerar o diagrama no MATLAB estão dispostos na Tabela 5.2 a seguir.

Tabela 5.2 – Parâmetros do Sistema.

Parâmetros	Valores	Fonte
Tensão da Bateria	$V_{Bat} = 60 V$	Requisitos de projeto
Tensão do Barramento	$V_{Bus} = 28 V$	Requisitos de projeto
Potência de saída	$P_o = 224 W$	Requisitos de projeto
Indutância	$L = 18,8 \mu H$	Valor calculado no tópico 5.2.1
Resistência da carga	$R_L = 3,5 \Omega$	Requisitos de projeto
Banco de Capacitores	$C = 6,2 mF$	Requisitos de projeto
Ganho do Sensor de Corrente	$H_1 = 0,67$	Valor calculado no tópico 4.4
Ganho do Modulador PWM	$K_{PWM} = 1/1,8$	Valor calculado no tópico 4.3
Resistência R_1 do Compensador	$R_1 = 1 k\Omega$	Valor calculado no tópico 5.3.4.2
Resistência R_2 do Compensador	$R_2 = 360 \Omega$	Valor calculado no tópico 5.3.4.2
Capacitância C_z do Compensador	$C_z = 36 \eta F$	Valor calculado no tópico 5.3.4.2

Figura 5.15 – Diagramas de Bode da $F_C(s)$.



Fonte: Produção do Autor.

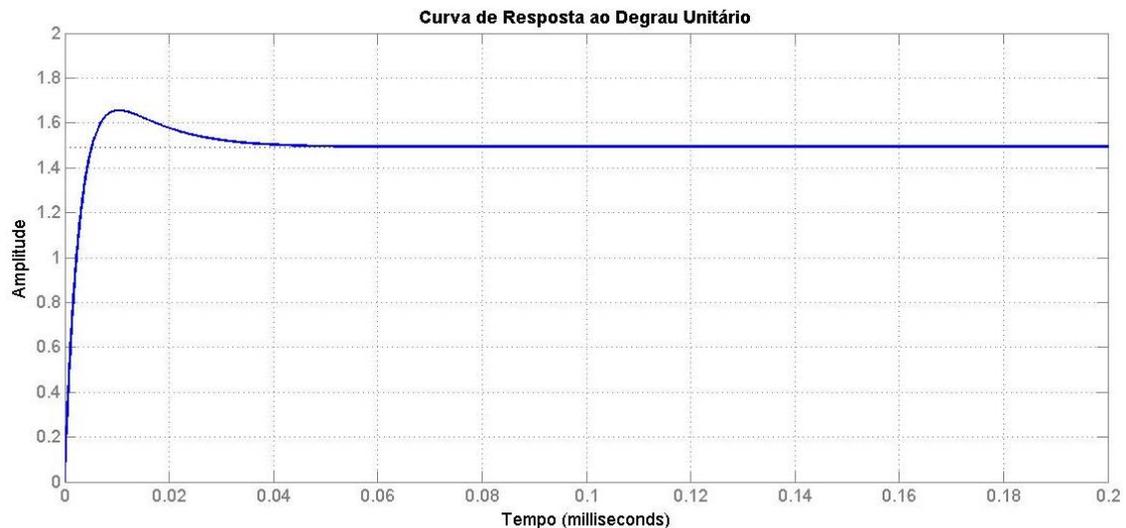
Pode-se observar que o sistema em malha aberta apresenta um comportamento estável, com uma margem de fase positiva de aproximadamente 80° e uma margem de ganho infinita. A Frequência de Cruzamento de Ganho f_c está de acordo com previsto, fornecendo uma frequência de largura de banda de aproximadamente 72 kHz.

5.3.6 Resposta transitória a uma entrada em degrau unitário

As características de desempenho de um sistema de controle podem ser especificadas em termos de resposta transitória a uma entrada em degrau unitário, quando o sistema é submetido a um sinal de entrada suficientemente brusco (OGATA, 2010).

A Figura 5.16 ilustra a curva de resposta transitória a uma entrada em degrau unitário do sistema, utilizando a função de transferência em malha fechada do conversor.

Figura 5.16 - Resposta transitória a uma entrada em degrau unitário.



Fonte: Produção do Autor.

Exceto para certas aplicações nas quais as oscilações não podem ser toleradas, é desejável que a resposta transitória do sistema seja suficientemente rápida e amortecida (OGATA, 2010). Logo, o coeficiente de amortecimento para uma resposta transitória desejável deve se situar entre 0,4 e 0,8. Valores pequenos de ζ ($0 < \zeta < 0,4$) resultam em excessivo sobressinal na resposta transitória, e um sistema com um valor de ζ elevado ($\zeta > 0,8$) responde lentamente (OGATA, 2010).

Sendo M_p o máximo sobressinal da resposta ao degrau unitário da Figura 5.14, temos (OGATA, 2010):

$$M_p = e^{-\left(\frac{\zeta}{\sqrt{1-\zeta^2}}\right)\pi} \quad (5.37)$$

$$e^{-\left(\frac{\zeta}{\sqrt{1-\zeta^2}}\right)\pi} = 0,17 \quad (5.38)$$

$$\frac{\zeta\pi}{\sqrt{1-\zeta^2}} = 1,77 \quad (5.39)$$

$$\zeta = 0,491 \quad (5.40)$$

Logo, antes de atingir o regime permanente, a resposta transitória do sistema apresenta uma oscilação amortecida e resposta rápida, apresentando um coeficiente de amortecimento de aproximadamente 0,491.

6 SIMULAÇÕES E ANÁLISES DOS RESULTADOS

A validação do funcionamento do conversor foi feita utilizando dois modelos de simuladores desenvolvidos em MATLAB/*Simulink*, usando o software da Divisão de Eletrônica Espacial e Computação do INPE.

O primeiro Modelo e sua simulação apresentam o controle da malha interna de corrente no conversor quando submetido a um transitório de carga, durante o descarregamento da bateria. Para esse modelo, o principal requisito é a regulação da tensão do barramento principal.

O segundo Modelo e suas duas simulações apresentam o controle de todo o subsistema PSS, utilizando os parâmetros calculados ao longo desta dissertação. O principal requisito desta simulação é a regulação da tensão do barramento principal, que é realizada pelo controlador MEA. Os princípios de controle utilizados são baseados no controle de três domínios.

Para o segundo modelo, duas simulações foram realizadas buscando verificar o controle em três domínios: a primeira simulou o PSS nos modos de operação S3R e BDR; a segunda simulou o PSS nos modos de operação S3R, BCR e BDR.

A Tabela 6.1 detalha e explica as simulações realizadas.

Tabela 6.1 – Simulações realizadas.

Simulação	Modelo
1 ^a → Transitório de corrente e tensão.	1 ^o Modelo → Controle da malha interna de corrente.
2 ^a → Controle do subsistema PSS nos modos de operação S3R e BDR.	2 ^o Modelo → Controle do subsistema PSS.
3 ^a → Controle do subsistema PSS nos modos de operação S3R, BCR e BDR.	2 ^o Modelo → Controle do subsistema PSS.

6.1 Modelo e simulação do controle da malha interna de corrente do subsistema PSS

Esta simulação, do controle da malha de corrente, tem como objetivo principal demonstrar o controle da malha interna de corrente do conversor quando submetido a um transitório de carga, durante o descarregamento da bateria. A Figura 6.1 ilustra o esquema do controle em malha fechada do sistema utilizado para a primeira simulação. Nela, o circuito dentro da caixa pontilhada representa o estágio de potência do conversor após o *Averaging Modeling*.

A Figura 6.2 ilustra o diagrama de blocos do 1º simulador, realizado no ambiente MATLAB/*Simulink*. A simulação será baseada em um consumo de energia pelo barramento inicialmente em *standby*, sendo submetido a um transitório de carga, simulando um pico na demanda de corrente pela carga útil do satélite.

Para a simulação, provou-se ser suficiente considerar o controlador MEA como um controlador PI (DIXON, 1994). Sendo o MEA o controlador principal de todo o subsistema e já desenvolvido pela Divisão de Eletrônica Espacial e Computação do INPE (MAGALHÃES, 2019), e o foco deste trabalho apenas o BCDR, este trabalho utiliza valores aproximados para K_p e K_i referentes ao controlador MEA (Apêndice A). Neste esquema de controle, o MEA controla o *loop* externo de tensão, gerando o sinal de referência utilizado no *loop* interno de corrente.

É importante enfatizar que o objetivo desta 1ª simulação é demonstrar a implementação do controle da malha interna de corrente utilizando os parâmetros calculados nesse trabalho, analisando a resposta do sistema após um transitório de carga.

Os parâmetros utilizados na 1ª simulação são mostrados na Tabela 6.2.

Tabela 6.2 - Parâmetros usados na 1ª simulação.

Parâmetros	Valores	Fonte
Banco de Capacitores	$CAP_BANK = 6,2 \text{ mF}$	Requisitos de projeto
Referência de Tensão do Barramento	$V_{BUS_{ref}} = 6,4 \text{ V}$	Valor utilizado para fins de simulação
Ganho do Sensor de Tensão	$H_2 = 0,23$	Valor utilizado para fins de simulação
Bateria – Capacitância Equivalente	$C_{bat} = 7436 \text{ F}$	Requisitos de projeto
Resistência do Capacitor	$r_i = 0,1 \Omega$	Valor utilizado para fins de simulação
Indutância	$L = 18,8 \mu\text{H}$	Valor calculado no tópico 5.2.1
Ganho do Sensor de Corrente	$H_1 = 0,67$	Valor calculado no tópico 4.4
Ganho do Modulador PWM	$K_{PWM} = 1/1,8$	Valor calculado no tópico 4.3
Resistência R_1 do Compensador	$R_1 = 1 \text{ k}\Omega$	Valor calculado no tópico 5.3.4.2
Resistência R_2 do Compensador	$R_2 = 360 \Omega$	Valor calculado no tópico 5.3.4.2
Capacitância C_z do Compensador	$C_z = 36 \text{ nF}$	Valor calculado no tópico 5.3.4.2

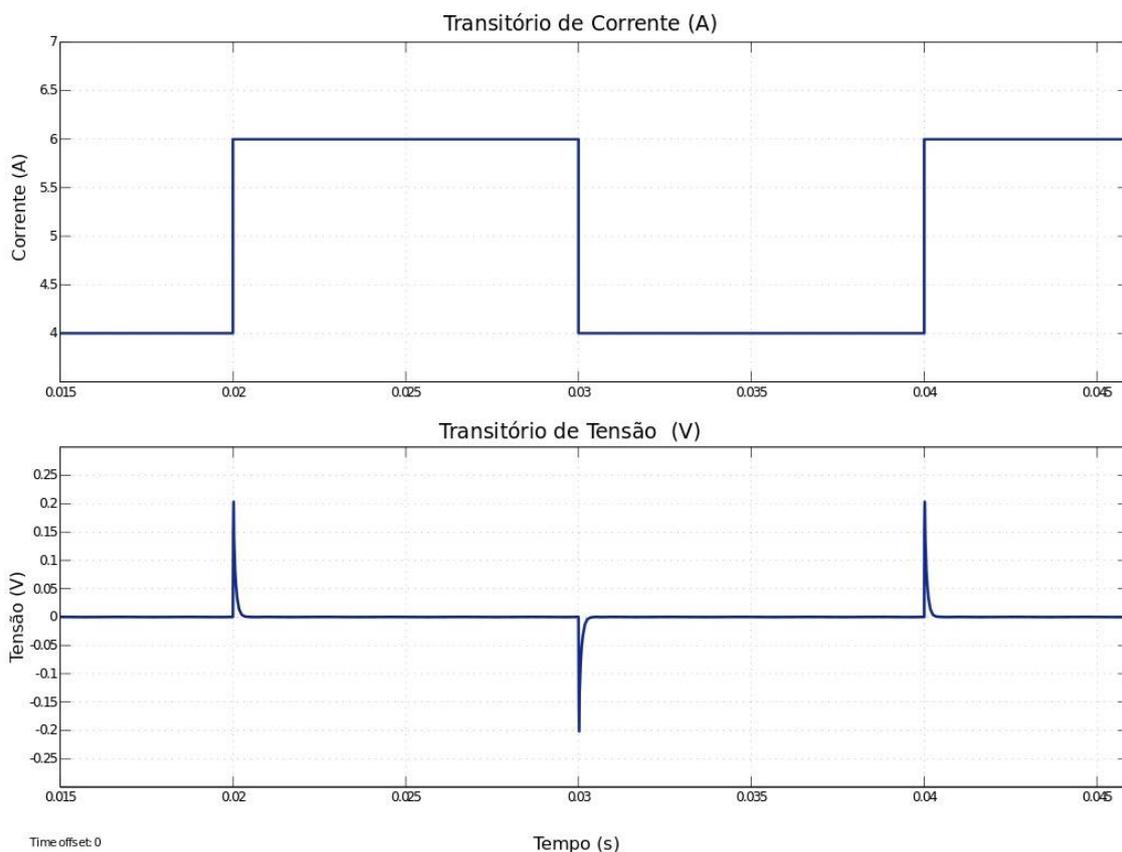
Utilizando o requisito da capacidade de armazenamento da bateria, foi estabelecido um valor de capacitância equivalente para a bateria, conforme consta na Tabela 6.2.

Os resultados da 1ª simulação são apresentados na Figura 6.3.

No primeiro gráfico, a simulação mostra o sistema submetido a um transiente de carga. A variação da corrente que deve ser disponibilizada à carga gera uma variação na corrente no banco de capacitores, o MEA detecta a tensão do barramento no banco de capacitores, compara-a com uma tensão de referência e controla as correntes no nó do banco de capacitores, equalizando as correntes no nó para manter a tensão do barramento principal estabilizada.

No segundo gráfico, é possível observar o transiente de tensão do barramento de 0,2 V e um tempo de estabilização bem amortecido de 0,3 ms. Essa variação da tensão no barramento ocorre momentaneamente, entrando em equilíbrio em seguida.

Figura 6.3 – Resultados da 1ª Simulação.



Fonte: Produção do Autor.

Desta forma, a variação da corrente no nó do banco de capacitores e a variação no *duty cycle* são utilizados no controle da tensão do barramento, mantendo o barramento regulado a uma tensão de 28 V.

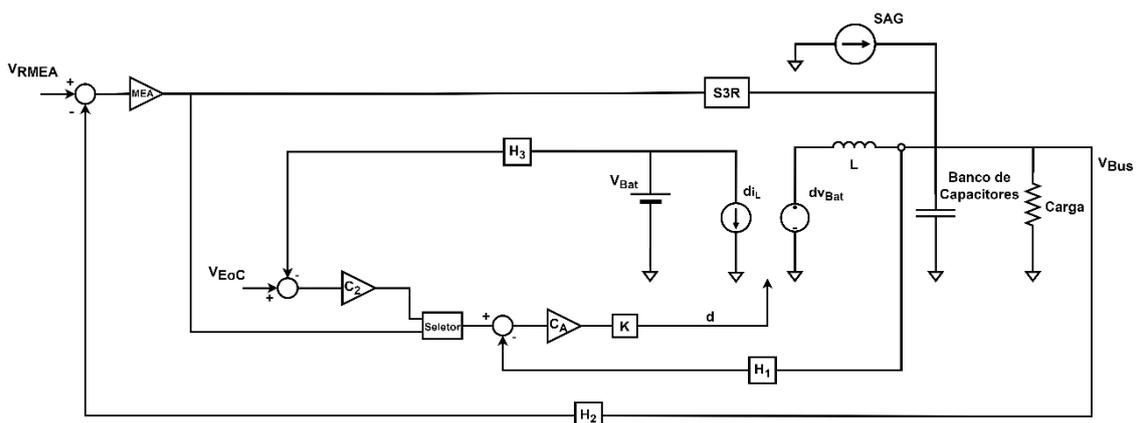
Nesta primeira simulação, utilizou-se o modelo *Averaging* do conversor e as funções de transferência do modulador, compensador e estágio de potência para verificar a dinâmica do *loop* de corrente em malha fechada.

6.2 Modelo e simulação do controle do subsistema PSS

Este segundo simulador, do controle total do subsistema PSS, tem como objetivo principal demonstrar a viabilidade do esquema de controle da topologia *Fully Regulated* utilizando um conversor bidirecional DC/DC, mostrando a possibilidade de inserir a técnica de controle dos três domínios e observando a bidirecionalidade do conversor.

O esquema do controle de três domínios por meio do controle de condutância é exposto no diagrama de blocos da Figura 6.4.

Figura 6.4 – Esquema do controle do subsistema PSS em malha fechada.



Fonte: Produção do Autor.

A 2ª e 3ª simulações foram feitas baseadas em um consumo de energia do barramento inicialmente em *standby*, com uma corrente de 8A destinada à

payload, seguido por um pico na demanda de potência pela carga útil do satélite durante o *sunlight*, simulando um cenário de operação nominal típico. Os parâmetros usados nas duas simulações a seguir são mostrados na Tabela 6.3.

Tabela 6.3 – Parâmetros usados no 2º modelo do controle do PSS.

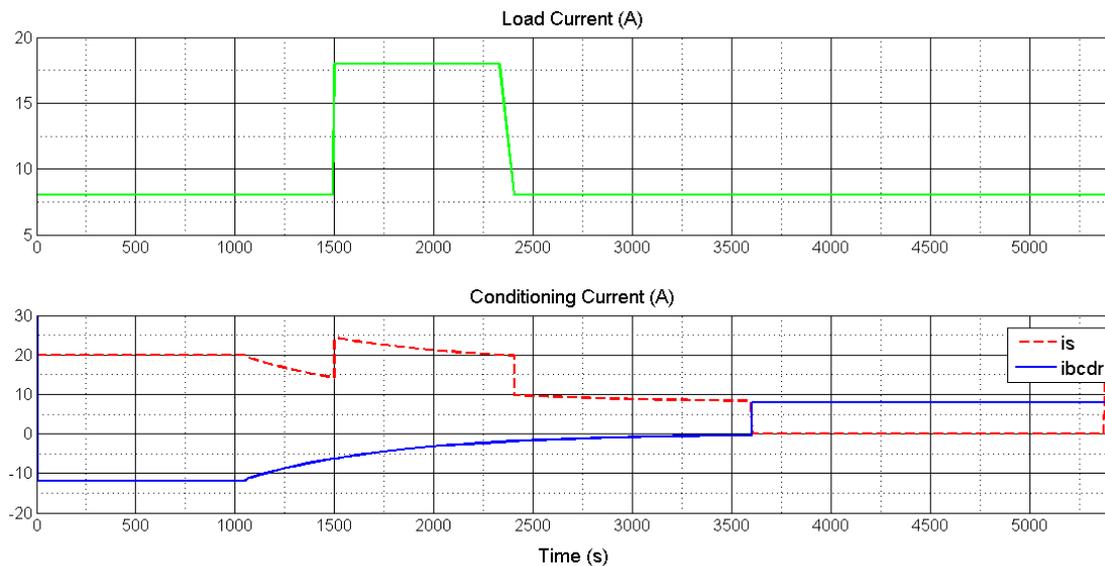
Parâmetros	Valores	Fonte
Banco de Capacitores	$CAP_BANK = 6,2 \text{ mF}$	Requisitos de projeto
Referência de Tensão do Barramento	$V_{BUSref} = 6,4 \text{ V}$	Valor utilizado para fins de simulação
Bateria – Capacitância Equivalente	$C_{bat} = 7436 \text{ F}$	Requisitos de projeto
Indutância	$L = 18,8 \mu\text{H}$	Valor calculado no tópico 5.2.1
Ganho do Sensor de Corrente	$H_1 = 0,67$	Valor calculado no tópico 4.4
Ganho do Modulador PWM	$K_{PWM} = 1/1,8$	Valor calculado no tópico 4.3
Resistência R_1 do Compensador	$R_1 = 1 \text{ k}\Omega$	Valor calculado no tópico 5.3.4.2
Resistência R_2 do Compensador	$R_2 = 360 \Omega$	Valor calculado no tópico 5.3.4.2
Capacitância C_z do Compensador	$C_z = 36 \eta\text{F}$	Valor calculado no tópico 5.3.4.2
Tensão Máxima do S3R	$V_{S3Rmax} = 20 \text{ V}$	Valor utilizado para fins de simulação
Tensão Mínima do S3R	$V_{S3Rmin} = 12 \text{ V}$	Valor utilizado para fins de simulação
Corrente Máxima do S3R	$I_{S3Rmax} = 48 \text{ A}$	Valor utilizado para fins de simulação
Tensão de Recarga	$V_{BCR} = 10 \text{ V}$	Valor utilizado para fins de simulação
Corrente de Recarga	$I_{CHARGE} = 8 \text{ A}$	Requisitos de Projeto
Tensão de Descarga	$V_{BDR} = 2 \text{ V}$	Valor utilizado para fins de simulação
Corrente de Descarga	$I_{BDRmax} = 8 \text{ A}$	Requisitos de projeto

6.6, em vermelho). Imediatamente o S3R reduz sua corrente para manter a tensão do barramento regulada, com o modo S3R ainda operando. Esse controle é feito pelo controlador principal MEA, que reduz ligeiramente sua tensão. O gráfico em verde da Figura 6.7 mostra a curva de controle do MEA, que ajusta o modo de operação de acordo com a corrente necessária à carga.

Nesta simulação o modo BCR não foi acionado pelo controlador MEA, visto que a corrente disponibilizada pelo S3S foi suficiente para suprir a demanda do satélite, em *sunlight*, durante o pico de corrente da carga.

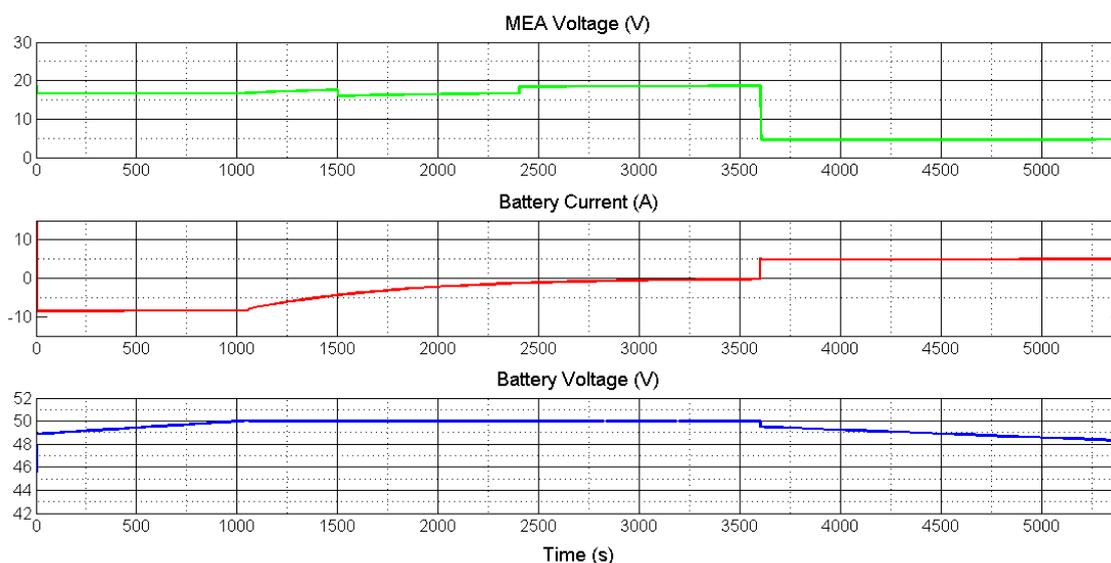
Quando o período de eclipse começa, no instante $t = 3600\text{ s}$, a corrente fornecida pelo SAG não está mais disponível. O MEA então diminui seu sinal de controle até atingir o modo BDR, equalizando a corrente no banco de capacitores para manter o barramento regulado, enquanto a bateria é descarregada até que o período de *sunlight* recomece.

Figura 6.6 – Resultados da 2ª simulação: corrente na carga e corrente no BCDR.



Fonte: Produção do Autor.

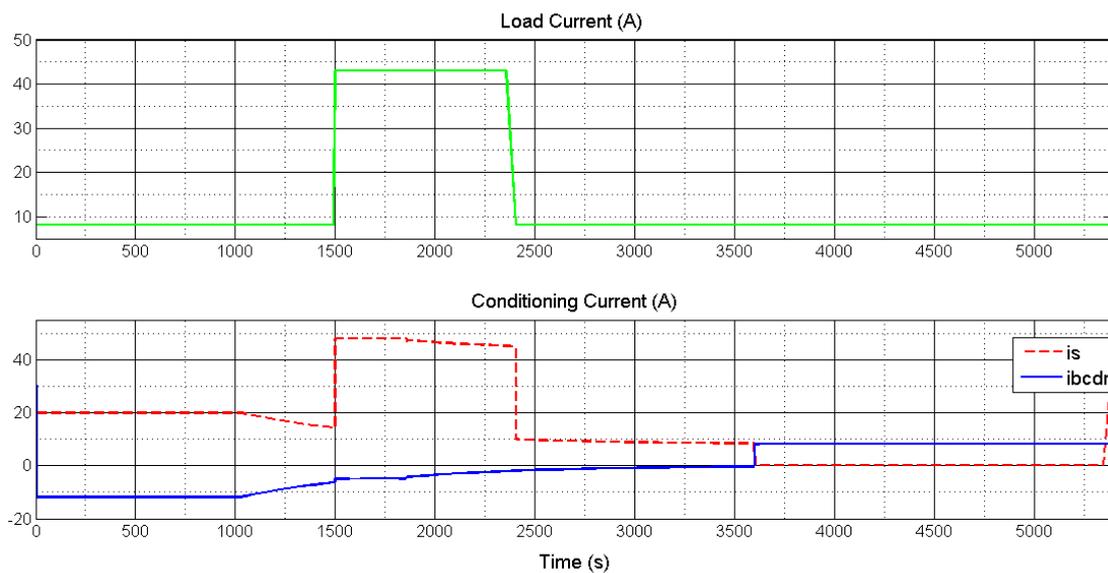
Figura 6.7 – Resultados da 2ª simulação: Tensão no MEA, Corrente na Bateria e Tensão na Bateria.



Fonte: Produção do Autor.

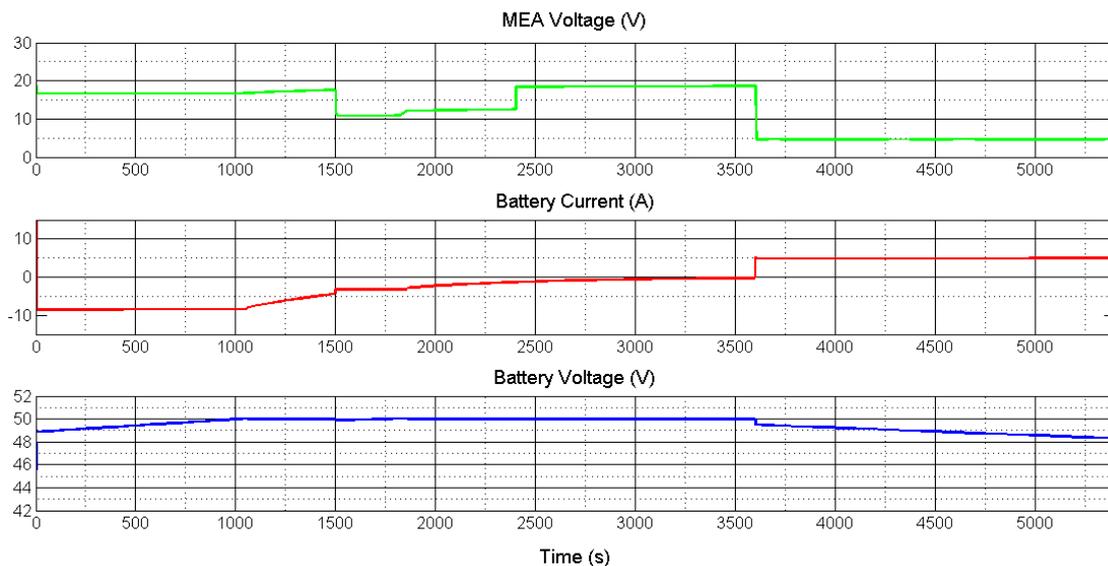
Nos resultados da 3ª simulação mostrados nas Figuras 6.8 e 6.9, no momento $t = 1500\text{ s}$ da simulação, com o satélite ainda em *sunlight*, há um pico de corrente da carga, com a carga útil do satélite necessitando de 43 A (gráfico *Load Current*, em verde). Imediatamente o S3R reduz sua corrente para manter a tensão do barramento regulada, mas a corrente disponível pelo SAG, de 48 A , não é suficiente para suprir a demanda da *payload* juntamente com o carregamento da bateria ($i_c = 8\text{ A}$). Nesse instante, o controlador principal MEA assume o controle e reduz seu sinal de controle até atingir o modo BCR (gráfico da curva de controle do MEA), diminuindo a corrente de carga da bateria para manter a tensão no barramento estabilizada. A corrente de recarga da bateria diminui até o S3R, novamente, ser capaz de suprir a demanda do satélite, quando o circuito de controle da tensão da bateria assume, mantendo-a constante e diminuindo gradualmente sua corrente de recarga (Figura 6.9). Quando o período de eclipse começa, no instante $t = 3600\text{ s}$, a corrente fornecida pelo SAG não está mais disponível e a bateria é descarregada até que o período de *sunlight* recomece.

Figura 6.8 – Resultados da 3ª simulação: corrente na carga e corrente no BCDR.



Fonte: Produção do Autor.

Figura 6.9 – Resultados da 3ª simulação: Tensão no MEA, Corrente na Bateria e Tensão na Bateria.



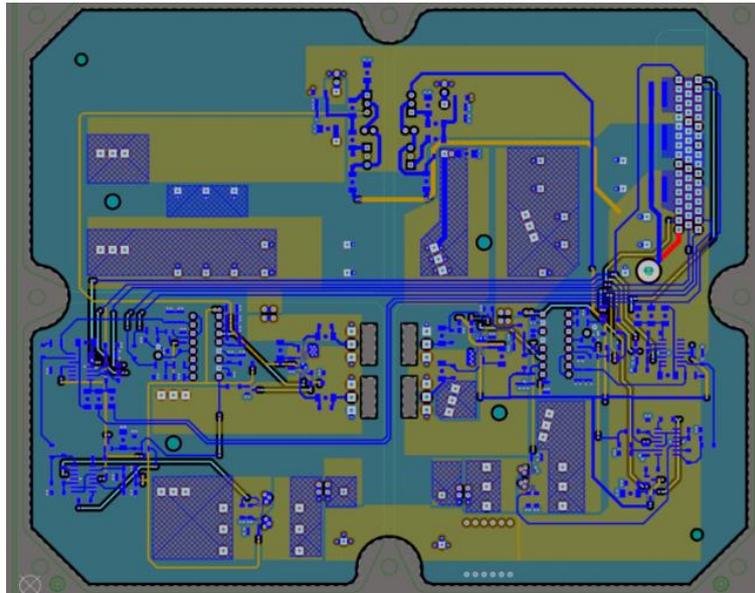
Fonte: Produção do Autor.

6.3 Proposta para o protótipo

Durante a entrevista de qualificação deste trabalho de mestrado, foi proposto a fabricação de um protótipo do conversor *Half-Bridge*. O Projeto deste protótipo foi iniciado no Laboratório da Divisão de Eletrônica Espacial e Computação do INPE (DIDEA), mas com a pandemia do COVID-19 os trabalhos presenciais foram suspensos, impedindo a continuação do desenvolvimento e teste do protótipo.

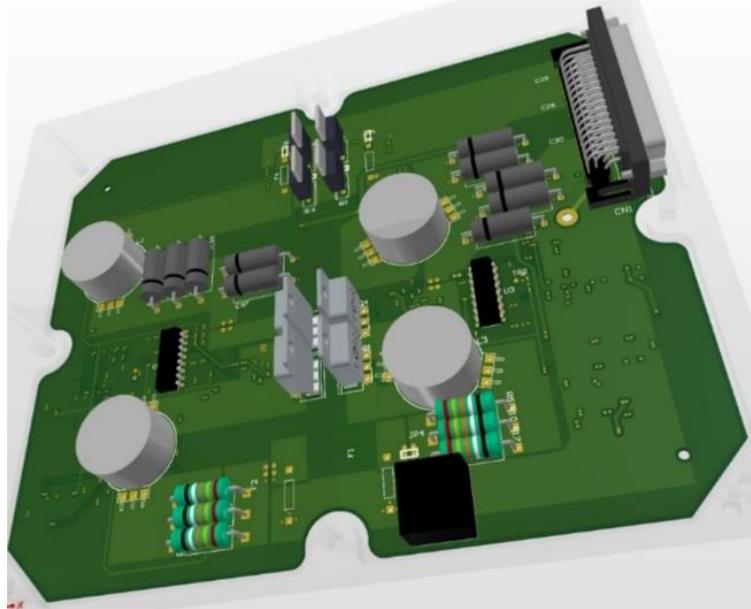
As Figuras 6.10 e 6.11 ilustram o *layout* da placa de circuito impresso e o módulo do conversor, respectivamente.

Figura 6.10 – *Layout* da placa de circuito impresso do Conversor.



Fonte: Produção do Autor.

Figura 6.11 - Módulo do Conversor *Half-Bridge*.



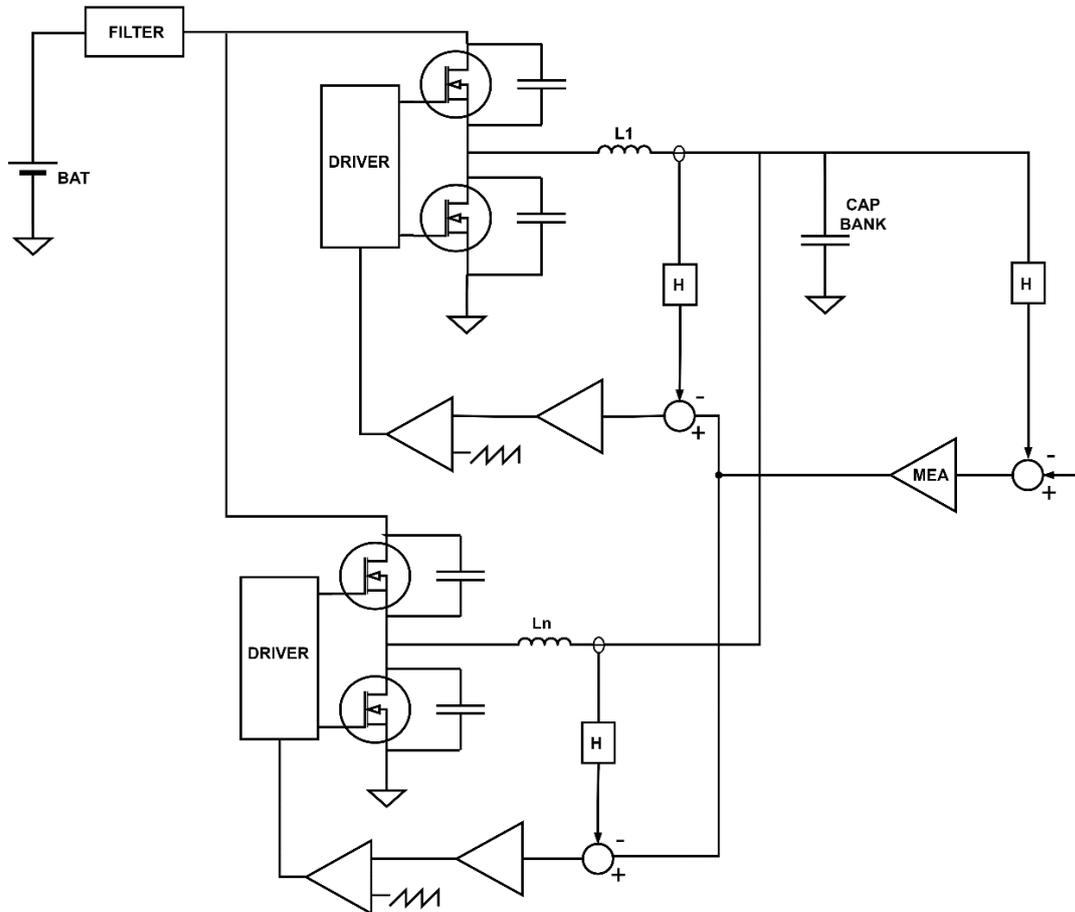
Fonte: Produção do Autor.

O módulo é constituído por dois conversores *Half-Bridge*, visto que, em projetos espaciais, as redundâncias são projetadas para que o sistema não tenha seu desempenho degradado, mesmo que tenha ocorrido alguma falha.

Nesse contexto, supõe-se que: os módulos de painéis solares, banco de baterias ou módulos de processamento de energia podem falhar; e, ainda assim, o sistema seja capaz de fornecer a energia necessária para cumprir a missão.

A Figura 6.12 ilustra a topologia *Half-Bridge* multifásica com *Zero-Voltage Switch* (ZVS). O *loop* de tensão externa é a tensão de barramento detectada e controlada pelo MEA que, por sua vez, gera a mesma tensão de controle para todas as fases do *loop* de corrente interno, fazendo com que todas as fases compartilhem a mesma corrente.

Figura 6.12 – Esquema do Conversor *Half-Bridge* ZVS Multifásico.



Fonte: Produção do Autor.

A solução da topologia *Half-Bridge* operada com *zero voltage switch*, é a topologia ideal para o sistema de potência. No entanto, não aborda a questão da tolerância a falhas. Por exemplo, uma falha de curto em cada um dos MOSFETs pode levar a um curto no barramento ou curto entre a bateria e o barramento. Assim, as proteções tornam-se necessárias. Como existe um sensor de corrente para cada fase, este sensor pode ser usado para desabilitar as chaves. No entanto, isso deve ocorrer de forma que a perturbação da tensão do barramento de saída seja inferior a um valor especificado.

7 CONCLUSÃO

Este trabalho realizou um estudo e uma análise de uma topologia bidirecional de conversor DC/DC a ser empregada em uma arquitetura *Fully Regulated* de um subsistema de Suprimento de Energia para aplicação espacial, podendo ser utilizado em órbitas LEO e GEO, sendo, no âmbito do programa espacial brasileiro, adequada para futuros satélites de órbitas LEO. Esta é uma atividade em andamento no Instituto Nacional de Pesquisas Espaciais em um esforço para projetar uma nova geração de Unidades de Condicionamento e Distribuição de Energia (PCU) para os satélites desenvolvidos no Brasil.

Para o desenvolvimento do conversor, a topologia *Half-Bridge* foi selecionada como ideal para o projeto, levando em consideração, principalmente, a quantidade de componentes e seu efeito na confiabilidade. A dinâmica da bidirecionalidade do conversor DC/DC foi discutida com mais detalhes do que literaturas anteriores.

Após realizar uma análise detalhada do conversor, foram apresentados modelos matemáticos e elétricos das etapas de operação do conversor a partir dos quais foi possível estabelecer as funções de transferência do sistema.

As análises dos diagramas de Bode possibilitaram o projeto do compensador C_A do *loop* interno de corrente, utilizado para adequar a frequência de largura de banda do sistema modelado. Logo, um estudo foi realizado para se determinar as resistências e a capacitância adequadas ao controlador proporcional integral utilizado.

Os resultados, obtidos por meio de simulação, demonstraram a viabilidade do esquema de controle de topologia *Fully Regulated* utilizando um *Half-Bridge*, operando como um conversor bidirecional ressonante de tensão grampeada com comutação de tensão zero (ZVS). Isso permite um aumento na eficiência e evita a circulação de corrente no diodo intrínseco do MOSFET, aumentando a confiabilidade e diminuindo o volume geral da topologia do estágio de potência, mesclando os equipamentos BCR e BDR em um único equipamento.

7.1 Dificuldades encontradas

Durante a Entrevista de Qualificação deste trabalho de mestrado, foi proposta a fabricação de um protótipo do conversor *Half-Bridge*. O Projeto deste protótipo foi iniciado no Laboratório da então Divisão de Eletrônica Espacial e Computação do INPE (DIDEA), tendo sido realizado o desenho do circuito eletrônico do conversor, o *layout* da placa de circuito impresso e o arranjo do módulo do conversor. Porém, com a pandemia do COVID-19 os trabalhos presenciais foram suspensos, impedindo a continuação do desenvolvimento e teste do protótipo.

Outra dificuldade encontrada foi a troca do orientador principal, visto que o orientador principal deste trabalho de mestrado pediu afastamento das atividades do INPE.

Houve dificuldades relacionadas aos erros numéricos gerados pelo Solver do Simulink e a não familiaridade da autora, até então, com o funcionamento do subsistema de Suprimento de Energia em satélites.

7.2 Sugestões para trabalhos futuros

Embora toda a parte de dimensionamento de componentes e controle do conversor operando em malha fechada tenha sido realizada neste trabalho, pode-se definir, como trabalhos futuros:

- 1) A fabricação de um protótipo com a utilização de componentes COTS, reforçando a ideia já utilizada nesse trabalho, reaproveitando as tecnologias já desenvolvidas pelo INPE e dando continuidade de estudos anteriores.
- 2) Um estudo abordando as possíveis falhas nos componentes MOSFETs quando aplicada a técnica de chaveamento ZVS, tratando da utilização de recursos de proteção auxiliares.
- 3) A adequação do módulo à outras especificações de satélites, levando em consideração, conforme demonstrado nas simulações, a possibilidade da utilização deste controle em regimes variados e cargas com demandas

variadas. Possibilitando, desta forma, a utilização deste módulo em plataformas PMM.

REFERÊNCIAS BIBLIOGRÁFICAS

- AISWARYA, P. et al. Switched inductor based bidirectional DC-DC converter for high voltage gain. In: MATERIALS TODAY, 2022. **Proceedings...** 2022.
- BONNET, F.; RIVIÈRE, L.; ELISABELAR, C.; CHIRAT, J.; BRUN, S.; GRAS, H.; DOMINGO-SALVANY, J. Modular and decentralized PCU. **E3S Web of Conferences**, v.16, e18002, 2017.
- BOYLESTAD, R. L.; NASHELSKY, L. **Dispositivos eletrônicos e teoria de circuitos**. 8.ed. São Paulo: Pearson Prentice Hall, 2004.
- CALVENTE, J.; MARTINEZ-SALAMERO, L.; GARCES, P.; LEYVA, R.; CAPEL, A. Dynamic optimization of bidirectional topologies for battery charge/discharge in Satellites. In: IEEE ANNUAL POWER ELECTRONICS SPECIALISTS CONFERENCE, 32., 2001. **Proceedings...** IEEE, 2001. p. 1994-1999.
- CAPEL, A. The power system of the multimedia constellation satellite for the Skybridge Missions. In: POWER ELECTRONICS SPECIALIST CONFERENCE, 1998. **Proceedings...** Fukuoka: IEEE, 1998. p.1913-1930.
- CAPEL, A.; SULLIVAN, D.O. Influence of the bus regulation on telecommunication spacecraft power system and distribution. In: IEEE POWER ELECTRONICS SPECIALISTS CONFERENCE, 1985. **Proceedings...** IEEE, 1985. p. 307–318.
- CAPEL, A; O’SULLIVAN, D.; MARPINARD, J.-C. High-power conditioning for space applications. **Proceedings of IEEE**, v.76, n.4, Apr. 1988.
- DALALA, Z. M. et al. Modeling and controller design of a bidirectional resonant converter battery charger. **Proceedings of IEEE**, v. 6, p. 23338 - 23350, 2018.
- DIXON, L. H. Average current-mode control of switching power supplies. In: UNITRODE (Ed.). **UNITRODE power supply design seminar manual**. [S.l.]: Unitrode, 1990.

DIXON, L. Switching power supply control loop design. In: UNITRODE POWER SUPPLY DESIGN SEMINAR (SEM-1100), 1994. **Proceedings...** Unitrode, 1994.

ERICKSON, R. W.; MAKSIMOVIC, D. **Fundamentals of power electronics**. 2.ed. New York: [s.n.], 2004.

FORTESCUE, P.; STARK, J.; SWINERD, G. **Spacecraft systems engineering**. 4. ed. [S.l.: s.n.], 2011. 724 p.

FREIRE, C. F.S. **Estudo de topologias de subsistemas de suprimento de energia de satélites e desenvolvimento de um procedimento de projeto da topologia híbrida**. Dissertação (Mestrado em Mecânica Espacial e Controle) - Instituto Nacional de Pesquisas Espaciais, São José dos Campos, 2009.

HART, D. W. **Eletrônica de potência: análise e projetos de circuitos**. Porto Alegre: AMGH, 2012.

INSTITUTO NACIONAL DE PESQUISAS ESPACIAIS - INPE. **AMAZONIA 1: Descritivo da missão e do satélite**. 2021. Disponível em: http://www.inpe.br/amazonia1/arquivos/A800000-DDD-001_v01-AMAZONIA_1-Descritivo_da_Missao_e_do_Satelite.pdf. Acesso em: 29 mar. 2022.

INSTITUTO NACIONAL DE PESQUISAS ESPACIAIS (INPE). **Missão CBERS – perguntas frequentes**. 2019. Disponível em: <http://www.inpe.br/faq/index.php?pai=17>. Acesso em: 20 jan. 2021.

JUNQUEIRA, G. C.; MAGALHÃES, R. O. Proposta de um conversor DC/DC bidirecional para aplicação em órbitas LEO. In: WORKSHOP EM ENGENHARIA E TECNOLOGIA ESPACIAIS (WETE), 11., 2020, São José dos Campos. **Anais...** São José dos Campos: INPE, 2020.

KASSAKIAN, J. G.; SCHLECHT, M. F.; VERGHESE, G. C. **Principles of power electronics**. [S.l.]: Pearson, 1991. ISBN 0201096897.

KAZIMIERCZUK, M. K. **Pulse-width modulated DC-DC power converters**. 2.ed. New York: Wiley, 2008.

LACORE, B. Analysis of power bus topologies used in telecommunications satellites. In: EUROPEAN SPACE POWER CONFERENCE, 1989, Madrid.

Proceedings... Paris: Jocelyne Landeau, 1989. p.99-109.

MAGALHÃES, R.; MOREIRA JUNIOR, H. Space power topology selection and its system level modeling and control. **Jornal of Aerospace Technology and Management**, v. 12, e2720, 2019.

MAGALHÃES, R. O. **Introdução a reguladores de potência**. São José dos Campos: INPE, 2019. Notas de aula: Engenharia e Gerenciamento de Sistemas Espaciais.

MAGALHÃES, R. O. **Princípios de modelagem de fontes chaveadas**: um estudo de caso da topologia buck. São José dos Campos: INPE, 2013.

MATA, P.; RUEDA, P. A bidirectional BRU converter. In: EUROPEAN SPACE POWER CONFERENCE, 5., 1993. **Proceedings...** 1993.

MIDDLEBROOK, R. D.; CUK, S. A general unified approach to modelling switching converter power stages. In: IEEE POWER ELECTRONICS SPECIALISTS CONFERENCE, 1976. **Proceedings...** 1976. p. 18–34.

MITCHELL, D; MAMMANO, B. Designing stable control loops. In: UNITRODE TEXAS INSTRUMENTS - POWER SUPPLY DESIGN SEMINAR, 1983.

Proceedings... 1983.

MOREIRA, H. J. P. **Uma abordagem para seleção e análise de um sistema de suprimento de energia para aplicação em satélites de médio e grande portes**. Dissertação (Mestrado em Engenharia e Tecnologia Espaciais/Engenharia e Gerenciamento de Sistemas Espaciais) - Instituto Nacional de Pesquisas Espaciais, São José dos Campos, 2020.

MOREIRA, H; MAGALHÃES, R. Engenharia de requisitos aplicada à especificação de novas gerações de PCDU espaciais. In: WORKSHOP EM ENGENHARIA E TECNOLOGIA ESPACIAIS (WETE), 8., 2017, São José dos Campos. **Anais...** São José dos Campos: INPE, 2017.

MUKUND, R. P. **Spacecraft power systems**. New York: CRC, 2005. 691p

NISE, N. S. **Engenharia de sistema de controle**. 3.ed. Rio de Janeiro: Pearson Prentice-Hall do Brasil, 2002.

OGATA, K. **Engenharia de controle moderno**. 3.ed. Rio de Janeiro: Pearson Prentice-Hall do Brasil, 1997.

O'SULLIVAN, D. Satellite power system topologies. **ESA Journal**, v. 13, p. 77–88, 01 1989.

PATEL, M. R. **Spacecraft power systems**. Boca Raton: CRC Press, 2005. 1–4 p. ISBN 0849327865.

PEDERSEN, F. Bidirectional DC/DC converter. In: EUROPEAN SPACE POWER CONFERENCE, 8., 2008. **Proceedings...** 2008. (ESA Special Publication, v. 661), p. 29.

PETRY, C. A. **Introdução aos conversores CC-CC**. Itajubá: Instituto de Eletrônica de Potência – INEP; Departamento de Engenharia Elétrica, 2001.

PLOTNIKOV, I. ATAMANKIN, G. Selecting components for bidirectional dc-dc converter of photovoltaic power supply system. In: IEEE RUSSIAN WORKSHOP ON POWER ENGINEERING AND AUTOMATION OF METALLURGY INDUSTRY, 2019. **Proceedings...** [S.l.: s.n.], 2019.

POMILIO, J. A. **Eletrônica de potência para geração, transmissão e distribuição de energia elétrica**. Campinas: Universidade Estadual de Campinas – UNICAMP, 2006.

RAMACHANDRAN, R.; NYMAND, M. Loss modelling and experimental verification of a 98.8% efficiency bidirectional isolated DC-DC converter. **E3S Web of Conferences**, v.16, e18003, 2017.

ROSEMBACK, R. H. **Conversor CC-CC bidirecional buck-boost atuando como controlador de carga de baterias em um sistema fotovoltaico**.

Dissertação (Mestrado em Engenharia Elétrica) - Universidade Federal de Juiz de Fora, Juiz de Fora, 2004.

SABLE, D. M. **Optimization of spacecraft battery charger/discharger systems**. Thesis (Master) - Virginia Polytechnic Institute, Blacksburg, 1991.

SARIF, M. S. M.; PEI, T. X.; ANNUAR, A. Z. Modeling, design and control of bidirectional DC–DC converter using state-space average model. In: IEEE SYMPOSIUM ON COMPUTER APPLICATIONS INDUSTRIAL ELECTRONICS (ISCAIE), 2018. **Proceedings...** IEEE, 2018. p. 416–421.

SCHIRONE, L.; MACELLARI, M. Design issues for the power system of a lunar rover. In: EUROPEAN SPACE POWER CONFERENCE, 2014. **Proceedings...** 2014.

SILVESTRE, J. C. G. **Conversor DC-DC half-bridge**. Coimbra: Departamento de Engenharia Electrotécnica - Instituto Superior de Engenharia de Coimbra - Instituto Politécnico de Coimbra, 2008.

SUN, J.; BAS, R. M. Modeling and practical design issues for average current control. In: ANNUAL APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION, 14., 1999. **Proceedings...** IEEE, 1999.

TANG, W. LEE, F. C.; RIDLEY R. B. Small-signal modeling of average current-mode control. **IEEE Transactions on Power Electronics**, v. 8, n. 2. 1993.

TEXAS INSTRUMENTS. **High-side, bidirectional current shunt monitor**.

Datasheet do componente INA170. Disponível em:

https://www.ti.com/lit/ds/symlink/ina170.pdf?ts=1645395106993&ref_url=https%253A%252F%252Fwww.google.com%252F. Acesso em: 19 fev. 2020.

VILLALVA, M. G.; GAZOLI, J. **Energia solar fotovoltaica: conceitos e aplicações**. São Paulo: Érica, 2012.

WEINBERG, S. H.; LOPEZ, A. A bidirectional BDR/BCR for satellite applications. In: EUROPEAN SPACE POWER CONFERENCE, 5., 1998. **Proceedings...** 1998.

WENK, M. **Estudo, modelagem e controle de conversor CC–CC bidirecional não–isolado baseado na célula de comutação de três estados**. Dissertação (Mestrado em Engenharia Elétrica) - Universidade do Estado de Santa Catarina, Joinville, 2019.

YU, X.; YEAMAN, P. A new high efficiency isolated bi-directional dc-dc Converter for DC-bus and battery-bank Interface. In: APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION (APEC), 29., 2014. **Proceedings...** 2014. p. 879-883.

ZHANG, J. **Bidirectional DC-DC power converter design optimization, modeling and control**. Thesis (Master) - Virginia Polytechnic Institute, Blacksburg, 2008.

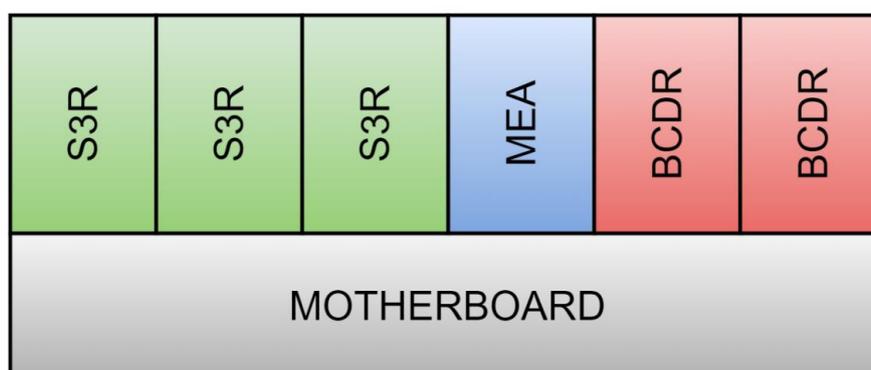
APÊNDICE A – MÓDULOS DA PCDU

A.1 Configuração da PCDU

A seguir, apresentam-se o diagrama em blocos do design da PCDU e os módulos de cada equipamento usados na configuração da PCDU proposta (MOREIRA, 2020).

A configuração da montagem dos módulos da PCU que satisfazem os requisitos citados em Moreira (2020) para a topologia *Fully Regulated* é mostrada na Figura A.1.

Figura A.1 – Diagrama em blocos do *design* da PCDU para a topologia *Fully Regulated* Bidirecional.



Fonte: Moreira (2020).

A PCDU é composta por três módulos do S3R, um módulo do controlador MEA e dois módulos do BCDR. Um módulo de placa-mãe (*motherboard*) é necessário para fornecer a interface completa entre todos os módulos acima, além do painel solar, a carga útil e a bateria.

Tanto os módulos do S3R (Figura A.2) quanto o módulo do MEA (Figura A.3) já foram desenvolvidos pelo INPE (MOREIRA, 2020), faltando apenas o desenvolvimento do módulo do BCDR, que compreende o estágio de potência e o controle da malha interna de corrente.

Figura A.2 - Módulo S3R desenvolvido pelo INPE.



Fonte: Moreira (2020).

Figura A.3 – Módulo MEA desenvolvido pelo INPE

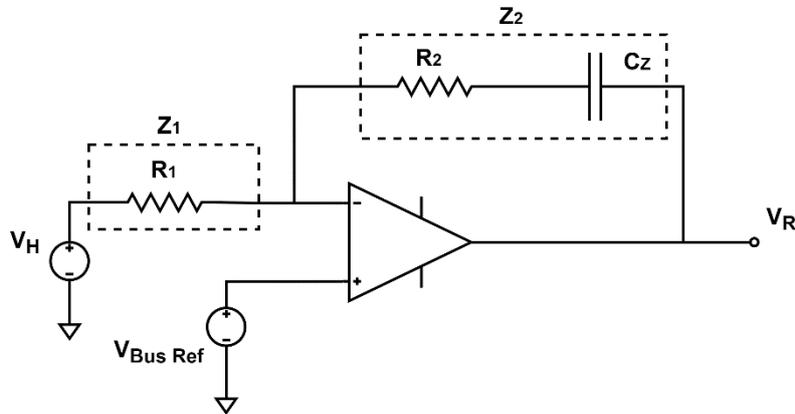


Fonte: Moreira (2020).

O Módulo MEA é o principal controlador do Subsistema do Suprimento de Energia (PSS) do satélite, determinando a operação correta do S3R e do BCDR. Como o foco desta dissertação é o módulo BCDR, o controle do MEA foi simplificado e aproximado para viabilizar a simulação do funcionamento do BCDR.

Desta forma, para fins de simulação, o MEA foi considerado um compensador Proporcional-Integral como o circuito ilustrado na Figura A.4 a seguir.

Figura A.4 – Circuito do compensador MEA utilizado nas simulações.



Fonte: Produção do Autor.

De acordo com o circuito, pode-se dizer que:

$$v_R = -\frac{Z_2}{Z_1} v_H + \left(1 + \frac{Z_2}{Z_1}\right) V_{Bus Ref} \quad (A.1)$$

onde:

$$Z_1 = R_1 \quad (A.2)$$

$$Z_2 = \frac{R_2 C_z S + 1}{C_z S} \quad (A.3)$$

Simplificando:

$$v_R \cong (V_{Bus Ref} - v_H) \frac{Z_2}{Z_1} \quad (A.4)$$

Desta forma, a função de transferência do amplificador MEA nesta aplicação é:

$$F_{MEA}(s) = \frac{Z_2}{Z_1} = \frac{R_2 C_Z S + 1}{R_1 C_Z S} \quad (A.5)$$

Note que o circuito PI da Figura A.4 pode ser utilizado para implementar o Compensador PI da seguinte maneira:

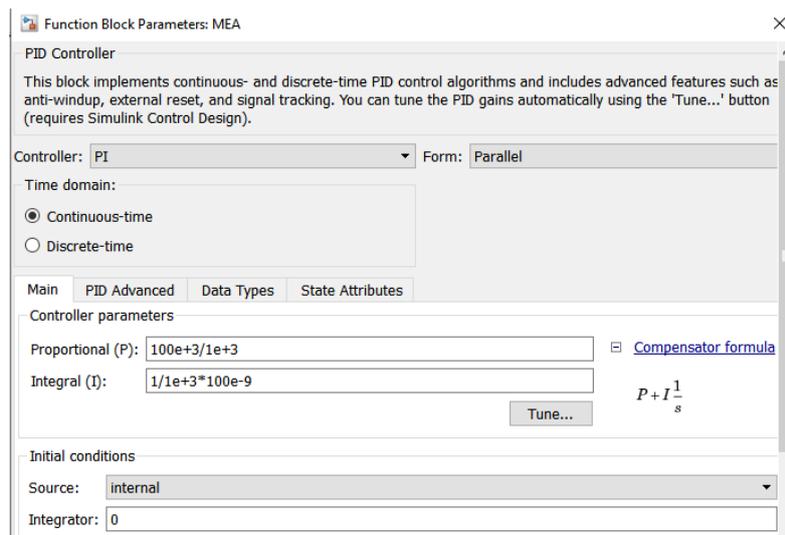
$$K_p = \frac{R_2}{R_1}; K_i = \frac{1}{R_1 C_Z} \quad (A.6)$$

Para calcular o ganho máximo $G_{MEAmáx}$ do compensador, pode-se considerar $R_2 C_Z S \gg 1$ (DIXON, 1994):

$$G_{MEAmáx} = \frac{R_2}{R_1} \quad (A.7)$$

O ganho máximo $G_{MEAmáx}$ do compensador é de aproximadamente 100 (MAGALHÃES, 2019). A Figura A.5 mostra a função do compensador MEA utilizada nas simulações 1, 2 e 3 com o MATLAB. Os seguintes parâmetros foram usados: $R_1 = 1K\Omega$, $R_2 = 100K\Omega$, $C_Z = 100 \eta F$

Figura A.5 – Função de controle PID no MATLAB e parâmetros utilizados para o controlador MEA.



Fonte: Produção do Autor.

ANEXO A – DATASHEET DO SENSOR DE CORRENTE INA170

High-Side, Bidirectional CURRENT SHUNT MONITOR

FEATURES

- COMPLETE BIDIRECTIONAL CURRENT MEASUREMENT CIRCUIT
- WIDE SUPPLY RANGE: 2.7V to 40V
- SUPPLY-INDEPENDENT COMMON-MODE VOLTAGE: 2.7V TO 60V
- RESISTOR PROGRAMMABLE GAIN SET
- LOW QUIESCENT CURRENT: 75 μ A (typ)
- MSOP-8 PACKAGE

APPLICATIONS

- CURRENT SHUNT MEASUREMENT:
Automotive, Telephone, Computers, Power Systems, Test, General Instrumentation
- PORTABLE AND BATTERY-BACKUP SYSTEMS
- BATTERY CHARGERS
- POWER MANAGEMENT
- CELL PHONES

DESCRIPTION

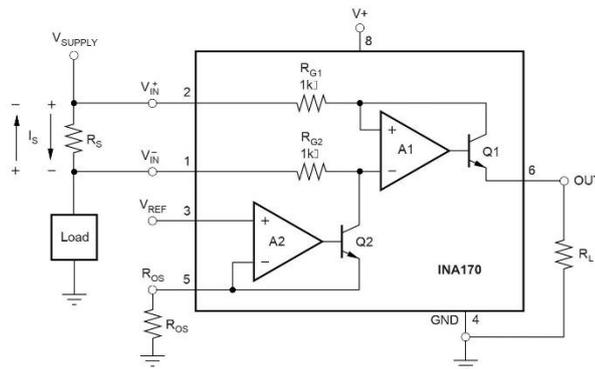
The INA170 is a high-side, bidirectional current shunt monitor featuring a wide input common-mode voltage range, low quiescent current, and a tiny MSOP-8 package.

Bidirectional current measurement is accomplished by output offsetting. The offset voltage level is set with an external resistor and voltage reference. This permits measurement of a bidirectional shunt current while using a single supply for the INA170.

Input common-mode and power-supply voltages are independent. Input voltage can range from +2.7V to +60V on any supply voltage from +2.7V to +40V. Low 10 μ A input bias current adds minimal error to the shunt current.

The INA170 converts a differential input voltage to a current output. This current develops a voltage across an external load resistor, setting any gain from 1 to over 100.

The INA170 is available in an MSOP-8 package, and is specified over the extended industrial temperature range, -40°C to +85°C with operation from -55°C to +125°C.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

All trademarks are the property of their respective owners.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.



Copyright © 2001-2006, Texas Instruments Incorporated

ABSOLUTE MAXIMUM RATINGS⁽¹⁾

Supply Voltage, V+ to GND	-0.3V to 40V
Analog Inputs, Common Mode ⁽²⁾	-0.3V to 75V
Differential ($V_{IN+} - V_{IN-}$)	-40V to 2V
Analog Output, Out ⁽²⁾	-0.3V to 40V
Input Current Into Any Pin	10mA
Operating Temperature	-55°C to +125°C
Storage Temperature	-65°C to +150°C
Junction Temperature	+150°C

NOTE: (1) Stresses above these ratings may cause permanent damage. Exposure to absolute maximum conditions for extended periods may degrade device reliability. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those specified is not implied. (2) The input voltage at any pin may exceed the voltage shown if the current at that pin is limited to 10mA.



ELECTROSTATIC DISCHARGE SENSITIVITY

This integrated circuit can be damaged by ESD. Texas Instruments recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

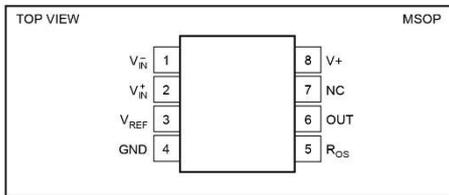
ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

PACKAGE/ORDERING INFORMATION⁽¹⁾

PRODUCT	PACKAGE-LEAD	PACKAGE DESIGNATOR	SPECIFIED TEMPERATURE RANGE	PACKAGE MARKING	ORDERING NUMBER	TRANSPORT MEDIA, QUANTITY
INA170EA	MSOP-8	DGK	-40°C to +85°C	INA170EA	INA170EA/250	Tape and Reel, 250
"	"	"	"	"	INA170EA/2K5	Tape and Reel, 2500

NOTE: (1) For the most current package and ordering information, see the Package Option Addendum at the end of this document, or see the TI website at www.ti.com.

PIN CONFIGURATION



PIN DESCRIPTION

PIN	DESIGNATOR	DESCRIPTION
1	V_{IN-}	Inverting Input
2	V_{IN+}	Noninverting Input
3	V_{REF}	Reference Voltage Input
4	GND	Ground
5	R_{OS}	Offset Resistor
6	OUT	Output
7	NC	No Connection
8	V+	Supply Voltage

ELECTRICAL CHARACTERISTICS

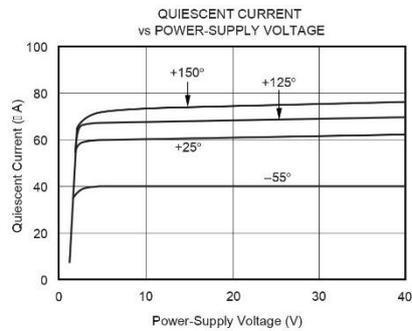
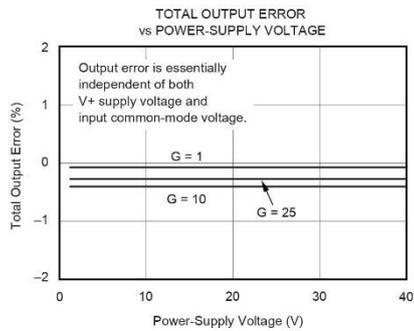
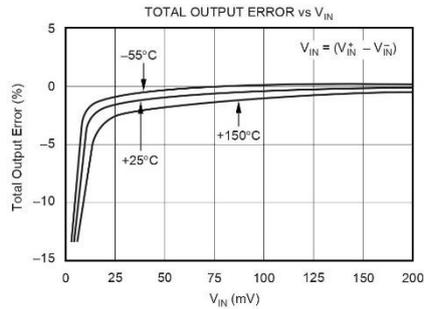
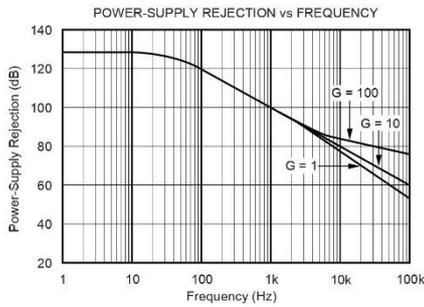
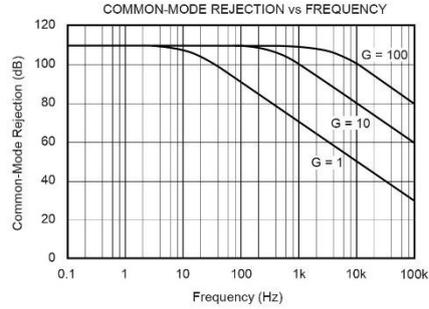
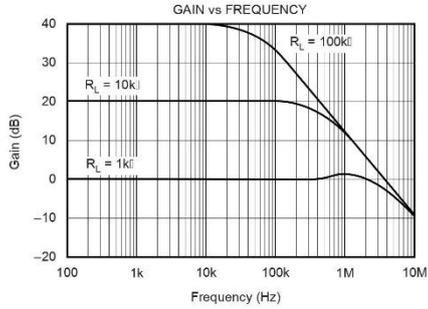
At $T_A = -40^{\circ}\text{C}$ to $+85^{\circ}\text{C}$, $V_S = 5\text{V}$, $V_{IN} = 12\text{V}$, $R_{OUT} = 25\text{k}\Omega$, unless otherwise noted.

PARAMETER	CONDITION	INA170EA			UNITS
		MIN	TYP	MAX	
INPUT					
Full-Scale Sense (Input) Voltage	$V_{SENSE} = V_{IN} - V_{IN}$		100	500	mV
Common-Mode Input Range		+2.7		+60	V
Common-Mode Rejection	$V_{IN} = +2.7\text{V}$ to $+60\text{V}$, $V_{SENSE} = 50\text{mV}$	100	120		dB
Offset Voltage ⁽¹⁾ RTI			± 0.2	± 1	mV
vs Temperature	T_{MIN} to T_{MAX}		1		$\mu\text{V}/^{\circ}\text{C}$
vs Power Supply	$V_+ = +2.7\text{V}$ to $+60\text{V}$, $V_{SENSE} = 50\text{mV}$		0.1	10	$\mu\text{V}/\text{V}$
Input Bias Current	V_{IN}, V_{IN}		10		μA
OFFSETTING AMPLIFIER					
Offsetting Equation	$V_{OS} = (R_L/R_{OS}) V_{REF}$			$V_S - 1$	V
Input Voltage		1			mV
Input Offset Voltage			± 0.2	± 1	mV
vs Temperature	T_{MIN} to T_{MAX}		10		$\mu\text{V}/^{\circ}\text{C}$
Programming Current through R_{OS}		0		1	mA
Input Impedance			$10^{10} \parallel 4$		$\parallel \parallel \text{pF}$
Input Bias Current	V_{IN}, V_{IN}		+10		nA
OUTPUT					
Transconductance	$V_{SENSE} = 10\text{mV}$ to 150mV	0.990	1	1.01	mA/V
vs Temperature	$V_{SENSE} = 100\text{mV}$		50		nA/ $^{\circ}\text{C}$
Nonlinearity Error	$V_{SENSE} = 10\text{mV}$ to 150mV		± 0.01	± 0.1	%
Total Output Error	$V_{SENSE} = 100\text{mV}$		± 0.5	± 2	%
Output Impedance			$1 \parallel 5$		$\Omega \parallel \parallel \text{pF}$
Voltage Output					V
Swing to Power Supply, V_+			$(V_+) - 0.9$	$(V_+) - 1.2$	V
Swing to Common Mode, V_{CM}			$V_{CM} - 0.6$	$V_{CM} - 1.0$	V
FREQUENCY RESPONSE					
Bandwidth	$R_{OUT} = 10\text{k}\Omega$		400		kHz
Settling Time (0.1%)	5V Step, $R_{OUT} = 10\text{k}\Omega$		3		μs
NOISE					
Output-Current Noise Density			20		pA/ $\sqrt{\text{Hz}}$
Total Output-Current Noise	BW = 100kHz		7		nA RMS
POWER SUPPLY					
Operating Range	V_+	+2.7		+40	V
Quiescent Current	$V_{SENSE} = 0, I_O = 0$		75	125	μA
TEMPERATURE RANGE					
Specification, T_{MIN} to T_{MAX}		-40		+85	$^{\circ}\text{C}$
Operating		-55		+125	$^{\circ}\text{C}$
Storage		-65		+150	$^{\circ}\text{C}$
Thermal Resistance, θ_{JA}			150		$^{\circ}\text{C}/\text{W}$

NOTE: (1) Defined as the amount of input voltage, V_{SENSE} , to drive the output to zero.

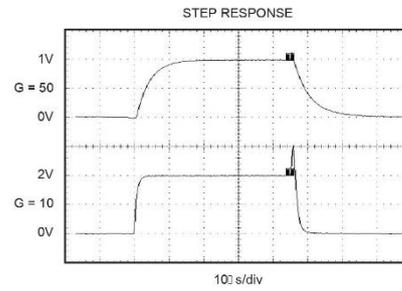
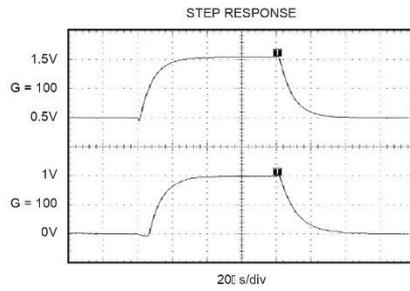
TYPICAL CHARACTERISTICS

At $T_A = +25^\circ\text{C}$, $V_+ = 5\text{V}$, $V_{IN} = 12\text{V}$, $R_L = 25\text{k}\Omega$, unless otherwise noted.



TYPICAL CHARACTERISTICS (Cont.)

At $T_A = +25^\circ\text{C}$, $V_+ = 5\text{V}$, $V_{IN} = 12\text{V}$, $R_L = 25\text{k}\Omega$, unless otherwise noted.



INA170
SBOS193D

 **TEXAS
INSTRUMENTS**
www.ti.com

5

OPERATION

Figure 1 shows the basic circuit diagram for the INA170. Load current I_S is drawn from supply V_S through shunt resistor R_S . The voltage drop in shunt resistor V_S is forced across R_{G1} by the internal op-amp, causing current to flow into the collector of Q1. External resistor R_L converts the output current to a voltage, V_{OUT} , at the OUT pin.

Without offset, the transfer function for the INA170 is:

$$I_O = g_m (V_{IN}^+ - V_{IN}^-) \quad (1)$$

$$\text{where } g_m = 1000 \mu\text{A/V} \quad (2)$$

In the circuit of Figure 1, the input voltage, $(V_{IN}^+ - V_{IN}^-)$, is equal to $I_S \cdot R_S$ and the output voltage, V_{OUT} , is equal to $I_O \cdot R_L$. The transconductance, g_m , of the INA170 is $1000 \mu\text{A/V}$. The complete transfer function for the current measurement amplifier in this application is:

$$V_{OUT} = (I_S) (R_S) (1000 \mu\text{A/V}) (R_L) \quad (3)$$

Applying a positive reference voltage to pin 3 causes a current to flow through R_{OS} , forcing output current I_O to be offset from zero. The transfer function then becomes:

$$V_{OUT} = \left[\frac{V_{REF}}{R_{OS}} \cdot R_L \right] + \left[I_S \cdot R_S \cdot R_L \right] \quad (4)$$

The maximum differential input voltage for accurate measurements is 0.5V, which produces a $500 \mu\text{A}$ output current. A differential input voltage of up to 2V will not cause damage. Differential measurements (pins 1 and 2) can be

bipolar with a more-positive voltage applied to pin 2. If a more-negative voltage is applied to pin 1, output current I_O will decrease towards zero.

BASIC CONNECTION

Figure 1 shows the basic connection of the INA170. The input pins, V_{IN}^+ and V_{IN}^- , should be connected as closely as possible to the shunt resistor to minimize any resistance in series with the shunt resistance. The output resistor, R_L , is shown connected between pin 6 and ground. Best accuracy is achieved with the output voltage measured directly across R_L . This is especially important in high-current systems where load current could flow in the ground connections, affecting the measurement accuracy.

No power-supply bypass capacitors are required for stability of the INA170. However, applications with noisy or high impedance power supplies may require de-coupling capacitors to reject power-supply noise. Connect bypass capacitors close to the device pins.

POWER SUPPLIES

The input circuitry of the INA170 can accurately measure beyond its power-supply voltage, $V+$. For example, the $V+$ power supply can be 5V, while the load power-supply voltage (INA170 input voltage) is up to +60V. However, the output-voltage range of the OUT terminal (pin 6) is limited by the supply.

SELECTING R_S AND R_L

The value chosen for the shunt resistor, R_S , depends on the application and is a compromise between small-signal accuracy and maximum permissible voltage loss in the measurement line. High values of R_S provide better accuracy at lower

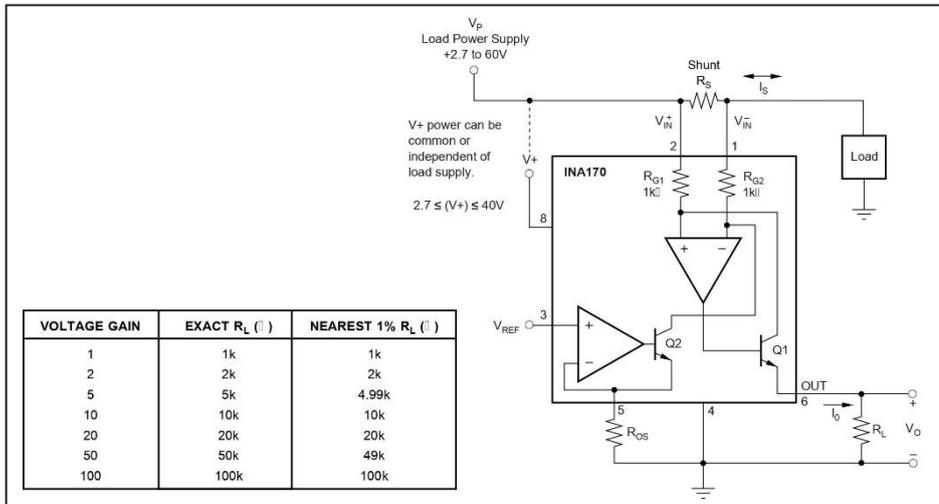


FIGURE 1. Basic Circuit Connections.

currents by minimizing the effects of offset, while low values of R_S minimize voltage loss in the supply line. For most applications, best performance is attained with an R_S value that provides a full-scale shunt voltage of 50mV to 100mV. Maximum input voltage for accurate measurements is 500mV.

R_I is chosen to provide the desired full-scale output voltage. The output impedance of the INA170 Out terminal is very high which permits using values of R_I up to 100k Ω with excellent accuracy. The input impedance of any additional circuitry at the output should be much higher than the value of R_I to avoid degrading accuracy.

Some Analog-to-Digital (A/D) converters have input impedances that will significantly affect measurement gain. The input impedance of the A/D converter can be included as part of the effective R_I if its input can be modeled as a resistor to ground. Alternatively, an op-amp can be used to buffer the A/D converter input, as shown in Figure 2. See Figure 1 for recommended values of R_L .

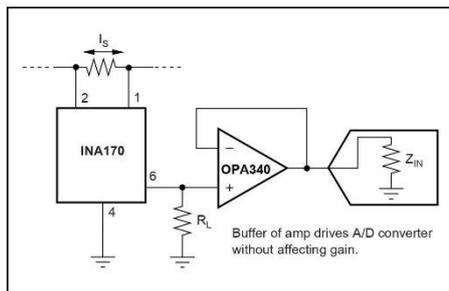


FIGURE 2. Buffering Output to Drive A/D Converter.

OUTPUT VOLTAGE RANGE

The output of the INA170 is a current, which is converted to a voltage by the load resistor, R_L . The output current remains accurate within the *compliance voltage range* of the output circuitry. The shunt voltage and the input common-mode and power supply voltages limit the maximum possible

output swing. The maximum output voltage compliance is limited by the lower of the two equations below:

$$V_{out\ max} = (V+) - 0.7V - (V_{IN}^+ - V_{IN}) \quad (5)$$

or

$$V_{out\ max} = V_{IN} - 0.5V \quad (6)$$

(whichever is lower)

BANDWIDTH

Measurement bandwidth is affected by the value of the load resistor, R_L . High gain produced by high values of R_L will yield a narrower measurement bandwidth (see Typical Characteristic Curves). For widest possible bandwidth, keep the capacitive load on the output to a minimum.

If bandwidth limiting (filtering) is desired, a capacitor can be added to the output, as shown in Figure 3. This will not cause instability.

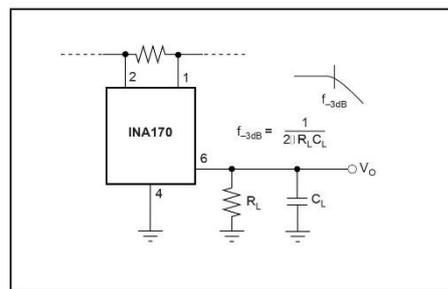


FIGURE 3. Output Filter.

APPLICATIONS

The INA170 is designed for current shunt measurement circuits as shown in Figure 1, but its basic function is useful in a wide range of circuitry. A creative engineer will find many unforeseen uses in measurement and level shifting circuits.

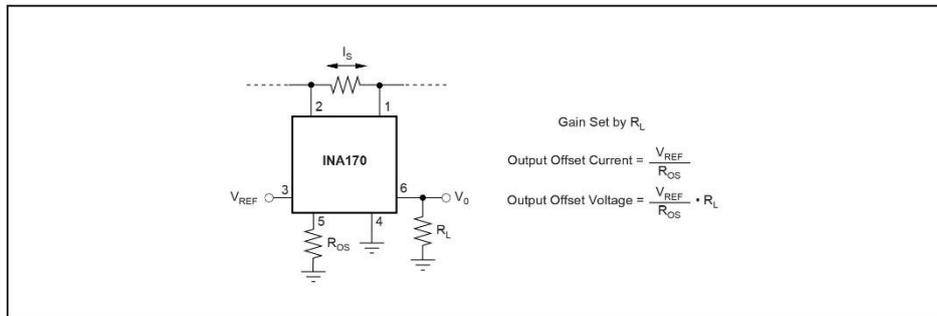


FIGURE 4. Offsetting the Output Voltage.

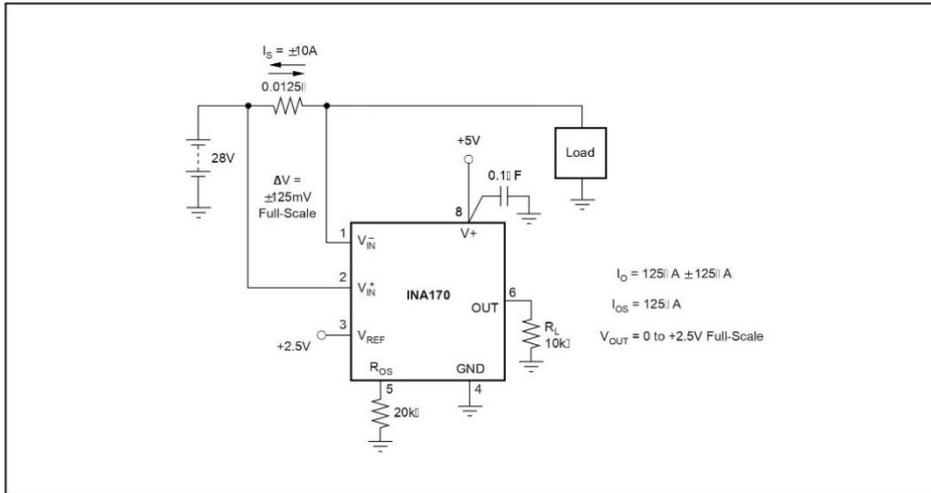
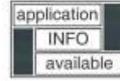
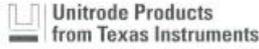


FIGURE 5. Bipolar Current Measurement.

ANEXO B – DATASHEET DO CONTROLADOR PWM UC1823



UC1823
UC2823
UC3823

High Speed PWM Controller

FEATURES

- Compatible with Voltage or Current-Mode Topologies
- Practical Operation @ Switching Frequencies to 1.0MHz
- 50ns Propagation Delay to Output
- High Current Totem Pole Output (1.5A peak)
- Wide Bandwidth Error Amplifier
- Fully Latched Logic with Double Pulse Suppression
- Pulse-by-Pulse Current Limiting
- Soft Start/Max. Duty Cycle Control
- Under-Voltage Lockout with Hysteresis
- Low Start Up Current (1.1mA)
- Trimmed Bandgap Reference (5.1V ±1%)

DESCRIPTION

The UC1823 family of PWM control ICs is optimized for high frequency switched mode power supply applications. Particular care was given to minimizing propagation delays through the comparators and logic circuitry while maximizing bandwidth and slew rate of the error amplifier. This controller is designed for use in either current-mode or voltage-mode systems with the capability for input voltage feed-forward.

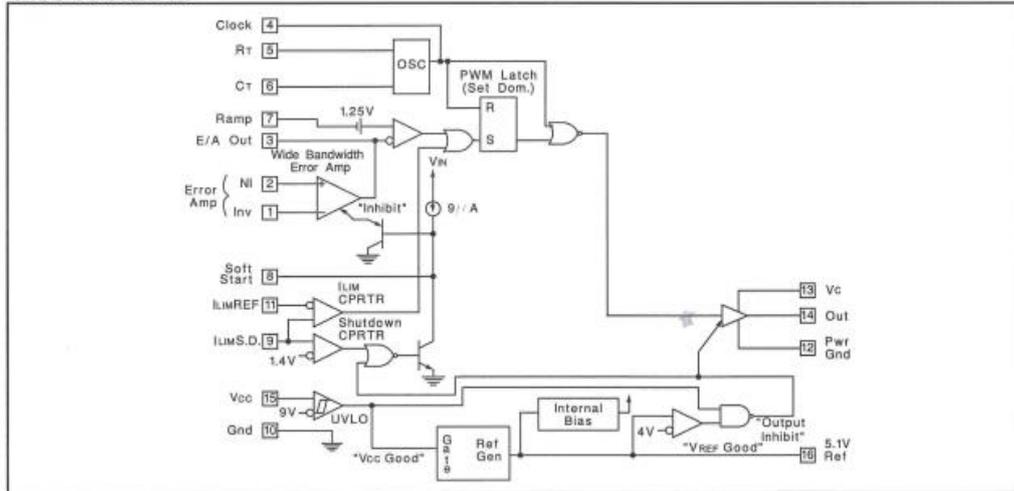
Protection circuitry includes a current limit comparator, a TTL compatible shutdown port, and a soft start pin which will double as a maximum duty cycle clamp. The logic is fully latched to provide jitter free operation and prohibit multiple pulses at the output. An under-voltage lockout section with 800mV of hysteresis assures low start up current. During under-voltage lockout, the output is high impedance. The current limit reference (pin 11) is a DC input voltage to the current limit comparator. Consult specifications for details.

These devices feature a totem pole output designed to source and sink high peak currents from capacitive loads, such as the gate of a power MOSFET. The on state is defined as a high level.

ABSOLUTE MAXIMUM RATINGS

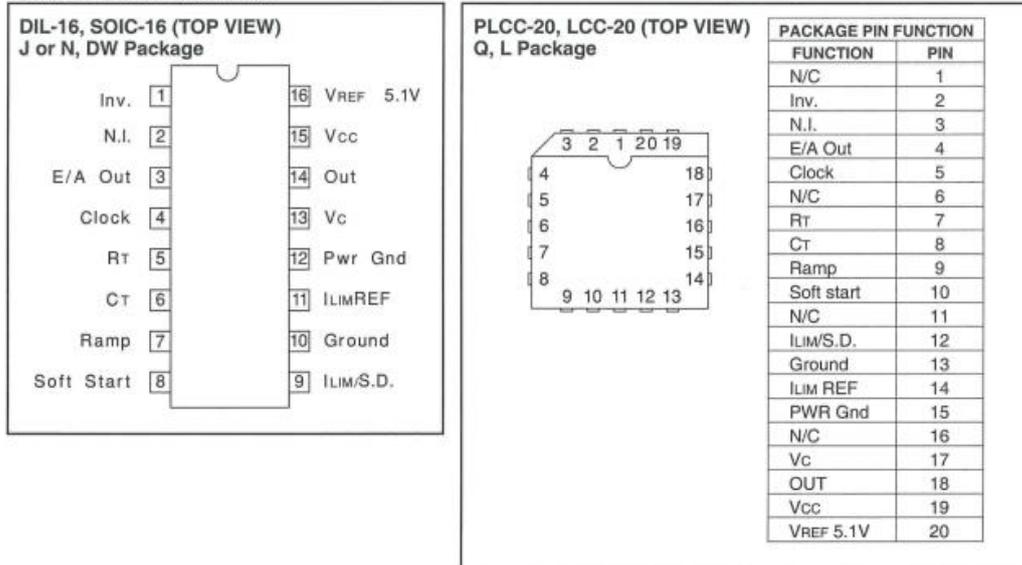
Supply Voltage (Pins 15, 13)	30V	Oscillator Charging Current (Pin 5)	-5mA
Output Current, Source or Sink (Pin14)	2.0A	Power Dissipation at T _A = 60 °C	1W
DC	0.5A	Storage Temperature Range	-65°C to +150°C
Pulse (0.5µs)	2.0A	Lead Temperature (Soldering, 10 seconds)	300°C
Analog Inputs (Pins 1, 2, 7, 8, 9, 11)	-0.3V to +6V	Note: All voltages are with respect to ground, Pin 10.	
Clock Output Current (Pin 4)	-5mA	Currents are positive into the specified terminal.	
Error Amplifier Output Current (Pin 3)	5mA	Consult Packaging Section of Databook for thermal limitations	
Soft Start Sink Current (Pin 8)	20mA		

BLOCK DIAGRAM



SLUS219B - MARCH 1997 - REVISED SEPTEMBER 2009

CONNECTION DIAGRAMS



THERMAL PACKAGING INFORMATION

PACKAGE	θ_{JA}	θ_{JC}
J-16	80 - 120	28 (Note2)
N-16	90 (Note1)	45
DW-16	45 - 90 (Note1)	25
PLCC-20 Q Package	43 - 75 (Note1)	34
LCC-20 LPackage	70 - 80	20 (Note2)

Note 1. Specified θ_{JA} (junction to ambient) is for devices mounted to 5-in-2 FR4 PC board with one ounce copper where noted. When resistance range is given, lower values are for 5-in-2 aluminum PC board. Test PWB was 0.062 in thick and typically used 0.635 mm trace widths for power pkgs and 1.3 mm trace widths for non-power pkgs with a 100 x 100 mil probe land area at the end of each trace.

Note 2. θ_{JC} data values stated were derived from MIL-STD-1835B. MIL-STD-1835B states that "The baseline values shown are worst case (mean + 2s) for a 60 x 60 mil microcircuit device silicon die and applicable for devices with die sizes up to 14400 square mils. For device die sizes greater than 14400 square mils use the following values; dual-in-line, 11°C/W; flat pack, 10°C/W; pin grid array, 10°C/W"

UC1823
UC2823
UC3823

ELECTRICAL CHARACTERISTICS: Unless otherwise noted, these specifications apply for $R_T = 3.65k$, $C_T = 1nF$, $V_{CC} = 15V$, $0^\circ C < T_A < +70^\circ C$ for the UC3823, $-25^\circ C < T_A < +85^\circ C$ for the UC2823, and $-55^\circ C < T_A < +125^\circ C$ for the UC1823, $T_A = T_J$.

PARAMETER	TEST CONDITIONS	UC1823 UC2823			UC3823			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
Reference Section								
Output Voltage	$T_J = 25^\circ C$, $I_O = 1mA$	5.05	5.10	5.15	5.00	5.10	5.20	V
Line Regulation	$10 < V_{CC} < 30V$		2	20		2	20	mV
Load Regulation	$1 < I_O < 10mA$		5	20		5	20	mV
Temperature Stability*	$T_{MIN} < T_A < T_{MAX}$		0.2	0.4		0.2	0.4	mV/°C
Total Output Variation*	Line, Load, Temp.	5.00		5.20	4.95		5.25	
Output Noise Voltage*	$10Hz < f < 10kHz$		50			50		μV
Long Term Stability*	$T_J = 125^\circ C$, 1000 hrs.		5	25		5	25	mV
Short Circuit Current	$V_{REF} = 0V$	-15	-50	-100	-15	-50	-100	mA
Oscillator Section								
Initial Accuracy*	$T_J = 25^\circ C$	360	400	440	360	400	440	kHz
Voltage Stability*	$10 < V_{CC} < 30V$		0.2	2		0.2	2	%
Temperature Stability*	$T_{MIN} < T_A < T_{MAX}$ (UC1823)		12					%
	$T_{MIN} < T_A < T_{MAX}$ (UC2823)		5					%
	$T_{MIN} < T_A < T_{MAX}$ (UC3823)					5		%
Total Variation*	Line, Temp.	340		460	340		460	kHz
Clock Out High		3.9	4.5		3.9	4.5		V
Clock Out Low			2.3	2.9		2.3	2.9	V
Ramp Peak*		2.6	2.8	3.0	2.6	2.8	3.0	V
Ramp Valley*		0.7	1.0	1.25	0.7	1.0	1.25	V
Error Amplifier Section								
Input Offset Voltage				10			15	mV
Input Bias Current			0.6	3		0.6	3	μA
Input Offset Current			0.1	1		0.1	1	μA
Open Loop Gain	$1 < V_O < 4V$	60	95		60	95		dB
CMRR	$1.5 < V_{CM} < 5.5V$	75	95		75	95		dB
PSRR	$10 < V_{CC} < 30V$	85	110		85	110		dB
Output Sink Current	$V_{PIN3} = 1V$	1	2.5		1	2.5		mA
Output Source Current	$V_{PIN3} = 4V$	-0.5	-1.3		-0.5	-1.3		mA
Output High Voltage	$I_{PIN3} = -0.5mA$	4.0	4.7	5.0	4.0	4.7	5.0	V
Output Low Voltage	$I_{PIN3} = 1mA$	0	0.5	1.0	0	0.5	1.0	V
Unity Gain Bandwidth*		3	5.5		3	5.5		MHz
Slew Rate*		6	12		6	12		V/μS
Ramp Valley to Peak*		1.6	1.8	2.0	1.6	1.8	2.0	V

* These parameters are ensured by design but not 100% tested in production.



UC1823
UC2823
UC3823

ELECTRICAL CHARACTERISTICS: Unless otherwise noted, these specifications apply for $R_T = 3.65k$, $C_T = 1nF$, $V_{CC} = 15V$, $0^\circ C < T_A < +70^\circ C$ for the UC3823, $-25^\circ C < T_A < +85^\circ C$ for the UC2823, and $-55^\circ C < T_A < +125^\circ C$ for the UC1823, $T_A = T_J$.

PARAMETER	TEST CONDITIONS	UC1823 UC2823			UC3823			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
PWM Comparator Section								
Pin 7 Bias Current	$V_{PIN 7} = 0V$		-1	-5		-1	-5	μA
Duty Cycle Range		0		80	0		85	%
Pin 3 Zero D.C. Threshold	$V_{PIN 7} = 0V$	1.1	1.25		1.1	1.25		V
Delay to Output*			50	80		50	80	ns
Soft-Start Section								
Charge Current	$V_{PIN 8} = 0.5V$	3	9	20	3	9	20	μA
Discharge Current	$V_{PIN 8} = 1V$	1			1			mA
Current Limit/Shutdown Section								
Pin 9 Bias Current	$0 < V_{PIN 9} < 4V$			± 10			± 10	μA
Current Limit Offset	$V_{PIN 11} = 1.1V$			15			15	mV
Current Limit Common Mode Range ($V_{PIN 11}$)		1.0		1.25	1.0		1.25	V
Shutdown Threshold		1.25	1.40	1.55	1.25	1.40	1.55	V
Delay to Output*			50	80		50	80	ns
Output Section								
Output Low Level	$I_{OUT} = 20mA$		0.25	0.40		0.25	0.40	V
	$I_{OUT} = 200mA$		1.2	2.2		1.2	2.2	V
Output High Level	$I_{OUT} = -20mA$	13.0	13.5		13.0	13.5		V
	$I_{OUT} = -200mA$	12.0	13.0		12.0	13.0		V
Collector Leakage	$V_C = 30V$		100	500		100	500	μA
Rise/Fall Time*	$C_L = 1nF$		30	60		30	60	ns
Under-Voltage Lockout Section								
Start Threshold		8.8	9.2	9.6	8.8	9.2	9.6	V
UVLO Hysteresis		0.4	0.8	1.2	0.4	0.8	1.2	V
Supply Current								
Start Up Current	$V_{CC} = 8V$		1.1	2.5		1.1	2.5	mA
ICC	$V_{PIN 1}, V_{PIN 7}, V_{PIN 9} = 0V, V_{PIN 2} = 1V$		22	33		22	33	mA

* These parameters are ensured by design but not 100% tested in production.

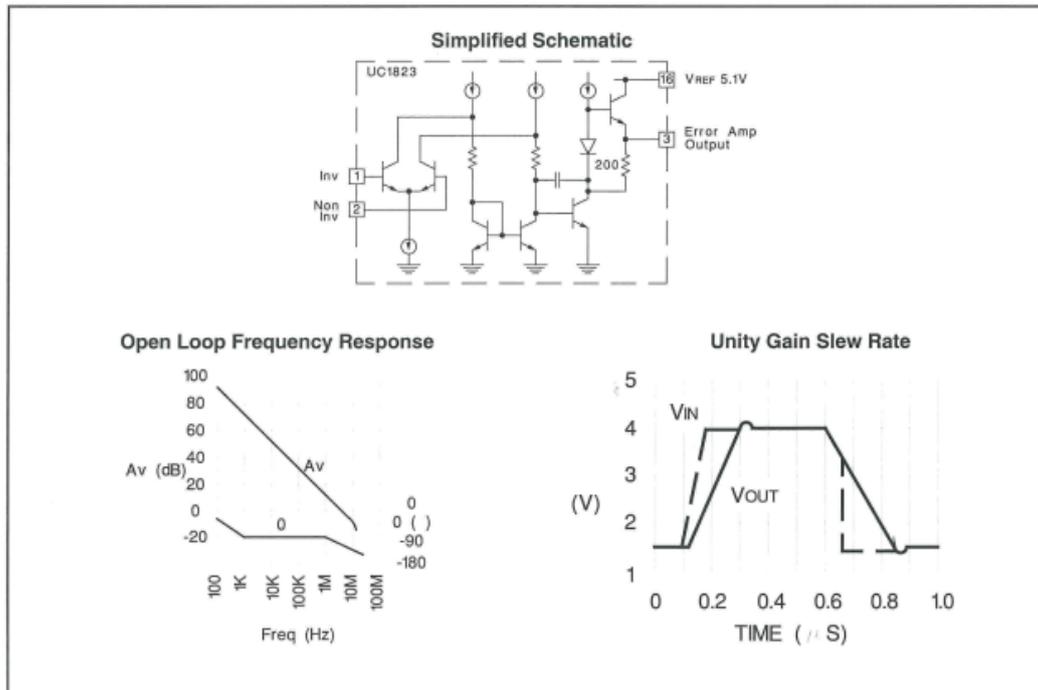


UC1823 PRINTED CIRCUIT BOARD LAYOUT CONSIDERATIONS

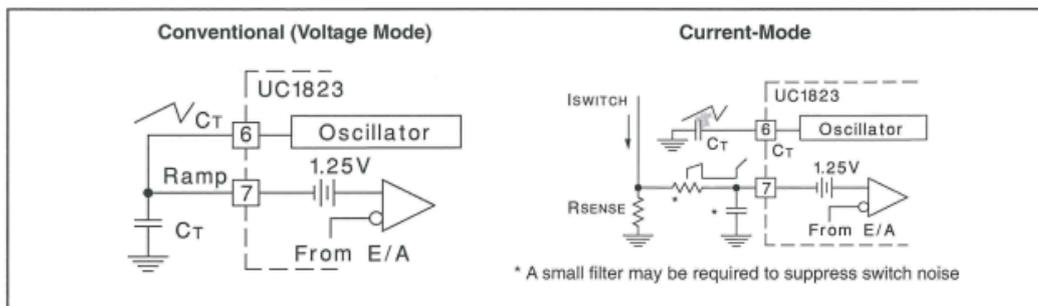
High speed circuits demand careful attention to layout and component placement. To assure proper performance of the UC1823, follow these rules. 1) Use a ground plane. 2) Damp or clamp parasitic inductive kick energy from the gate of driven MOSFET. Don't allow the output pins to ring below ground. A series gate resistor or a shunt 1 Amp Schottky diode at the output pin will serve

this purpose. 3) Bypass VCC, Vc, and VREF. Use 0.1µF monolithic ceramic capacitors with low equivalent series inductance. Allow less than 1 cm of total lead length for each capacitor between the bypassed pin and the ground plane. 4) Treat the timing capacitor, CT, like a bypass capacitor.

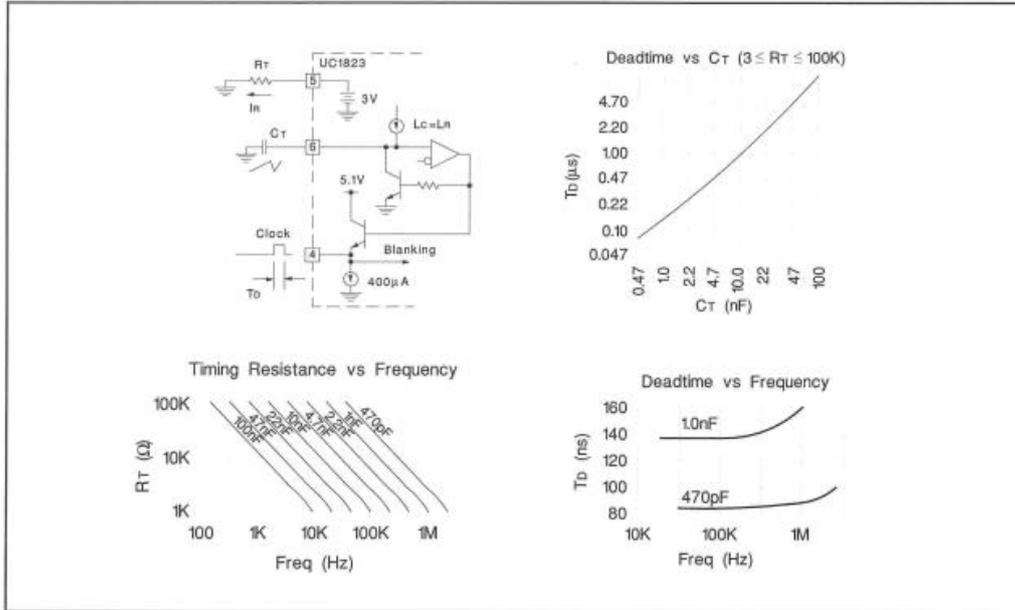
ERROR AMPLIFIER CIRCUIT



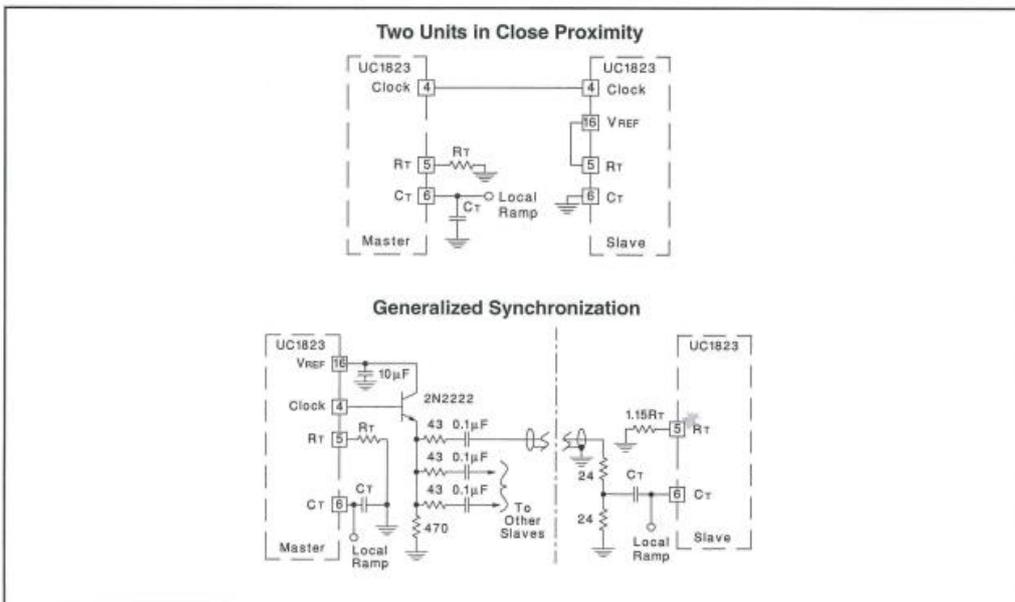
PWM APPLICATIONS



OSCILLATOR CIRCUIT



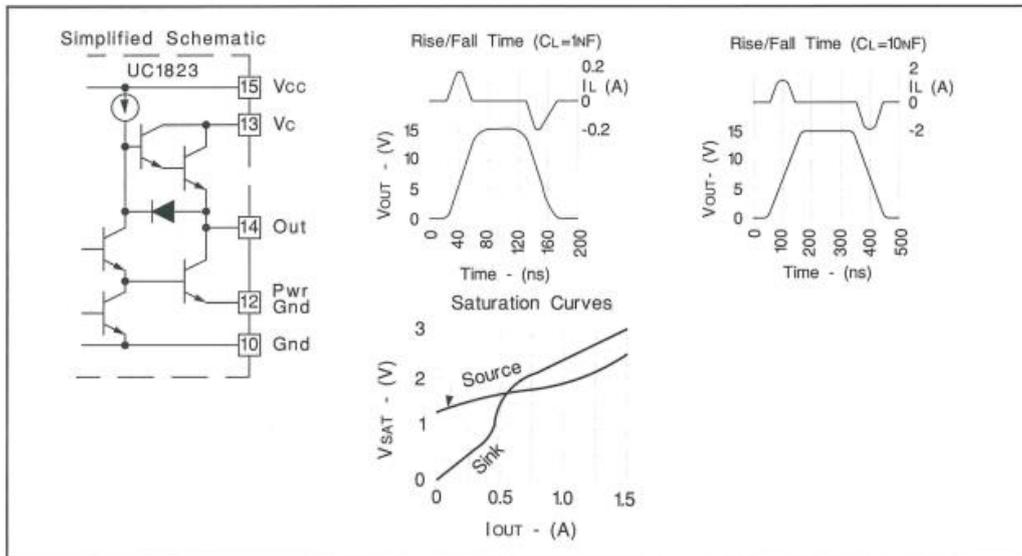
SYNCHRONIZED OPERATION



CONSTANT VOLT-SECOND CLAMP CIRCUIT

The circuit shown here will achieve a constant volt-second product clamp over varying input voltages. The ramp generator components, R_T and C_R are chosen so that the ramp at Pin 9 crosses the 1V threshold at the same time the desired maximum volt-second product is reached. The delay through the inverter must be such that the ramp capacitor can be completely discharged during the minimum deadtime.

OUTPUT SECTION



FEED FORWARD TECHNIQUE FOR OFF-LINE VOLTAGE MODE APPLICATION

